

SIND INTERNATIONAL SRL Via Bigli 21 -20121 Milano

Tel. 02 7712961 / 0432 1958261

Fax 02 781714

Pec: SIND.INTERNAZIONALE@LEGALMAIL.IT

Capitale Sociale € 61.081.250

CCIA Milano REA 1432730

R. Imprese CF/P.IVA 11073430156

SIND INTERNATIONAL SRL

Spett.le
DANIELI & C. Officine Meccaniche
S.p.A.
Via Nazionale 41
33042 Buttrio (UD)

Alla C.A. del Presidente del
Consiglio di Amministrazione

Data 29.09.2021

n. 66/21

Oggetto: Presentazione di lista per la nomina del Consiglio di Amministrazione della Danieli & C. Officine Meccaniche S.p.A.

Con riferimento all'assemblea ordinaria della Danieli & C. Officine Meccaniche S.p.A., convocata in Buttrio (UD), Via Nazionale 41 per il giorno 28 ottobre 2021 in unica convocazione, per deliberare anche in merito al seguente argomento:

2. Nomina del Consiglio di amministrazione:

- 2.1 determinazione del numero dei componenti;
- 2.2 nomina dei componenti;
- 2.3 determinazione dei compensi degli amministratori

Premesso che la SIND INTERNATIONAL s.r.l., con sede in Milano, Via Bigli 21, titolare complessivamente di n. 27.680459 azioni ordinarie Danieli con diritto di voto pari al 67,712% del capitale sociale,

propone

- di determinare in 10 il numero dei componenti il Consiglio di Amministrazione che resterà in carica per il triennio 2021/2022, 2022/2023 e 2023/2024 e precisamente:

1. Gianpietro Benedetti, designato Presidente;
2. Camilla Benedetti
3. Giacomo Mareschi Danieli
4. Alessandro Brussi
5. Carla de Colle
6. Rolando Paolone
7. Antonello Mordeglia
8. Chiara Mio (in possesso dei requisiti di indipendenza ai sensi della normativa applicabile);
9. Cecilia Metra (in possesso dei requisiti di indipendenza ai sensi della normativa applicabile)
10. Nico Bleijendaal



- di determinare il compenso lordo complessivo annuo spettante al consiglio di amministrazione in Euro 855.000,00 da ripartire tra i suoi componenti in conformità alle delibere che verranno assunte dal consiglio di amministrazione.

Sind International s.r.l.

Il Presidente


(Ing. Gianpietro Benedetti)

Allegati:

- certificazioni emesse dagli intermediari autorizzati comprovanti la titolarità da parte di Sind International S.p.A. di n. 27.680.459 azioni ordinarie Danieli pari al 67,712% del capitale sociale;
- dichiarazioni con le quali i singoli candidati accettano la propria candidatura, illustrano le proprie caratteristiche personali e professionali ed attestano, sotto la propria responsabilità, l'inesistenza di cause di ineleggibilità, il possesso dei requisiti di onorabilità, l'eventuale dichiarazione di indipendenza ai sensi della normativa vigente e le informazioni sugli incarichi di amministrazione e controllo da essi ricoperti presso altre società;
- *Curriculum vitae* dei candidati.

data: 29/09/2021

n.prog.annuo 000013648	codice cliente 00020 -09017107	nominativo, codice fiscale e indirizzo del partecipante al sistema SIND INTERNATIONAL S.R.L. 0000011073430156 VIA BIGLI 21 20121 MILANO
---------------------------	-----------------------------------	--

a richiesta di	luogo e data di nascita
----------------	-------------------------

La presente certificazione, con efficacia FINO A 29/10/2021
attesta la partecipazione al sistema di gestione accentrata del nominativo sopra indicato con i seguenti strumenti finanziari:

codice	descrizione strumenti finanziari	quantità
00002302110	DANIELI ISCR.REG.SPE	24.961.479,000

Su detti strumenti finanziari risultano le seguenti annotazioni:

La presente certificazione viene rilasciata per l'esercizio del seguente diritto:
28/10/2021 ORE 14:00 VIA NAZIONALE N.41 33042 BUTTRIO (UD) ASSEMBLEA O
RDINARIA UNICA CONVOCAZIONE

Il Signor _____
È delegato a rappresentar _____ per l'esercizio del diritto
di voto
data _____ firma _____

Crédit Agricole FriulAdria S.p.A.
680 MERCATO EXECUTIVE CLIENTS

(timbro e firma)

INTESA SANPAOLO

Intesa Sanpaolo S.p.A. Sede Legale: Piazza S. Carlo, 156 10121
Torino - Sede Secondaria: Via Monte di Pietà, 8 20121 Milano
Capitale Sociale Euro 10.084.685.143,00 Registro delle Imprese di
Torino e Codice Fiscale 00789940158 Rappresentante del Gruppo
S.p.A. Intesa Sanpaolo: Piazza S. Carlo, 156 10121 Torino
N. iscr. Albo Banche 5361 Codice ABI 30063 Adesione al Fondo
Interbancario di Tutela dei Depositi e al Fondo Nazionale di
Garanzia Capogruppo del Gruppo Bancario "Intesa Sanpaolo"
membro dell'Albo dei Gruppi Bancari

RICHIESTA DI LEGITTIMAZIONE ALL' INTERVENTO IN ASSEMBLEA ai sensi
dell' art. 2370 cod. civ. e successive modifiche introdotte dal d.lgs. 27
gennaio 2010, n.27

Data : 30.09.2021 U202622 / 11.39.20
N. prog. annuo : 1.101.141 Cod.cliente: 0240328412000

o richieste di : SIND INTERNATIONAL
Cod.fiscale : 11073430156
indirizzo : VIA BIGLI 21 MILANO
Luogo nesc. : Data di nascita: 15.04.1993

Si atteste la presa in carico della richiesta di legittimazione
all' intervento nell':

! ASSEMBLEA ORDINARIA DEGLI AZIONISTI
! DANIELI ATTESA MATUR ISIN XBITV0001527
! 1 CONV 29.10.2021 14.00 Via VIA NAZIONALE N.41 Citta' BUTTRIO
! 2 CONV 00.00.0000 00.00 Via Citta'

Si precisa che la presente non ha valore di certificazione e il diritto
all' intervento in assemblea e' vincolato al possesso degli strumenti
finanziari in oggetto alle record date del 19.10.2021, ai sensi
dell' articolo 83-sexies d.lgs. 24 febbraio 1998, n.58 cosi' come
modificato dal d.lgs. 27 gennaio 2010, n.27.

INTESA SANPAOLO SPA


ANTONIO SPARAVIGNA
Matr. 87792

COMUNICAZIONE DI INTERVENTO IN ASSEMBLEA

**Legittimazione d'intervento in assemblea ed esercizio del voto ai sensi dell'art. 83 sexies del D.Lgs.58/1998 per i seguenti titoli:
Comunicazione n. 27100263, del 29/09/2021, con efficacia fino al 28/10/2021.**

Nome e cognome SIND INTERNATIONAL SRL
Indirizzo / codice fiscale VIA BIGLI,21, 20121 MILANO MI IT C.F/P.I. 11073430156
Titolare del conto titoli 77008/99341/0
sul quale risultano le seguenti annotazioni: NESSUNA ANNOTAZIONE

Codice Titolo	Descrizione titolo	Quantità
XXITV0001527	DANIELI & C VM ISCR	2.368.401,00

Al fine di consentire la Sua partecipazione all'Assemblea ORDINARIA - fatto salvo quanto di seguito specificato per le società cooperative - in conformità delle disposizioni impartite da Lei, con la presente
La informiamo che, ai sensi della normativa vigente, provvederemo ad effettuare la comunicazione all'emittente sulla base delle evidenze presenti nel Suo deposito titoli al termine della giornata contabile del settimo giorno di mercato aperto (cd. record date) precedente la data fissata per l'assemblea in prima o unica convocazione.

PARTECIPAZIONE ALL'ASSEMBLEA ORDINARIA
DELLA SOCIETA' DANIELI E C. OFFICINE MECC.
CHE SI TERRA' IN
1° conv. ORDINARIA in VIA NAZIONALE,41-BUTTRIO UD, il giorno 28/10/2021, alle ore 14:00

Tale adempimento verrà effettuato, su nostra richiesta, da SGSS S.p.A., sede legale in Milano, Via Benigno Crespi 19/A - MAC 2, codice fiscale 03126570013, codice ABI 03307, soggetto aderente ai sistemi di gestione accentrata e presso il quale Cordusio SIM S.p.A. ha depositato gli strumenti finanziari di pertinenza della propria clientela.

*ai fini dell'esercizio del diritto di voto farà fede il numero delle azioni/obbligazioni da noi comunicato all'emittente, corrispondente alle risultanze contabili presenti alla record date 19/10/2021 nel Suo deposito titoli.

Le ricordiamo che, in caso di società cooperative, a norma di legge ed ai sensi dei rispettivi statuti hanno diritto di intervenire in assemblea e di esercitare il diritto di voto soltanto coloro che risultino iscritti nel libro soci almeno novanta giorni prima della data fissata per l'assemblea stessa. Pertanto, il concreto esercizio di tali diritti resta subordinato all'effettivo ricorrere della predetta iscrizione nel Libro Soci.

Qualora non Le fosse possibile intervenire in assemblea, potrà delegare persona di Suo gradimento che dovrà essere indicata in calce alla presente. Al riguardo, infine, Le ricordiamo che, ai sensi del comma 5 dell'art. 2372 del c.c., la rappresentanza nelle assemblee "non può essere conferita né ai membri degli organi amministrativi o di controllo o ai dipendenti della società, né alle società da essa controllate o ai membri degli organi amministrativi o di controllo o ai dipendenti di queste". Il divieto di cui al predetto comma 5 dell'art. 2372 c. c. "si applica anche al revisore legale o alla società di revisione legale ai quali sia stato conferito l'incarico e al responsabile della revisione".

<p>Delega per l'intervento in assemblea Il sottoscritto/La sottoscritta _____ nato/a a _____ prov (___) il ___/___/_____ delega il signor/la signora _____ nato/a a _____ prov (___) il ___/___/_____ a rappresentarlo/rappresentarla all'assemblea sopra citata, per l'esercizio del diritto di voto. Data ___/___/_____ Firma _____</p>
--

MILANO, 29/09/2021

in nome e per conto di Cordusio SIM S.p.A.
UniCredit S.p.A.
Matricola e firma Operatore A200972

**DICHIARAZIONE DI ACCETTAZIONE DELLA CANDIDATURA A
COMPONENTE DEL CONSIGLIO DI AMMINISTRAZIONE CON
ATTESTAZIONE DELLA SUSSISTENZA DEI REQUISITI DI LEGGE**

Il sottoscritto Gianpietro Benedetti, nato a Udine, il 16.5.1942, codice fiscale BNDGPT42E16L483P, residente in Tricesimo, via S. Michele, n. 36

premessò che

- A) è stato designato dall'azionista di maggioranza Sind International s.r.l. ai fini dell'elezione del Consiglio di Amministrazione in occasione dell'assemblea ordinaria degli azionisti di DANIELI & C. Officine Meccaniche S.p.A. ("Società") che si terrà presso la sede sociale in Buttrio (UD), Via Nazionale n. 41 in unica convocazione per il giorno 28 ottobre 2021 alle ore 14.00, o nel diverso luogo, data e ora, in caso di rettifica e/o modifica e/o integrazione dell'avviso di convocazione da parte della Società ("Assemblea"),
- B) è a conoscenza di quanto prescritto dalla disciplina legislativa e regolamentare vigente e dallo Statuto della Società, per la presentazione della lista dei candidati funzionale alla suddetta nomina, ivi inclusa la disciplina sui rapporti di collegamento tra soci di riferimento e soci di minoranza, nonché delle indicazioni contenute, oltre che nell'avviso di convocazione, nella Relazione Illustrativa del Consiglio di Amministrazione della Società sugli argomenti posti all'O.d.G. dell'Assemblea ("Relazione"), ex art. 125 *ter* D.lgs. n. 58 del 24 febbraio 1998 ("TUF"), come pubblicati sul sito internet della Società

tutto ciò premesso,

il sottoscritto, sotto la propria ed esclusiva responsabilità, ai sensi di legge e di Statuto, nonché per gli effetti di cui all'art. 76 del D.P.R. 28 dicembre 2000, n. 445 per le ipotesi di falsità in atti e di dichiarazioni mendaci,

dichiara

- l'inesistenza di cause di ineleggibilità, decadenza ed incompatibilità a ricoprire la carica di Consigliere di Amministrazione della Società (anche ai sensi degli art. 2382 e 2387 cod. civ.);
- di essere in possesso di tutti i requisiti previsti e indicati dalla normativa, anche regolamentare, vigente, e dallo Statuto Sociale ivi inclusi i requisiti di professionalità, onorabilità *ex art. 147-quinquies*, comma 1, del TUF (come individuati anche dal DM del 30 marzo 2000, n. 162);
- di non esercitare e/o ricoprire analoghe cariche negli organi gestionali, di sorveglianza e di controllo in imprese o gruppi di imprese concorrenti della Società;
- di rispettare il limite al cumulo degli incarichi come previsti ai sensi di legge e di Statuto e, più in generale, ai sensi della normativa vigente;

- di depositare il *curriculum vitae*, corredato dall'elenco degli incarichi di amministrazione e controllo ricoperti presso altre società e rilevanti ai sensi della disciplina legislativa e regolamentare vigente e dello Statuto, nonché copia di un documento di identità, autorizzando fin d'ora la loro pubblicazione;
- di impegnarsi a comunicare tempestivamente alla Società e, per essa, al Consiglio di Amministrazione ogni eventuale variazione delle informazioni rese con la dichiarazione e relativa alle proprie caratteristiche personali e professionali;
- di impegnarsi a produrre, su richiesta della Società, la documentazione idonea a confermare la veridicità dei dati dichiarati;
- di essere informato, ai sensi e per gli effetti del Regolamento Generale sulla Protezione dei dati personali - Regolamento (UE) 2016/679 e della normativa pro tempore vigente, che i dati personali raccolti saranno trattati dalla Società, anche con strumenti informatici, esclusivamente nell'ambito del procedimento per il quale la presente dichiarazione viene resa autorizzando la stessa a procedere con le pubblicazioni di legge per tale finalità.

dichiara infine

- di accettare irrevocabilmente la candidatura alla carica di amministratore e di Presidente del Consiglio di amministrazione della Società e l'eventuale nomina alla carica di amministratore e Presidente del Consiglio di amministrazione della Società.
- di non essere candidato in alcuna altra lista presentata in relazione all'elezione dell'organo e/o degli organi sociali della Società che si terrà in occasione dell'Assemblea.

In fede,

Firma:



Luogo e Data:

Si autorizza il trattamento dei dati personali ai sensi del Regolamento UE n. 679/2016 per ogni fine connesso alle attività correlate all'accettazione della medesima.

CURRICULUM VITAE

SIG. GIANPIETRO BENEDETTI

Nato a Udine il 16.5.1942



Presidente Danieli & C. SpA (Buttrio, Udine)

- 1961 Diplomato all'Istituto Tecnico "A. Malignani" di Udine ed assunto in Danieli
- 1968 Direzione Ufficio Tecnologie e Processo di Laminazione
- 1976 Direzione Technical Sales
- 1982 Direzione Uffici Tecnici, Project Managers, Technical Sales, Erection e start-up,
 Centro Ricerche
- 1986 Co-Amministratore Delegato Danieli
- 1991 Co-Amministratore Delegato / Direttore Generale Danieli
- 1999 Amministratore Delegato Danieli
- 2003 Presidente del Consiglio di Amministrazione ed Amministratore Delegato Danieli
- 2017 Dal 26.9.2017 Presidente del Consiglio di Amministrazione e dell'Executive Board
 Danieli (dal 2020 Presidente del Group Executive Board Danieli).

Proprietario di oltre 80 brevetti di macchine e processi per la siderurgia.

ALTRE CARICHE E CONFERIMENTI

- 1999/2004 Membro del Consiglio di Amministrazione della Banca Popolare Friuladria
 (Banca Intesa)
- 2000 Laurea honoris causa in Ingegneria Meccanica conferita dall'Università degli Studi di
 Trieste

- 2002 Premio "Federico Giolitti" alla 7th European Steelmaking Conference
- 2004 "Premio del lavoro e del progresso economico" assegnato dalla Giunta della Camera di Commercio di Udine alla 51^a premiazione
- 2006 Laurea honoris causa in Ingegneria Gestionale conferita dall'Università degli Studi di Udine
- 2006 Nomina a Cavaliere del Lavoro della Repubblica Italiana
- 2010 Presidente Fondazione "ITS – Istituto Tecnico Superiore nuove tecnologie per il Made in Italy, indirizzo per l'industria meccanica ed aeronautica" di Udine, operante anche nel settore della mecatronica (dal settembre 2010)
- 2013 Membro del Consiglio di Amministrazione Banca Popolare Friuladria (Gruppo Crédit Agricole) dall'aprile 2013 al dicembre 2018
- 2015/2017 Membro del Consiglio di Amministrazione MIB School of Management (Trieste)
- 2017 In novembre Premio "Targa dell'Eccellenza" assegnato dalla Camera di Commercio di Udine in occasione della 64^a Premiazione del Lavoro e Progresso Economico
- 2018 AIST (Association for Iron & Steel Technology) Tadeusz Sendzimir Memorial Medal (Philadelphia – Maggio 2018)
- 2018 Diploma M.B.A. in International Business honoris causa conferito dal MIB School of Management di Trieste (Maggio 2018)
- 2020/21 Presidente della Task Force "Employment & Education" del B20 Italy

Aggiornamento: marzo 2021

SCHEDA PERSONA CON CARICHE ATTUALI

BENEDETTI GIANPIETRO



NCXPEG

Il QR Code consente di verificare la corrispondenza tra questo documento e quello archiviato al momento dell'estrazione. Per la verifica utilizzare l'App RI QR Code o visitare il sito ufficiale del Registro Imprese.

DATI ANAGRAFICI

Nato	a UDINE(UD) il 16/05/1942
Codice fiscale	BNDGPT42E16L483P
Domicilio	POZZUOLO DEL FRIULI (UD) VIA BUTTRIO 28 CAP 33050

SOGGETTO IN CIFRE

N. imprese in cui è titolare di almeno una carica	5
N. imprese in cui è Rappresentante	5

Informazioni anagrafiche risultanti dall'ultima dichiarazione presentata al Registro Imprese, relativa all'impresa ACCIAIERIE BERTOLI SAFAU S.P.A.

Numero REA: UD - 29233

Indice

1 Imprese in cui la persona è titolare di cariche e qualifiche 2

1 Imprese in cui la persona è titolare di cariche e qualifiche

Denominazione	Carica
SIND INTERNATIONAL S.R.L. C.F. 11073430156	consigliere presidente consiglio amministrazione
GESTION J.P. S.R.L. C.F. 94152130301	amministratore unico
ACCIAIERIE BERTOLI SAFAU S.P.A. C.F. 00218360303	consigliere
DANIELI & C. OFFICINE MECCANICHE S.P.A. IN FORMA ABBREVIATA ANCHE "DANIELI & C. S.P.A." C.F. 00167460302	consigliere presidente consiglio amministrazione amministratore delegato presidente comitato esecutivo
THUYA SRL C.F. 02573480304	institore

SIND INTERNATIONAL S.R.L.

SOCIETA' A RESPONSABILITA' LIMITATA
Sede legale: MILANO (MI) VIA BIGLI 21 CAP 20121
Posta elettronica certificata: SIND.INTERNATIONAL@LEGALMAIL.IT
Codice Fiscale: 11073430156
Numero REA: MI- 1432730

Attività

Data d'inizio dell'attività dell'impresa: 22/12/1993
Classificazione ATECORI 2007:
Attività: 68.1 - Compravendita di beni immobili effettuata su beni propri

Cariche

consigliere
Data atto di nomina 20/12/2019
Durata in carica: a tempo indeterminato
presidente consiglio amministrazione
Data atto di nomina 20/12/2019
Durata in carica: a tempo indeterminato

GESTION J.P. S.R.L.

SOCIETA' A RESPONSABILITA' LIMITATA
Sede legale: MILANO (MI) VIA SANT'ANDREA 23 CAP 20100
Posta elettronica certificata: GESTIONJPSRL@LEGALMAIL.IT
Codice Fiscale: 94152130301
Numero REA: MI- 2607765

Attività

Data d'inizio dell'attività dell'impresa: 17/12/2020
Classificazione ATECORI 2007:
Attività: 64.2 - Attività delle società di partecipazione (holding)

Cariche

**ACCIAIERIE BERTOLI SAFAU
S.P.A.**

amministratore unico

Data atto di nomina 11/12/2020
Durata in carica: a tempo indeterminato

SOCIETA' PER AZIONI
Sede legale: POZZUOLO DEL FRIULI (UD) VIA BUTTRIO 28 CAP 33050 FRAZIONE:
CARGNACCO
Posta elettronica certificata: ABSACCIAI@LEGALMAIL.IT
Codice Fiscale: 00218360303
Numero REA: UD- 29233

Attività

Data d'inizio dell'attività dell'impresa: 08/09/1937
Classificazione ATECORI 2007:
Attività: 24.1 - Siderurgia - Fabbricazione di ferro, acciaio e ferroleghie

Cariche

**DANIELI & C. OFFICINE
MECCANICHE S.P.A. IN
FORMA ABBREVIATA ANCHE
"DANIELI & C. S.P.A."**

consigliere

Data atto di nomina 24/10/2018
Durata in carica: fino approvazione del bilancio al 30/06/2021

SOCIETA' PER AZIONI
Sede legale: BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042
Posta elettronica certificata: DANIELIOFFICINEMECCANICHESPA@LEGALMAIL.IT
Codice Fiscale: 00167460302
Numero REA: UD- 84904

Attività

Data d'inizio dell'attività dell'impresa: 27/03/1962
Classificazione ATECORI 2007:
Attività: 28.91 - Fabbricazione di macchine per la metallurgia (incluse parti e accessori)

Cariche

consigliere

Data atto di nomina 26/10/2018
Durata in carica: fino approvazione del bilancio al 30/06/2021

presidente consiglio amministrazione

Data atto di nomina 26/10/2018
Durata in carica: fino approvazione del bilancio al 30/06/2021

amministratore delegato

Data atto di nomina 26/10/2018
Durata in carica: fino approvazione del bilancio al 30/06/2021

presidente comitato esecutivo

Data atto di nomina 26/10/2018
Durata in carica: fino approvazione del bilancio al 30/06/2021

THUYA SRL

SOCIETA' A RESPONSABILITA' LIMITATA
Sede legale: UDINE (UD) VIALE UNGHERIA 28 CAP 33100
Posta elettronica certificata: THUYA@LEGALMAIL.IT
Codice Fiscale: 02573480304
Numero REA: UD- 271442

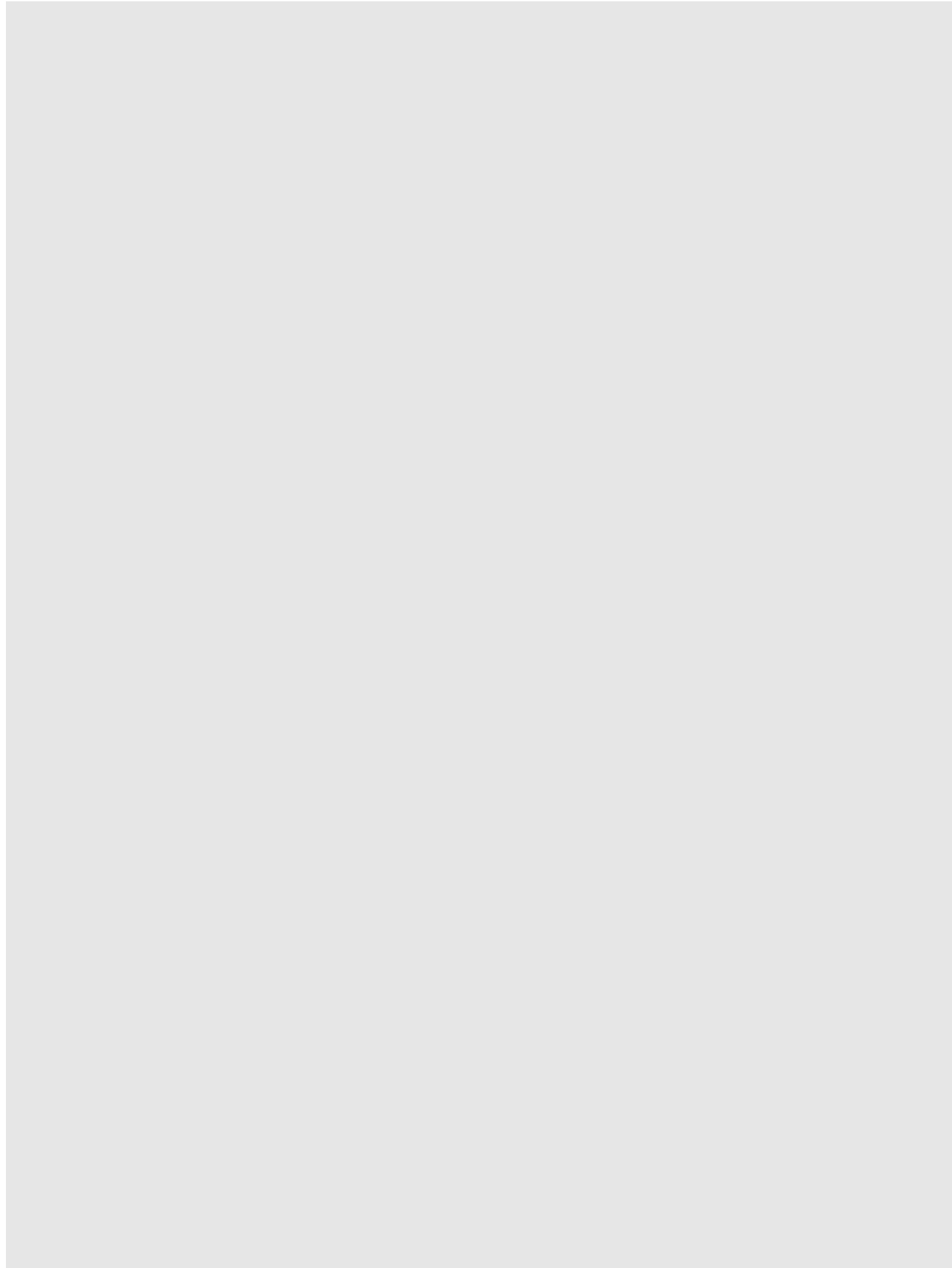
Attività

Data d'inizio dell'attività dell'impresa: 16/03/2010
Classificazione ATECORI 2007:
Attività: 41.2 - Costruzione di edifici residenziali e non residenziali

Cariche

istitutore

Data atto di nomina 14/06/2019



DICHIARAZIONE DI ACCETTAZIONE DELLA CANDIDATURA A
COMPONENTE DEL CONSIGLIO DI AMMINISTRAZIONE CON
ATTESTAZIONE DELLA SUSSISTENZA DEI REQUISITI DI LEGGE

La sottoscritta Camilla Benedetti, nata a Udine il 14.6.1980, codice fiscale BNDCLL80H54L483S, residente a Tavagnacco (UD) in via Branco n. 3

premessò che

- A) è stata designata dall'azionista di maggioranza Sind International s.r.l. ai fini dell'elezione del Consiglio di Amministrazione in occasione dell'assemblea ordinaria degli azionisti di DANIELI & C. Officine Meccaniche S.p.A. ("Società") che si terrà presso la sede sociale in Buttrio (UD), Via Nazionale n. 41 in unica convocazione per il giorno 28 ottobre 2021 alle ore 14.00, o nel diverso luogo, data e ora, in caso di rettifica e/o modifica e/o integrazione dell'avviso di convocazione da parte della Società ("Assemblea"),
- B) è a conoscenza di quanto prescritto dalla disciplina legislativa e regolamentare vigente e dallo Statuto della Società, per la presentazione della lista dei candidati funzionale alla suddetta nomina, ivi inclusa la disciplina sui rapporti di collegamento tra soci di riferimento e soci di minoranza, nonché delle indicazioni contenute, oltre che nell'avviso di convocazione, nella Relazione Illustrativa del Consiglio di Amministrazione della Società sugli argomenti posti all'O.d.G. dell'Assemblea ("Relazione"), ex art. 125 *ter* D.lgs. n. 58 del 24 febbraio 1998 ("TUF"), come pubblicati sul sito internet della Società

tutto ciò premesso,

la sottoscritta, sotto la propria ed esclusiva responsabilità, ai sensi di legge e di Statuto, nonché per gli effetti di cui all'art. 76 del D.P.R. 28 dicembre 2000, n. 445 per le ipotesi di falsità in atti e di dichiarazioni mendaci,

dichiara

- l'inesistenza di cause di ineleggibilità, decadenza ed incompatibilità a ricoprire la carica di Consigliere di Amministrazione della Società (anche ai sensi degli art. 2382 e 2387 cod. civ.);
- di essere in possesso di tutti i requisiti previsti e indicati dalla normativa, anche regolamentare, vigente, e dallo Statuto Sociale ivi inclusi i requisiti di professionalità, onorabilità *ex art. 147-quinquies*, comma 1, del TUF (come individuati anche dal DM del 30 marzo 2000, n. 162);
- di non esercitare e/o ricoprire analoghe cariche negli organi gestionali, di sorveglianza e di controllo in imprese o gruppi di imprese concorrenti della Società;
- di rispettare il limite al cumulo degli incarichi come previsti ai sensi di legge e di Statuto e, più in generale, ai sensi della normativa vigente;

- di depositare il *curriculum vitae*, corredato dall'elenco degli incarichi di amministrazione e controllo ricoperti presso altre società e rilevanti ai sensi della disciplina legislativa e regolamentare vigente e dello Statuto, nonché copia di un documento di identità, autorizzando fin d'ora la loro pubblicazione;
- di impegnarsi a comunicare tempestivamente alla Società e, per essa, al Consiglio di Amministrazione ogni eventuale variazione delle informazioni rese con la dichiarazione e relativa alle proprie caratteristiche personali e professionali;
- di impegnarsi a produrre, su richiesta della Società, la documentazione idonea a confermare la veridicità dei dati dichiarati;
- di essere informata, ai sensi e per gli effetti del Regolamento Generale sulla Protezione dei dati personali - Regolamento (UE) 2016/679 e della normativa pro tempore vigente, che i dati personali raccolti saranno trattati dalla Società, anche con strumenti informatici, esclusivamente nell'ambito del procedimento per il quale la presente dichiarazione viene resa autorizzando la stessa a procedere con le pubblicazioni di legge per tale finalità.

dichiara infine

- di accettare irrevocabilmente la candidatura alla carica di amministratore della Società e l'eventuale nomina alla carica di amministratore della Società.
- di non essere candidata in alcuna altra lista presentata in relazione all'elezione dell'organo e/o degli organi sociali della Società che si terrà in occasione dell'Assemblea.

In fede,

Firma: _____



Luogo e Data:

BUTTRIO, 30.9.2021

Si autorizza il trattamento dei dati personali ai sensi del Regolamento UE n. 679/2016 per ogni fine connesso alle attività correlate all'accettazione della medesima.



Europass Curriculum Vitae



Personal information

First name(s) / Surname(s) **CAMILLA BENEDETTI**
 Address(es) Udine ITALY
 Telephone(s) Mobile: +39 346 9804052
 Fax(es)
 E-mail c.benedetti@danieli.com
 Nationality ITALIANA
 Date of birth 14 giugno 1980
 Gender Donna

Desired employment / Occupational field

Responsabile Risorse Umane

Work experience

Dates	2005-2006
Occupation or position held	Assistente Revisore
Main activities and responsibilities	Assicurare correttezza processi e flussi contabili nei bilanci aziendali
Name and address of employer	Ernest & Young Treviso
Type of business or sector	Società di revisione
Dates	2006-2008
Occupation or position held	Revisore dei conti Senior
Main activities and responsibilities	Assicurare correttezza processi e flussi contabili nei bilanci aziendali, coordinamento team di lavoro presso clienti
Name and address of employer	Ernest & Young Milano
Type of business or sector	Società di revisione
Dates	2008-2010
Occupation or position held	Controllo di Gestione: Controller Consociate Europa/Americhe per Gruppo Danieli
Main activities and responsibilities	Analisi conti economici gestionali delle consociate, analisi indici produttività
Name and address of employer	Danieli & C. Officine Meccaniche S.p.A.
Type of business or sector	Plantmaking

Dates	2012- 2014
Occupation or position held	Corporate Governance: Coordinatrice operativa Progetto Compliance ai sensi della Legge 262
Main activities and responsibilities	Analisi / monitoraggio / definizione azioni di rimedio rispetto ai flussi / processi aziendali
Name and address of employer	Danieli & C. Officine Meccaniche S.p.A.
Type of business or sector	Plantmaking
Dates	2012- 2014
Occupation or position held	Contabilità Generale: Responsabile Ufficio Contabilità fornitori e Responsabile Ufficio Cassa
Main activities and responsibilities	Scritture contabili , follow up crediti, gestione e coordinamento processi / policy Ufficio Cassa
Name and address of employer	Danieli & C. Officine Meccaniche S.p.A.
Type of business or sector	Plantmaking
Dates	2015-2016
Occupation or position held	Responsabile Sviluppo Organizzativo per Gruppo Danieli nell'ambito delle Risorse Umane
Main activities and responsibilities	Definizione processi gestione capitale umano in tematiche di sviluppo organizzativo e formazione
Name and address of employer	Danieli & C. Officine Meccaniche S.p.A.
Type of business or sector	Plantmaking
Dates	2016-2019
Occupation or position held	Responsabile Risorse Umane Gruppo Danieli
Main activities and responsibilities	Responsabilità processi gestione capitale umano
Name and address of employer	Danieli & C. Officine Meccaniche S.p.A.
Type of business or sector	Plantmaking
Dates	2020-present
Occupation or position held	Responsabile Risorse Umane Danieli Overseas e Danieli Asia Audit
Main activities and responsibilities	Responsabilità processi gestione capitale umano ed follow up risultati Danieli Asia
Name and address of employer	Danieli & C. Officine Meccaniche S.p.A.
Type of business or sector	Plantmaking
Dates	Dal 2016

Occupation or position | Consigliere di amministrazione del MIP Politecnico di Milano – Graduate School of Business.

Dates | Dal 2016

Occupation or position held | Amministratore Sind International Spa

Dates | 2016-2018

Occupation or position held | Membro del Comitato Scientifico del MIB Trieste – Graduate School of Business

Dates | Dal 2017

Occupation or position held | Vice Presidente del Consiglio di Amministrazione Danieli & C O.M. Spa

Dates | Dal 2018

Occupation or position held | Consigliere di Amministrazione del MIB Trieste – Graduate School of Business.

Education and training

Dates | 1999-2004

Title of qualification awarded | Laurea quadriennale in Economia e Commercio

Principal subjects/occupational skills covered | Indirizzo Economia e Commercio
Tesi: Concorrenza Sleale su marchi e brevetti.

Name and type of organisation providing education and training | Università Cattolica del Sacro Cuore (Milano)

Personal skills and competences

Mother tongue(s) | **ITALIANA**

Other language(s)

Self-assessment
European level ()*

INGLESE

Understanding		Speaking		Writing
Listening	Reading	Spoken interaction	Spoken production	
PROFICIENT	PROFICIENT	PROFICIENT	PROFICIENT	PROFICIENT

Social skills and competences | Team work, listening, finding new solution

Technical skills and competences | Knowledge of Danieli organization, key human capital processes.

Computer skills and competences | Capable to work with all common office tools

SCHEDA PERSONA CON CARICHE ATTUALI

BENEDETTI CAMILLA



712MX9

Il QR Code consente di verificare la corrispondenza tra questo documento e quello archiviato al momento dell'estrazione. Per la verifica utilizzare l'App RI QR Code o visitare il sito ufficiale del Registro Imprese.

DATI ANAGRAFICI

Nata	a UDINE(UD) il 14/06/1980
Codice fiscale	BNDCLL80H54L483S
Domicilio	POZZUOLO DEL FRIULI (UD) VIA BUTTRIO 28 CAP 33050

SOGGETTO IN CIFRE

N. imprese in cui è titolare di almeno una carica	10
N. imprese in cui è Rappresentante	3

Informazioni anagrafiche risultanti dall'ultima dichiarazione presentata al Registro Imprese, relativa all'impresa ACCIAIERIE BERTOLI SAFAU S.P.A.

Numero REA: UD - 29233

Indice

1 Imprese in cui la persona è titolare di cariche e qualifiche 2

1 Imprese in cui la persona è titolare di cariche e qualifiche

Denominazione	Carica
DANIELI CENTRO CRANES S.P.A. C.F. 03331350987	procuratrice speciale
DANIELI CENTRO COMBUSTION SPA C.F. 09743930159	procuratrice speciale
SIND INTERNATIONAL S.R.L. C.F. 11073430156	consigliera consigliera delegata
MIP POLITECNICO DI MILANO - GRADUATE SCHOOL OF BUSINESS SOCIETA' CONSORTILE PER AZIONI C.F. 08591680155	consigliera
GESTION J.P. S.R.L. C.F. 94152130301	istitutrice
FATA S.P.A. C.F. 09080800015	procuratrice
ACCIAIERIE BERTOLI SAFAU S.P.A. C.F. 00218360303	consigliera
DANIELI & C. OFFICINE MECCANICHE S.P.A. IN FORMA ABBREVIATA ANCHE "DANIELI & C. S.P.A." C.F. 00167460302	procuratrice speciale consigliera vice presidente del consiglio d'amministrazione
DANIELI CONSTRUCTION INTERNATIONAL S.P.A. C.F. 00160810305	procuratrice speciale
THUYA SRL C.F. 02573480304	amministratrice unica

DANIELI CENTRO CRANES S.P.A.

SOCIETA' PER AZIONI
Sede legale: BEDIZZOLE (BS) VIA TREBOCCHIE 14 CAP 25081
Posta elettronica certificata: DCCR@MAILTOCERT.IT
Codice Fiscale: 03331350987
Numero REA: BS- 525009

Attività

Data d'inizio dell'attività dell'impresa: 01/06/2011
Classificazione ATECORI 2007:
Attività: 28.22.02 - Fabbricazione di gru, argani, verricelli a mano e a motore, carrelli
trasbordatori, carrelli elevatori e piattaforme girevoli

Cariche

procuratrice speciale
Data atto di nomina 20/07/2017
Durata in carica: fino alla revoca

**DANIELI CENTRO
COMBUSTION SPA**

SOCIETA' PER AZIONI
Sede legale: CINISELLO BALSAMO (MI) VIA GALILEO GALILEI 40 CAP 20092
Posta elettronica certificata: DANIELICENTROCOMBUSTIONSPA@LEGALMAIL.IT
Codice Fiscale: 09743930159
Numero REA: MI- 1312288

Attività

Data d'inizio dell'attività dell'impresa: 01/12/1989
Classificazione ATECORI 2007:
Attività: 28.25 - Fabbricazione di attrezzature di uso non domestico per la refrigerazione e la ventilazione; fabbricazione di condizionatori domestici fissi

Cariche

procuratrice speciale
Data atto di nomina 25/02/2016
Durata in carica: fino alla revoca

SIND INTERNATIONAL S.R.L.

SOCIETA' A RESPONSABILITA' LIMITATA
Sede legale: MILANO (MI) VIA BIGLI 21 CAP 20121
Posta elettronica certificata: SIND.INTERNAZIONALE@LEGALMAIL.IT
Codice Fiscale: 11073430156
Numero REA: MI- 1432730

Attività

Data d'inizio dell'attività dell'impresa: 22/12/1993
Classificazione ATECORI 2007:
Attività: 68.1 - Compravendita di beni immobili effettuata su beni propri

Cariche

consigliera
Data atto di nomina 20/12/2019
Durata in carica: a tempo indeterminato
consigliera delegata
Data atto di nomina 30/01/2020
Durata in carica: a tempo indeterminato

**MIP POLITECNICO DI MILANO -
GRADUATE SCHOOL OF
BUSINESS SOCIETA'
CONSORTILE PER AZIONI**

SOCIETA' CONSORTILE PER AZIONI
Sede legale: MILANO (MI) VIA RAFFAELE LAMBRUSCHINI 4/C CAP 20156
Posta elettronica certificata: PECMIP@LEGALMAIL.IT
Codice Fiscale: 08591680155
Numero REA: MI- 2061169

Attività

Classificazione ATECORI 2007:
Attività: 85.42 - Istruzione universitaria e post-universitaria; accademie e conservatori

Cariche

consigliera
Data atto di nomina 29/04/2021
Durata in carica: fino approvazione del bilancio al 31/12/2023

GESTION J.P. S.R.L.

SOCIETA' A RESPONSABILITA' LIMITATA
Sede legale: MILANO (MI) VIA SANT'ANDREA 23 CAP 20100
Posta elettronica certificata: GESTIONJPSRL@LEGALMAIL.IT
Codice Fiscale: 94152130301
Numero REA: MI- 2607765

Attività

Data d'inizio dell'attività dell'impresa: 17/12/2020
Classificazione ATECORI 2007:
Attività: 64.2 - Attività delle società di partecipazione (holding)

Cariche

FATA S.P.A.

institrice

Data atto di nomina 25/01/2021

SOCIETA' PER AZIONI CON SOCIO UNICO

Sede legale: PIANEZZA (TO) STRADA STATALE 24 KM 12 CAP 10044

Posta elettronica certificata: FATA-MAIN@PEC.FATAGROUP.IT

Codice Fiscale: 09080800015

Numero REA: TO- 1022875

Attività

Data d'inizio dell'attività dell'impresa: 01/04/2005

Classificazione ATECORI 2007:

Attività: 28.2 - Fabbricazione di altre macchine di impiego generale

Cariche

**ACCIAIERIE BERTOLI SAFAU
S.P.A.**

procuratrice

Data atto di nomina 31/03/2016

SOCIETA' PER AZIONI

Sede legale: POZZUOLO DEL FRIULI (UD) VIA BUTTRIO 28 CAP 33050 FRAZIONE:
CARGNACCO

Posta elettronica certificata: ABSACCIAI@LEGALMAIL.IT

Codice Fiscale: 00218360303

Numero REA: UD- 29233

Attività

Data d'inizio dell'attività dell'impresa: 08/09/1937

Classificazione ATECORI 2007:

Attività: 24.1 - Siderurgia - Fabbricazione di ferro, acciaio e ferroleghie

Cariche

**DANIELI & C. OFFICINE
MECCANICHE S.P.A. IN
FORMA ABBREVIATA ANCHE
"DANIELI & C. S.P.A."**

consigliera

Data atto di nomina 20/10/2020

Durata in carica: fino approvazione del bilancio al 30/06/2021

SOCIETA' PER AZIONI

Sede legale: BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042

Posta elettronica certificata: DANIELIOFFICINEMECCANICHESPA@LEGALMAIL.IT

Codice Fiscale: 00167460302

Numero REA: UD- 84904

Attività

Data d'inizio dell'attività dell'impresa: 27/03/1962

Classificazione ATECORI 2007:

Attività: 28.91 - Fabbricazione di macchine per la metallurgia (incluse parti e accessori)

Cariche

procuratrice speciale

Data atto di nomina 30/12/2015

Durata in carica: fino alla revoca

consigliera

Data atto di nomina 26/10/2018

Durata in carica: fino approvazione del bilancio al 30/06/2021

vice presidente del consiglio d'amministrazione

Data atto di nomina 26/10/2018

Durata in carica: fino approvazione del bilancio al 30/06/2021

**DANIELI CONSTRUCTION
INTERNATIONAL S.P.A.**

SOCIETA' PER AZIONI
Sede legale: BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042
Posta elettronica certificata:
DANIELICONSTRUCTIONINTERNATIONALSPA@LEGALMAIL.IT
Codice Fiscale: 00160810305
Numero REA: UD- 120001

Attività

Data d'inizio dell'attività dell'impresa: 02/10/1972
Classificazione ATECORI 2007:
Attività: 33.20.09 - Installazione di altre macchine ed apparecchiature industriali

Cariche

procuratrice speciale
Data atto di nomina 15/05/2019

THUYA SRL

SOCIETA' A RESPONSABILITA' LIMITATA
Sede legale: UDINE (UD) VIALE UNGHERIA 28 CAP 33100
Posta elettronica certificata: THUYA@LEGALMAIL.IT
Codice Fiscale: 02573480304
Numero REA: UD- 271442

Attività

Data d'inizio dell'attività dell'impresa: 16/03/2010
Classificazione ATECORI 2007:
Attività: 41.2 - Costruzione di edifici residenziali e non residenziali

Cariche

amministratrice unica
Data atto di nomina 08/09/2016
Durata in carica: a tempo indeterminato

**DICHIARAZIONE DI ACCETTAZIONE DELLA CANDIDATURA A
COMPONENTE DEL CONSIGLIO DI AMMINISTRAZIONE CON
ATTESTAZIONE DELLA SUSSISTENZA DEI REQUISITI DI LEGGE**

Il sottoscritto Giacomo Mareschi Danieli, nato a Latisana (UD), il 4.11.1980, codice fiscale MRSGCM80S04E473H, residente in Buttrio (UD), via Beltrame n. 69

premessò che

- A) è stato designato dall'azionista di maggioranza Sind International s.r.l. ai fini dell'elezione del Consiglio di Amministrazione in occasione dell'assemblea ordinaria degli azionisti di DANIELI & C. Officine Meccaniche S.p.A. ("Società") che si terrà presso la sede sociale in Buttrio (UD), Via Nazionale n. 41 in unica convocazione per il giorno 28 ottobre 2021 alle ore 14.00; o nel diverso luogo, data e ora, in caso di rettifica e/o modifica e/o integrazione dell'avviso di convocazione da parte della Società ("Assemblea"),
- B) è a conoscenza di quanto prescritto dalla disciplina legislativa e regolamentare vigente e dallo Statuto della Società, per la presentazione della lista dei candidati funzionale alla suddetta nomina, ivi inclusa la disciplina sui rapporti di collegamento tra soci di riferimento e soci di minoranza, nonché delle indicazioni contenute, oltre che nell'avviso di convocazione, nella Relazione Illustrativa del Consiglio di Amministrazione della Società sugli argomenti posti all'O.d.G. dell'Assemblea ("Relazione"), ex art. 125 *ter* D.lgs. n. 58 del 24 febbraio 1998 ("TUF"), come pubblicati sul sito internet della Società

tutto ciò premesso,

il sottoscritto, sotto la propria ed esclusiva responsabilità, ai sensi di legge e di Statuto, nonché per gli effetti di cui all'art. 76 del D.P.R. 28 dicembre 2000, n. 445 per le ipotesi di falsità in atti e di dichiarazioni mendaci,

dichiara

- l'inesistenza di cause di ineleggibilità, decadenza ed incompatibilità a ricoprire la carica di Consigliere di Amministrazione della Società (anche ai sensi degli art. 2382 e 2387 cod. civ.);
- di essere in possesso di tutti i requisiti previsti e indicati dalla normativa, anche regolamentare, vigente, e dallo Statuto Sociale ivi inclusi i requisiti di professionalità, onorabilità *ex art. 147-quinquies*, comma 1, del TUF (come individuati anche dal DM del 30 marzo 2000, n. 162);
- di non esercitare e/o ricoprire analoghe cariche negli organi gestionali, di sorveglianza e di controllo in imprese o gruppi di imprese concorrenti della Società;
- di rispettare il limite al cumulo degli incarichi come previsti ai sensi di legge e di Statuto e, più in generale, ai sensi della normativa vigente;

- di depositare il *curriculum vitae*, corredato dall'elenco degli incarichi di amministrazione e controllo ricoperti presso altre società e rilevanti ai sensi della disciplina legislativa e regolamentare vigente e dello Statuto, nonché copia di un documento di identità, autorizzando fin d'ora la loro pubblicazione;
- di impegnarsi a comunicare tempestivamente alla Società e, per essa, al Consiglio di Amministrazione ogni eventuale variazione delle informazioni rese con la dichiarazione e relativa alle proprie caratteristiche personali e professionali;
- di impegnarsi a produrre, su richiesta della Società, la documentazione idonea a confermare la veridicità dei dati dichiarati;
- di essere informato, ai sensi e per gli effetti del Regolamento Generale sulla Protezione dei dati personali - Regolamento (UE) 2016/679 e della normativa pro tempore vigente, che i dati personali raccolti saranno trattati dalla Società, anche con strumenti informatici, esclusivamente nell'ambito del procedimento per il quale la presente dichiarazione viene resa autorizzando la stessa a procedere con le pubblicazioni di legge per tale finalità.

dichiara infine

- di accettare irrevocabilmente la candidatura alla carica di amministratore della Società e l'eventuale nomina alla carica di amministratore della Società.
- di non essere candidato in alcuna altra lista presentata in relazione all'elezione dell'organo e/o degli organi sociali della Società che si terrà in occasione dell'Assemblea.

In fede,

Firma:



Luogo e Data:

BUTERIO 23.9.21

Si autorizza il trattamento dei dati personali ai sensi del Regolamento UE n. 679/2016 per ogni fine connesso alle attività correlate all'accettazione della medesima.



Name, Surname

Giacomo, Mareschi Danieli

Position

CEO of Danieli & C. Officine Meccaniche S.p.A.

Danieli Seniority

15 years

Seniority in Steel business

16 years

Contacts

phone office +39 0432 1958899
mobile phone +39 346 9803731
email g.mareschi@danieli.com

Education

Degree in Electrical Engineering at the Politecnico in Milan

Languages

Italian, English

Professional experience

- 2017 CEO of Danieli & C. Officine Meccaniche S.p.A.
- 2015 Executive director "Sales" and "Plant Engineering" sectors Danieli & C. Officine Meccaniche S.p.A.
- 2011 Manager of the "Flat Products" division and C.E.O. of Danieli Co. Ltd.
- 2009 Head of Macroplanning at the Thai subsidiary Danieli Co. Ltd.
- 2008 Site Manager for the subsidiary Danieli Construction International S.p.A. in Ukraine
- 2006 Project Coordinator for the subsidiary Danieli Construction International S.p.A. at the E.S.I. jobsite in Abu Dhabi (UAE)
- 2005 Apprenticeship AT ABS Acciai S.p.A in Milan

Highlights

- 2015 Member of the Executive Committee of Danieli & C. S.p.A
- 2015 Member of the Board of Directors of ABS Acciai S.p.A. - Special Steel Making company
- 2011 Member of the Board of Directors of Danieli Co. Ltd.
- 2009 Member of the Board of Directors of Danieli & C.
- 2008 Member of the Board of Directors of the controlling company Sind International S.p.A,

SCHEMA PERSONA CON CARICHE ATTUALI

MARESCHI DANIELI GIACOMO



TKVXNC

Il QR Code consente di verificare la corrispondenza tra questo documento e quello archiviato al momento dell'estrazione. Per la verifica utilizzare l'App RI QR Code o visitare il sito ufficiale del Registro Imprese.

DATI ANAGRAFICI

Nato	a LATISANA(UD) il 04/11/1980
Codice fiscale	MRSGCM80S04E473H
Domicilio	BUTTRIO (UD) VIA G.B. BELTRAME 69 CAP 33042

SOGGETTO IN CIFRE

N. imprese in cui è titolare di almeno una carica	4
N. imprese in cui è Rappresentante	1

Informazioni anagrafiche risultanti dall'ultima dichiarazione presentata al Registro Imprese, relativa all'impresa
SIND INTERNATIONAL S.R.L.

Numero REA: MI - 1432730

Indice

1 Imprese in cui la persona è titolare di cariche e qualifiche 2

1 Imprese in cui la persona è titolare di cariche e qualifiche

Denominazione	Carica
SIND INTERNATIONAL S.R.L. C.F. 11073430156	vice presidente del consiglio d'amministrazione consigliere
FATA S.P.A. C.F. 09080800015	consigliere
ACCIAIERIE BERTOLI SAFAU S.P.A. C.F. 00218360303	consigliere
DANIELI & C. OFFICINE MECCANICHE S.P.A. IN FORMA ABBREVIATA ANCHE "DANIELI & C. S.P.A." C.F. 00167460302	consigliere membro comitato esecutivo amministratore delegato

SIND INTERNATIONAL S.R.L.

SOCIETA' A RESPONSABILITA' LIMITATA
Sede legale: MILANO (MI) VIA BIGLI 21 CAP 20121
Posta elettronica certificata: SIND.INTERNAZIONALE@LEGALMAIL.IT
Codice Fiscale: 11073430156
Numero REA: MI- 1432730

Attività

Data d'inizio dell'attività dell'impresa: 22/12/1993
Classificazione ATECORI 2007:
Attività: 68.1 - Compravendita di beni immobili effettuata su beni propri

Cariche

vice presidente del consiglio d'amministrazione
Data atto di nomina 20/12/2019
Durata in carica: a tempo indeterminato
consigliere
Data atto di nomina 20/12/2019
Durata in carica: a tempo indeterminato

FATA S.P.A.

SOCIETA' PER AZIONI CON SOCIO UNICO
Sede legale: PIANEZZA (TO) STRADA STATALE 24 KM 12 CAP 10044
Posta elettronica certificata: FATA-MAIN@PEC.FATAGROUP.IT
Codice Fiscale: 09080800015
Numero REA: TO- 1022875

Attività

Data d'inizio dell'attività dell'impresa: 01/04/2005
Classificazione ATECORI 2007:
Attività: 28.2 - Fabbricazione di altre macchine di impiego generale

Cariche

consigliere
Data atto di nomina 29/04/2019
Durata in carica: fino approvazione del bilancio al 31/12/2021

**ACCIAIERIE BERTOLI SAFAU
S.P.A.**

SOCIETA' PER AZIONI

Sede legale: POZZUOLO DEL FRIULI (UD) VIA BUTTRIO 28 CAP 33050 FRAZIONE:
CARGNACCO

Posta elettronica certificata: ABSACCIAI@LEGALMAIL.IT

Codice Fiscale: 00218360303

Numero REA: UD- 29233

Attività

Data d'inizio dell'attività dell'impresa: 08/09/1937

Classificazione ATECORI 2007:

Attività: 24.1 - Siderurgia - Fabbricazione di ferro, acciaio e ferroleghie

Cariche

consigliere

Data atto di nomina 24/10/2018

Durata in carica: fino approvazione del bilancio al 30/06/2021

**DANIELI & C. OFFICINE
MECCANICHE S.P.A. IN
FORMA ABBREVIATA ANCHE
"DANIELI & C. S.P.A."**

SOCIETA' PER AZIONI

Sede legale: BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042

Posta elettronica certificata: DANIELIOFFICINEMECCANICHESPA@LEGALMAIL.IT

Codice Fiscale: 00167460302

Numero REA: UD- 84904

Attività

Data d'inizio dell'attività dell'impresa: 27/03/1962

Classificazione ATECORI 2007:

Attività: 28.91 - Fabbricazione di macchine per la metallurgia (incluse parti e accessori)

Cariche

consigliere

Data atto di nomina 26/10/2018

Durata in carica: fino approvazione del bilancio al 30/06/2021

membro comitato esecutivo

Data atto di nomina 26/10/2018

Durata in carica: fino approvazione del bilancio al 30/06/2021

amministratore delegato

Data atto di nomina 26/10/2018

Durata in carica: fino approvazione del bilancio al 30/06/2021

**DICHIARAZIONE DI ACCETTAZIONE DELLA CANDIDATURA A
COMPONENTE DEL CONSIGLIO DI AMMINISTRAZIONE CON
ATTESTAZIONE DELLA SUSSISTENZA DEI REQUISITI DI LEGGE**

Il sottoscritto Alessandro Brussi, nato a Gorizia, l'8.3.1961, codice fiscale BRSLSN61C08E098I, residente in Monfalcone (GO), via G. Cividini, n. 63

premessò che

- A) è stato designato dall'azionista di maggioranza Sind International s.r.l. ai fini dell'elezione del Consiglio di Amministrazione in occasione dell'assemblea ordinaria degli azionisti di DANIELI & C. Officine Meccaniche S.p.A. ("Società") che si terrà presso la sede sociale in Buttrio (UD), Via Nazionale n. 41 in unica convocazione per il giorno 28 ottobre 2021 alle ore 14.00, o nel diverso luogo, data e ora, in caso di rettifica e/o modifica e/o integrazione dell'avviso di convocazione da parte della Società ("Assemblea"),
- B) è a conoscenza di quanto prescritto dalla disciplina legislativa e regolamentare vigente e dallo Statuto della Società, per la presentazione della lista dei candidati funzionale alla suddetta nomina, ivi inclusa la disciplina sui rapporti di collegamento tra soci di riferimento e soci di minoranza, nonché delle indicazioni contenute, oltre che nell'avviso di convocazione, nella Relazione Illustrativa del Consiglio di Amministrazione della Società sugli argomenti posti all'O.d.G. dell'Assemblea ("Relazione"), ex art. 125 *ter* D.lgs. n. 58 del 24 febbraio 1998 ("TUF"), come pubblicati sul sito internet della Società

tutto ciò premesso,

il sottoscritto, sotto la propria ed esclusiva responsabilità, ai sensi di legge e di Statuto, nonché per gli effetti di cui all'art. 76 del D.P.R. 28 dicembre 2000, n. 445 per le ipotesi di falsità in atti e di dichiarazioni mendaci,

~~dichiara~~

- l'inesistenza di cause di ineleggibilità, decadenza ed incompatibilità a ricoprire la carica di Consigliere di Amministrazione della Società (anche ai sensi degli art. 2382 e 2387 cod. civ.);
- di essere in possesso di tutti i requisiti previsti e indicati dalla normativa, anche regolamentare, vigente, e dallo Statuto Sociale ivi inclusi i requisiti di professionalità, onorabilità *ex art. 147-quinquies*, comma 1, del TUF (come individuati anche dal DM del 30 marzo 2000, n. 162);
- di non esercitare e/o ricoprire analoghe cariche negli organi gestionali, di sorveglianza e di controllo in imprese o gruppi di imprese concorrenti della Società;
- di rispettare il limite al cumulo degli incarichi come previsti ai sensi di legge e di Statuto e, più in generale, ai sensi della normativa vigente;

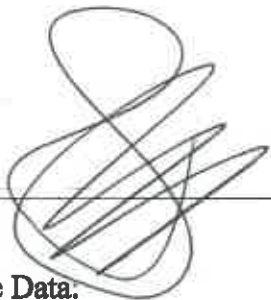
- di depositare il *curriculum vitae*, corredato dall'elenco degli incarichi di amministrazione e controllo ricoperti presso altre società e rilevanti ai sensi della disciplina legislativa e regolamentare vigente e dello Statuto, nonché copia di un documento di identità, autorizzando fin d'ora la loro pubblicazione;
- di impegnarsi a comunicare tempestivamente alla Società e, per essa, al Consiglio di Amministrazione ogni eventuale variazione delle informazioni rese con la dichiarazione e relativa alle proprie caratteristiche personali e professionali;
- di impegnarsi a produrre, su richiesta della Società, la documentazione idonea a confermare la veridicità dei dati dichiarati;
- di essere informato, ai sensi e per gli effetti del Regolamento Generale sulla Protezione dei dati personali - Regolamento (UE) 2016/679 e della normativa pro tempore vigente, che i dati personali raccolti saranno trattati dalla Società, anche con strumenti informatici, esclusivamente nell'ambito del procedimento per il quale la presente dichiarazione viene resa autorizzando la stessa a procedere con le pubblicazioni di legge per tale finalità.

dichiara infine

- di accettare irrevocabilmente la candidatura alla carica di amministratore della Società e l'eventuale nomina alla carica di amministratore della Società.
- di non essere candidato in alcuna altra lista presentata in relazione all'elezione dell'organo e/o degli organi sociali della Società che si terrà in occasione dell'Assemblea.

In fede,

Firma:



Luogo e Data.

BUTRIO 29/09/2021

Si autorizza il trattamento dei dati personali ai sensi del Regolamento UE n. 679/2016 per ogni fine connesso alle attività correlate all'accettazione della medesima.

CURRICULUM VITAE

ALESSANDRO BRUSSI

nato a Gorizia il 08.03.1961, cittadino italiano.

Passaporto n. YA5026023, emesso dal Ministero Affari Esteri il 12.10.2013.

Residente a Monfalcone (GO), via Giovanni Cividini n. 63.

Tel. +39 348 9050918

Titoli accademici

1986 Laurea in Economia e Commercio conseguita presso l'Università di Trieste;

1990 Laurea in Scienze Politiche conseguita presso l'Università di Trieste

Titoli professionali

1992 Iscrizione all'Albo dei Dottori Commercialisti della provincia di Gorizia;

1993 Iscrizione al Registro dei Revisori Contabili (con Decreto del 12.4.95 G.U.R.I. n. 31 bis IV serie speciale del 21.4.1995)

Note caratteristiche

Dopo un periodo di attività quale ricercatore per l'Università di Trieste ha lavorato per alcuni anni presso la società di revisione contabile Coopers & Lybrand svolgendo sia compiti di certificazione obbligatoria dei bilanci in società quali Assicurazioni Generali e Fincantieri, sia compiti di analista senior in operazioni di merger & acquisition nazionali ed internazionali.

Dal 1991 lavora presso la società Danieli & C. Officine Meccaniche S.p.A. svolgendo attività di tipo amministrativo/contabile/fiscale sino ad assumere una posizione dirigenziale con l'incarico di:

- Dirigente Preposto alla tenuta delle scritture contabili;-
- Responsabile delle funzioni amministrative/finanziarie della capogruppo Danieli & C Officine Meccaniche SpA;-
- Responsabile del Bilancio Consolidato del gruppo Danieli e dei rapporti con le società controllate e collegate.

Svolge inoltre l'attività di Risk Manager e di Investor Relator.

Dal 2015 ricopre la carica di membro del consiglio di amministrazione della Danieli & C. Officine Meccaniche S.p.A. con delega operativa e nel 2019 è stato nominato Vice-Presidente del Consiglio di amministrazione.

Ricopre inoltre cariche in alcune società controllate e collegate del Gruppo Danieli.

Buttrio, 22 luglio 2021

Incarichi di amministrazione e controllo ricoperti presso altre società:

- | | | |
|-----|---|-------------------------------|
| 1. | *Danieli Automation S.p.A. – Buttrio (UD) | Consigliere (Vice Presidente) |
| 2. | *Danieli Construction International S.p.A.
Buttrio (UD) | Consigliere |
| 3. | **Inrail S.p.A. – Genova | Sindaco effettivo |
| 4. | **Inter-rail S.p.A. – Udine | Sindaco effettivo |
| 5. | *Fata S.p.A. - Torino | Consigliere |
| 6. | **Telefriuli S.p.A. - Udine | Sindaco effettivo |
| 7. | *Danieli Finance Solutions SA –
Lussemburgo | Presidente |
| 8. | *Danieli Co. Ltd – Thailandia | Consigliere |
| 9. | *Rotelec SA – Francia | Consigliere |
| 10. | *Danieli Czech Engineering a.s. –
Repubblica Ceca | Consigliere |
| 11. | *Danieli Engineering Japan Co. Ltd -
Giappone | Consigliere |
| 12. | *Danieli Holdings, Inc. – USA | Presidente |
| 13. | *Danieli Technology, Inc. – USA | Presidente |
| 14. | *Danieli International SA –
Lussemburgo | Consigliere |
| 15. | *Danieli Middle East for Engineering
Services LLC – Egitto | Consigliere |
| 16. | *Industrielle Beteiligung SA –
Lussemburgo | Consigliere |
| 17. | **Termo Makina Sanayi ve Ticaret AS –
Turchia | Consigliere |

(*) Società del Gruppo Danieli

(**) Società collegate

SCHEDA PERSONA CON CARICHE ATTUALI

BRUSSI ALESSANDRO



425SQF

Il QR Code consente di verificare la corrispondenza tra questo documento e quello archiviato al momento dell'estrazione. Per la verifica utilizzare l'App RI QR Code o visitare il sito ufficiale del Registro Imprese.

DATI ANAGRAFICI

Nato	a GORIZIA(GO) il 08/03/1961
Codice fiscale	BRSLSN61C08E098I
Domicilio	BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042

SOGGETTO IN CIFRE

N. imprese in cui è titolare di almeno una carica	9
N. imprese in cui è Rappresentante	3

Informazioni anagrafiche risultanti dall'ultima dichiarazione presentata al Registro Imprese, relativa all'impresa
FINDAN SPA

Numero REA: UD - 187108

Indice

1 Imprese in cui la persona è titolare di cariche e qualifiche 2

1 Imprese in cui la persona è titolare di cariche e qualifiche

Denominazione	Carica
INRAIL SOCIETA' PER AZIONI ABBREVIATA IN "INRAIL S.P.A." C.F. 01633680994	sindaco
FATA S.P.A. C.F. 09080800015	consigliere
DANIELI & C. OFFICINE MECCANICHE S.P.A. IN FORMA ABBREVIATA ANCHE "DANIELI & C. S.P.A." C.F. 00167460302	procuratore consigliere membro comitato esecutivo vice presidente del consiglio d'amministrazione
DANIELI AUTOMATION SPA C.F. 00162990303	procuratore speciale vice presidente del consiglio d'amministrazione consigliere
DANIELI CONSTRUCTION INTERNATIONAL S.P.A. C.F. 00160810305	consigliere
TELEFRIULI SPA C.F. 01313840306	sindaco revisore legale
FINDAN SPA C.F. 02048790261	istitutore
INTER-RAIL S.P.A.. C.F. 02301410300	sindaco revisore legale
SCUOLE E ASILI CECILIA DANIELI S.R.L. C.F. 02515030308	procuratore speciale

INRAIL SOCIETA' PER AZIONI ABBREVIATA IN "INRAIL S.P.A."

SOCIETA' PER AZIONI
Sede legale: GENOVA (GE) VIA OPERAI 8 CAP 16149 (IVI DAL 14/09/2020)
Posta elettronica certificata: INRAIL@PEC.IT
Codice Fiscale: 01633680994
Numero REA: GE- 423909

Attività

Data d'inizio dell'attività dell'impresa: 17/03/2006
Classificazione ATECORI 2007:
Attività: 52.21.9 - Altre attività connesse ai trasporti terrestri nca

Cariche

sindaco
Data atto di nomina 25/06/2020
Durata in carica: fino approvazione del bilancio al 31/12/2022

FATA S.P.A.

SOCIETA' PER AZIONI CON SOCIO UNICO
Sede legale: PIANEZZA (TO) STRADA STATALE 24 KM 12 CAP 10044
Posta elettronica certificata: FATA-MAIN@PEC.FATAGROUP.IT
Codice Fiscale: 09080800015
Numero REA: TO- 1022875

Attività

Data d'inizio dell'attività dell'impresa: 01/04/2005
Classificazione ATECORI 2007:
Attività: 28.2 - Fabbricazione di altre macchine di impiego generale

Cariche

consigliere
Data atto di nomina 29/04/2019
Durata in carica: fino approvazione del bilancio al 31/12/2021

DANIELI & C. OFFICINE MECCANICHE S.P.A. IN FORMA ABBREVIATA ANCHE "DANIELI & C. S.P.A."

SOCIETA' PER AZIONI
Sede legale: BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042
Posta elettronica certificata: DANIELIOFFICINEMECCANICHESPA@LEGALMAIL.IT
Codice Fiscale: 00167460302
Numero REA: UD- 84904

Attività

Data d'inizio dell'attività dell'impresa: 27/03/1962
Classificazione ATECORI 2007:
Attività: 28.91 - Fabbricazione di macchine per la metallurgia (incluse parti e accessori)

Cariche

procuratore
Data atto di nomina 25/01/1996
consigliere
Data atto di nomina 26/10/2018
Durata in carica: fino approvazione del bilancio al 30/06/2021
membro comitato esecutivo
Data atto di nomina 26/10/2018
Durata in carica: fino approvazione del bilancio al 30/06/2021
vice presidente del consiglio d'amministrazione
Data atto di nomina 12/12/2019
Durata in carica: fino approvazione del bilancio al 30/06/2021

DANIELI AUTOMATION SPA

SOCIETA' PER AZIONI
Sede legale: BUTTRIO (UD) VIA BONALDO STRINGHER 4 CAP 33042
Posta elettronica certificata: DANIELIAUTOMATIONSPA@LEGALMAIL.IT
Codice Fiscale: 00162990303
Numero REA: UD- 115073

Attività

Data d'inizio dell'attività dell'impresa: 16/10/1969
Classificazione ATECORI 2007:
Attività: 33.20.09 - Installazione di altre macchine ed apparecchiature industriali

Cariche

procuratore speciale
Data atto di nomina 04/04/2016
Durata in carica: fino alla revoca
vice presidente del consiglio d'amministrazione
Data atto di nomina 16/10/2019
Durata in carica: fino approvazione del bilancio al 30/06/2022
consigliere
Data atto di nomina 16/10/2019

**DANIELI CONSTRUCTION
INTERNATIONAL S.P.A.**

Durata in carica: fino approvazione del bilancio al 30/06/2022

SOCIETA' PER AZIONI

Sede legale: BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042

Posta elettronica certificata:

DANIELICONSTRUCTIONINTERNATIONALSPA@LEGALMAIL.IT

Codice Fiscale: 00160810305

Numero REA: UD- 120001

Attività

Data d'inizio dell'attività dell'impresa: 02/10/1972

Classificazione ATECORI 2007:

Attività: 33.20.09 - Installazione di altre macchine ed apparecchiature industriali

Cariche

consigliere

Data atto di nomina 23/10/2019

Durata in carica: fino approvazione del bilancio al 30/06/2022

TELEFRIULI SPA

SOCIETA' PER AZIONI

Sede legale: TAVAGNACCO (UD) VIA NAZIONALE 120 CAP 33010

Posta elettronica certificata: TELEFRIULI@LEGALMAIL.IT

Codice Fiscale: 01313840306

Numero REA: UD- 166743

Attività

Data d'inizio dell'attività dell'impresa: 22/03/1984

Classificazione ATECORI 2007:

Attività: 60.2 - Programmazione e trasmissioni televisive

Cariche

sindaco

Data atto di nomina 30/06/2020

Durata in carica: fino approvazione del bilancio al 31/12/2022

revisore legale

Data atto di nomina 30/06/2020

Durata in carica: fino approvazione del bilancio al 31/12/2022

FINDAN SPA

SOCIETA' PER AZIONI

Sede legale: PRADAMANO (UD) VIA DANTE . CAP 33040

Posta elettronica certificata: FINDANSPA@LEGALMAIL.IT

Codice Fiscale: 02048790261

Numero REA: UD- 187108

Attività

Data d'inizio dell'attività dell'impresa: 26/07/1989

Classificazione ATECORI 2007:

Attività: 68.1 - Compravendita di beni immobili effettuata su beni propri

Cariche

institore

Data atto di nomina 18/11/2016

Durata in carica: fino alla revoca

INTER-RAIL S.P.A..

SOCIETA' PER AZIONI

Sede legale: UDINE (UD) VIA GIOSUE' CARDUCCI 44 CAP 33100

Posta elettronica certificata: INTER-RAILSPA@PEC.IT

Codice Fiscale: 02301410300

Numero REA: UD- 250626

Attività

Data d'inizio dell'attività dell'impresa: 24/09/2003
Classificazione ATECORI 2007:
Attività: 71.1 - Attivita' degli studi di architettura, ingegneria ed altri studi tecnici

Cariche

sindaco
Data atto di nomina 23/06/2021
Durata in carica: fino approvazione del bilancio al 31/12/2023
revisore legale
Data atto di nomina 23/06/2021
Durata in carica: fino approvazione del bilancio al 31/12/2023

**SCUOLE E ASILI CECILIA
DANIELI S.R.L.**

SOCIETA' A RESPONSABILITA' LIMITATA
Sede legale: BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042
Posta elettronica certificata: CECILIADANIELIASILI@LEGALMAIL.IT
Codice Fiscale: 02515030308
Numero REA: UD- 267013

Attività

Data d'inizio dell'attività dell'impresa: 01/09/2009
Classificazione ATECORI 2007:
Attività: 82.11.02 - Gestione di uffici temporanei, uffici residence

Cariche

procuratore speciale
Data atto di nomina 22/11/2013
Durata in carica: fino alla revoca

DICHIARAZIONE DI ACCETTAZIONE DELLA CANDIDATURA A
COMPONENTE DEL CONSIGLIO DI AMMINISTRAZIONE CON
ATTESTAZIONE DELLA SUSSISTENZA DEI REQUISITI DI LEGGE

La sottoscritta Carla de Colle, nata a Udine il 14.4.1943, codice fiscale DCLCRL43D54L483Y, residente a Campofornido (UD) in Strada degli Aceri n. 42

premessò che

- A) è stata designata dall'azionista di maggioranza Sind International s.r.l. ai fini dell'elezione del Consiglio di Amministrazione in occasione dell'assemblea ordinaria degli azionisti di DANIELI & C. Officine Meccaniche S.p.A. ("Società") che si terrà presso la sede sociale in Buttrio (UD), Via Nazionale n. 41 in unica convocazione per il giorno 28 ottobre 2021 alle ore 14.00, o nel diverso luogo, data e ora, in caso di rettifica e/o modifica e/o integrazione dell'avviso di convocazione da parte della Società ("Assemblea"),
- B) è a conoscenza di quanto prescritto dalla disciplina legislativa e regolamentare vigente e dallo Statuto della Società, per la presentazione della lista dei candidati funzionale alla suddetta nomina, ivi inclusa la disciplina sui rapporti di collegamento tra soci di riferimento e soci di minoranza, nonché delle indicazioni contenute, oltre che nell'avviso di convocazione, nella Relazione Illustrativa del Consiglio di Amministrazione della Società sugli argomenti posti all'O.d.G. dell'Assemblea ("Relazione"), ex art. 125 *ter* D.lgs. n. 58 del 24 febbraio 1998 ("TUF"), come pubblicati sul sito internet della Società

tutto ciò premesso,

la sottoscritta, sotto la propria ed esclusiva responsabilità, ai sensi di legge e di Statuto, nonché per gli effetti di cui all'art. 76 del D.P.R. 28 dicembre 2000, n. 445 per le ipotesi di falsità in atti e di dichiarazioni mendaci,

dichiara

- l'inesistenza di cause di ineleggibilità, decadenza ed incompatibilità a ricoprire la carica di Consigliere di Amministrazione della Società (anche ai sensi degli art. 2382 e 2387 cod. civ.);
- di essere in possesso di tutti i requisiti previsti e indicati dalla normativa, anche regolamentare, vigente, e dallo Statuto Sociale ivi inclusi i requisiti di professionalità, onorabilità ex art. 147-*quinquies*, comma 1, del TUF (come individuati anche dal DM del 30 marzo 2000, n. 162);
- di non esercitare e/o ricoprire analoghe cariche negli organi gestionali, di sorveglianza e di controllo in imprese o gruppi di imprese concorrenti della Società;
- di rispettare il limite al cumulo degli incarichi come previsti ai sensi di legge e di Statuto e, più in generale, ai sensi della normativa vigente;

- di depositare il *curriculum vitae*, corredato dall'elenco degli incarichi di amministrazione e controllo ricoperti presso altre società e rilevanti ai sensi della disciplina legislativa e regolamentare vigente e dello Statuto, nonché copia di un documento di identità, autorizzando fin d'ora la loro pubblicazione;
- di impegnarsi a comunicare tempestivamente alla Società e, per essa, al Consiglio di Amministrazione ogni eventuale variazione delle informazioni rese con la dichiarazione e relativa alle proprie caratteristiche personali e professionali;
- di impegnarsi a produrre, su richiesta della Società, la documentazione idonea a confermare la veridicità dei dati dichiarati;
- di essere informata, ai sensi e per gli effetti del Regolamento Generale sulla Protezione dei dati personali - Regolamento (UE) 2016/679 e della normativa pro tempore vigente, che i dati personali raccolti saranno trattati dalla Società, anche con strumenti informatici, esclusivamente nell'ambito del procedimento per il quale la presente dichiarazione viene resa autorizzando la stessa a procedere con le pubblicazioni di legge per tale finalità.

dichiara infine

- di accettare irrevocabilmente la candidatura alla carica di amministratore della Società e l'eventuale nomina alla carica di amministratore della Società.
- di non essere candidata in alcuna altra lista presentata in relazione all'elezione dell'organo e/o degli organi sociali della Società che si terrà in occasione dell'Assemblea.

In fede,

Firma: 

Luogo e Data:

BUTTRIO, 30.9.2021

Si autorizza il trattamento dei dati personali ai sensi del Regolamento UE n. 679/2016 per ogni fine connesso alle attività correlate all'accettazione della medesima.

CURRICULUM VITAE – Signora Carla de Colle -

Dati Anagrafici

Carla de Colle
Nata a Udine il 14.04.1943
Codice Fiscale : DCLCRL43D54L483Y
Residente in Campoformido (UD) - Strada degli Aceri, 42.

Dal 1963 inizia la propria esperienza professionale nel Gruppo Danieli:

- . Intrapreso la prima formazione nel settore amministrativo e contabilità fino a diventare Responsabile della contabilità industriale e del controllo gestione dell'azienda.
- . Nel 1981 è stata incaricata di impostare ed avviare il sistema di Programmazione della Produzione della Danieli& C. Officine Meccaniche Spa partendo dalla "Lavorazione Macchine Utensili e fino al Montaggio di parti di impianti per la siderurgia tipici della produzione Danieli.
- . Nel 1982 viene nominata Dirigente d'Azienda.
- . Nel 1984 è stata nominata Direttore Generale della Danieli Natisone – Società Consociata che si dedicava alla vendita e progettazione di impianti per lavorazioni meccaniche a freddo.
- . Nel 1991 ha assunto la carica di Vice-Direttore Generale della Danieli & C. con la responsabilità della produzione e relativi servizi quali Ufficio Acquisti, Magazzini materiali ed attività correlate di Arrivo semilavorati e Spedizione parti di impianto premontati.
- . Nel 1999 è stata nominata Membro del Consiglio di Amministrazione della Danieli & C. SpA con deleghe operative.
- . Dal 23.04.2003 è Presidente Operativo della Acciaierie Bertoli Safau SpA – Società del Gruppo Danieli.
- . Dal 24.10.2003 al 26.9.2017 ha assunto la carica di Vice Presidente con delega della Danieli & C. Officine Meccaniche SpA; successivamente ha mantenuto la carica di amministratore.

SCHEDA PERSONA CON CARICHE ATTUALI

DE COLLE CARLA



7QE88Y

Il QR Code consente di verificare la corrispondenza tra questo documento e quello archiviato al momento dell'estrazione. Per la verifica utilizzare l'App RI QR Code o visitare il sito ufficiale del Registro Imprese.

DATI ANAGRAFICI

Nata	a UDINE(UD) il 14/04/1943
Codice fiscale	DCLCRL43D54L483Y
Domicilio	POZZUOLO DEL FRIULI (UD) VIA BUTTRIO 28 CAP 33050

SOGGETTO IN CIFRE

N. imprese in cui è titolare di almeno una carica	2
N. imprese in cui è Rappresentante	2

Informazioni anagrafiche risultanti dall'ultima dichiarazione presentata al Registro Imprese, relativa all'impresa ACCIAIERIE BERTOLI SAFAU S.P.A.

Numero REA: UD - 29233

Indice

1 Imprese in cui la persona è titolare di cariche e qualifiche 2

1 Imprese in cui la persona è titolare di cariche e qualifiche

Denominazione

Carica

ACCIAIERIE BERTOLI SAFAU S.P.A.
C.F. 00218360303

consigliera
presidente consiglio amministrazione

DANIELI & C. OFFICINE MECCANICHE S.P.A. IN FORMA ABBREVIATA ANCHE "DANIELI & C. S.P.A."
C.F. 00167460302

consigliera

ACCIAIERIE BERTOLI SAFAU S.P.A.

SOCIETA' PER AZIONI
Sede legale: POZZUOLO DEL FRIULI (UD) VIA BUTTRIO 28 CAP 33050 FRAZIONE: CARGNACCO
Posta elettronica certificata: ABSACCIAI@LEGALMAIL.IT
Codice Fiscale: 00218360303
Numero REA: UD- 29233

Attività

Data d'inizio dell'attività dell'impresa: 08/09/1937
Classificazione ATECORI 2007:
Attività: 24.1 - Siderurgia - Fabbricazione di ferro, acciaio e ferroleghie

Cariche

consigliera
Data atto di nomina 24/10/2018
Durata in carica: fino approvazione del bilancio al 30/06/2021
presidente consiglio amministrazione
Data atto di nomina 24/10/2018
Durata in carica: fino approvazione del bilancio al 30/06/2021

DANIELI & C. OFFICINE MECCANICHE S.P.A. IN FORMA ABBREVIATA ANCHE "DANIELI & C. S.P.A."

SOCIETA' PER AZIONI
Sede legale: BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042
Posta elettronica certificata: DANIELIOFFICINEMECCANICHESPA@LEGALMAIL.IT
Codice Fiscale: 00167460302
Numero REA: UD- 84904

Attività

Data d'inizio dell'attività dell'impresa: 27/03/1962
Classificazione ATECORI 2007:
Attività: 28.91 - Fabbricazione di macchine per la metallurgia (incluse parti e accessori)

Cariche

consigliera
Data atto di nomina 26/10/2018
Durata in carica: fino approvazione del bilancio al 30/06/2021

**DICHIARAZIONE DI ACCETTAZIONE DELLA CANDIDATURA A
COMPONENTE DEL CONSIGLIO DI AMMINISTRAZIONE CON
ATTESTAZIONE DELLA SUSSISTENZA DEI REQUISITI DI LEGGE**

Il sottoscritto Rolando Paolone, nato a Udine il 2.11.1962, codice fiscale PLNRND62S02L483N, residente a Buttrio (UD) in via Cividale n. 56

premessò che

- A) è stato designato dall'azionista di maggioranza Sind International s.r.l. ai fini dell'elezione del Consiglio di Amministrazione in occasione dell'assemblea ordinaria degli azionisti di DANIELI & C. Officine Meccaniche S.p.A. ("Società") che si terrà presso la sede sociale in Buttrio (UD), Via Nazionale n. 41 in unica convocazione per il giorno 28 ottobre 2021 alle ore 14.00, o nel diverso luogo, data e ora, in caso di rettifica e/o modifica e/o integrazione dell'avviso di convocazione da parte della Società ("Assemblea"),
- B) è a conoscenza di quanto prescritto dalla disciplina legislativa e regolamentare vigente e dallo Statuto della Società, per la presentazione della lista dei candidati funzionale alla suddetta nomina, ivi inclusa la disciplina sui rapporti di collegamento tra soci di riferimento e soci di minoranza, nonché delle indicazioni contenute, oltre che nell'avviso di convocazione, nella Relazione Illustrativa del Consiglio di Amministrazione della Società sugli argomenti posti all'O.d.G. dell'Assemblea ("Relazione"), ex art. 125 *ter* D.lgs. n. 58 del 24 febbraio 1998 ("TUF"), come pubblicati sul sito internet della Società

tutto ciò premessò,

il sottoscritto, sotto la propria ed esclusiva responsabilità, ai sensi di legge e di Statuto, nonché per gli effetti di cui all'art. 76 del D.P.R. 28 dicembre 2000, n. 445 per le ipotesi di falsità in atti e di dichiarazioni mendaci,

dichiara

- l'inesistenza di cause di ineleggibilità, decadenza ed incompatibilità a ricoprire la carica di Consigliere di Amministrazione della Società (anche ai sensi degli art. 2382 e 2387 cod. civ.);
- di essere in possesso di tutti i requisiti previsti e indicati dalla normativa, anche regolamentare, vigente, e dallo Statuto Sociale ivi inclusi i requisiti di professionalità, onorabilità *ex art. 147-quinquies*, comma 1, del TUF (come individuati anche dal DM del 30 marzo 2000, n. 162);
- di non esercitare e/o ricoprire analoghe cariche negli organi gestionali, di sorveglianza e di controllo in imprese o gruppi di imprese concorrenti della Società;
- di rispettare il limite al cumulo degli incarichi come previsti ai sensi di legge e di Statuto e, più in generale, ai sensi della normativa vigente;

- di depositare il *curriculum vitae*, corredato dall'elenco degli incarichi di amministrazione e controllo ricoperti presso altre società e rilevanti ai sensi della disciplina legislativa e regolamentare vigente e dello Statuto, nonché copia di un documento di identità, autorizzando fin d'ora la loro pubblicazione;
- di impegnarsi a comunicare tempestivamente alla Società e, per essa, al Consiglio di Amministrazione ogni eventuale variazione delle informazioni rese con la dichiarazione e relativa alle proprie caratteristiche personali e professionali;
- di impegnarsi a produrre, su richiesta della Società, la documentazione idonea a confermare la veridicità dei dati dichiarati;
- di essere informato, ai sensi e per gli effetti del Regolamento Generale sulla Protezione dei dati personali - Regolamento (UE) 2016/679 e della normativa pro tempore vigente, che i dati personali raccolti saranno trattati dalla Società, anche con strumenti informatici, esclusivamente nell'ambito del procedimento per il quale la presente dichiarazione viene resa autorizzando la stessa a procedere con le pubblicazioni di legge per tale finalità.

dichiara infine

- di accettare irrevocabilmente la candidatura alla carica di amministratore della Società e l'eventuale nomina alla carica di amministratore della Società.
- di non essere candidato in alcuna altra lista presentata in relazione all'elezione dell'organo e/o degli organi sociali della Società che si terrà in occasione dell'Assemblea.

In fede,

Firma:



Luogo e Data:

BUTIRIO, 29/09/2021

Si autorizza il trattamento dei dati personali ai sensi del Regolamento UE n. 679/2016 per ogni fine connesso alle attività correlate all'accettazione della medesima.

**Nome, Cognome:**

ROLANDO, PAOLONE

Nazionalità:

Italiana

Posizione attuale:

CTO membro del CdA

Anzianità di servizio in**Danieli :**

36 ANNI e 9 MESI

Anzianità di servizio nel settore metallurgico:

36 ANNI e 9 MESI

Lingue:

Inglese: Intermedio

Conoscenze informatiche:

Microsoft office: Esperto
 DART DANIELI FE per l'analisi delle calibrature dei prodotti lunghi:
 Principiante
 Autocad 2D: Discreto

Informazioni di contatto:

Cell. aziendale: +39-3489897844
 E-mail: r.paolone@danieli.it

Esperienza professionale:

2018/Oggi	DANIELI & C. via Nazionale 41, 33042 Buttrio – UD - ITALY - Industria metallurgica - Direttore Tecnico e membro del C.d.A.
2013/2017	DANIELI & C. via Nazionale 41, 33042 Buttrio – UD - ITALY - Industria metallurgica - Codirettore del Centro Ricerche DANIELI
2011/2013	DANIELI & C. via Nazionale 41, 33042 Buttrio – UD - ITALY - Industria metallurgica - EVP - Divisione "Rolling Mills for Heavy Sections DMH-S"
2008/2010	DANIELI & C. via Nazionale 41, 33042 Buttrio – UD - ITALY - Industria metallurgica - EVP - Divisione "Rolling Mills for Long Products DMH"
2007/2008	DANIELI & C. via Nazionale 41, 33042 Buttrio – UD - ITALY - Industria metallurgica - Responsabile "Process Dept. Rolling Mill Long Products DMH"
2001/2006	DANIELI & C. via Nazionale 41, 33042 Buttrio – UD - ITALY - Industria metallurgica - Responsabile Ufficio Progettazione "Rolling Mill Long Products DMH"
1994/2000	DANIELI & C. via Nazionale 41, 33042 Buttrio – UD - ITALY - Industria metallurgica - Responsabile Ufficio Progettazione "Rolling Mill Handling Area DMH"
1989/1993	DANIELI & C. via Nazionale 41, 33042 Buttrio – UD - ITALY - Industria metallurgica - Team Leader - Ufficio Progettazione "Rolling Mill Handling Area DMH"
1986/1988	DANIELI & C. via Nazionale 41, 33042 Buttrio – UD - ITALY - Industria metallurgica - Progettista Junior "Rolling Mill Handling Area UIL"
1985/1986	DANIELI & C. via Nazionale 41, 33042 Buttrio – UD - ITALY - Industria metallurgica - Disegnatore "Rolling Mill Handling Area UIL"
1984/1984	Cuccovaz & Zompicchiatti - Orsaria/Premariacco Italia - Fabbricazione sedie in legno - Operaio
1983/1984	Esercito Italiano - Esercito - Sottotenente
1981/1982	Cuccovaz & Zompicchiatti - Orsaria/Premariacco Italia - Fabbricazione sedie in legno - Operaio

Conseguimenti:

2020	In collaborazione con il Responsabile dell' "HQ Compliance, Legal & Financial Dept.", completa ridefinizione del Top Management di SUND Birsta per superare le problematiche derivanti dalla cattiva gestione precedente (giugno 2020 transizione in corso).
2020	Riesame dei "Metodi di valutazione di squadra" volto a semplificare il numero di opzioni, dare maggior risalto alle questioni chiave per ogni posizione e facilitare il confronto fra differenti uffici per una stessa funzione.
2019	Riesame e riconfigurazione completi dei prodotti e della gestione della controllata MH. Supporto all'avvio della nuova squadra direttiva con particolare attenzione ai prodotti che possono arrestare le perdite per un corretto Risultato Operativo.
2019	Supporto tecnico al direttore di cantiere per la messa in servizio del primo "4-Roll Drawer" presso SIMEC Messico.
2019	Ho accolto le dimissioni del Team Leader dell'Ufficio "Manuali d'uso e manutenzione" come un'opportunità di crescita per un giovane PM del Centro Ricerche che ora ricopre il ruolo di "MUM Team Leader".
2019	Ho definito per il dipartimento A&C le regole standard per la formulazione del rapporto di cantiere (in base all'esperienza di Balboa del 2010), al fine di fornire una chiara visione d'insieme delle problematiche relative alla produzione e del corretto coinvolgimento/responsabilità del Cliente.
2018	Ho definito il ruolo e la missione del Product Master, colui che detiene le conoscenze aziendali, lanciandone l'attività nelle Business Unit storiche (DMH e DCM). A giugno 2020 il ruolo viene riconosciuto internamente e quasi tutte le BU hanno identificato la persona che ricopre la posizione. Work in progress per l'efficienza dell'attività che sta crescendo ma non è ancora soddisfacente.

CV - ROLANDO PAOLONE

2018	Ho ridefinito l'ex-INDE (chiamato INDE18) per farlo diventare l'unica via d'accesso agli uffici di progettazione DANIELI presso la sede di Buttrio (6 mesi di ufficio tecnico sotto la guida di Tutor con esperienza quinquennale all'interno di un team di 5 persone, più 2 mesi presso il reparto montaggio).
2018	Creazione di un sistema per l'assegnazione automatica del codice HS necessario per l'esportazione dei prodotti DANIELI, al fine di evitare il continuo coinvolgimento del personale degli uffici tecnici in un'attività a basso valore aggiunto (risparmio di circa 3.000 ore all'anno).
2017	Coordinatore Tecnico per il DIM2017 DANIELI InnovAction Meeting. Ho definito le linee guida per le 90 presentazioni svolte durante l'evento da più di 100 colleghi del Gruppo DANIELI.
2017	Supporto tecnico durante il contenzioso relativo alla possibile violazione del brevetto EP1038602 (raddrizzatrice per profili) avviato da SMS contro DANIELI; abbiamo vinto la causa. Abbiamo accettato la validità del brevetto come SMS, altrimenti dimostrato nullo, con l'accordo che SMS non lo userà mai contro DANIELI.
2016	Team Leader per il Progetto finalizzato ad analizzare l'interesse del Gruppo DANIELI per la costruzione di un impianto per la produzione di Metallic Powder per la fabbricazione di additivi con altri due soci (Metalvalue e Manoir). La conclusione è stata che non aveva senso procedere a causa dei costi troppo elevati dell'impianto, della mancanza di un mercato sufficientemente ampio e della presenza di troppi partner coinvolti nella gestione dell'impianto.
2015	Project Leader del primo impianto del Gruppo DANIELI di colaminazione vergella di alluminio presso SurAL Victoriaville – Quebec CANADA
2015	Supporto al Team CRD nella finalizzazione del "4-Roll Drawer" per il Big Bar Mill di Bhushan. Varie attività (presentazioni, visite in cantiere, confronti...) a supporto del nostro nuovo calibratore rispetto alla soluzione tipica tedesca conosciuta in tutto il mondo.
2013	Team Leader per la messa in servizio di successo dell'impianto per palancole EZ18 presso Esi Abu Dhabi, l'unico impianto al mondo capace di laminare palancole a Z a partire da un grezzo per profilati con solo 4 linee (BDM più UR-E-UF).
2013	Team Leader per il "Team Tecnologico" creato con Gerdau per la calibratura del NUOVO impianto di Gerdau Corsa. Il team ha completamente ridisegnato il processo per laminare in modo reversibile ai fini di un miglioramento in termini di affidabilità, costo dei cilindri di laminazione, durata di vita dei cilindri...
2012	Ho organizzato il primo DIA DANIELI InnovAction Award, un contest per stimolare la creatività nel Team DANIELI WW.
2012	Team Leader per la riuscita del "Plant Test" durante la messa in servizio presso ESI - Abu Dhabi. Il test consisteva in 10 gg di produzione continua con una produttività e una qualità di prodotto predefinite.
2012	Disegnatore capo per tre ordini contemporanei di Big Bar Mill che avevano sovraccaricato la capacità dell'Ufficio Tecnico (Attività principali: definizione della progettazione per dei macchinari completamente nuovi; unificazione della progettazione per risparmiare tempo; attività di progettazione presso l'Ufficio Tecnico Esterno di Pechino, ...).
2012	Responsabile tecnico a capo dello sviluppo finale della prima gabbia reversibile universale per profili pesanti (UFR) per Duferdofin - Milazzo in Sicilia.
2010	Assistenza tecnica per la messa in servizio del primo Laminatoio per profili medi DANIELI in configurazione BDM più Tandem Mill presso Balboa – Spagna. Un cantiere difficile in cui ho definito i metodi e le regole per superare le problematiche della messa in servizio, guidando l'Ufficio di progettazione per risolvere tutti i problemi tecnici incontrati. Ho organizzato la raccolta dei dati per poter vincere la causa legale avviata dal cliente, dimostrando che le mancate prestazioni non erano attribuibili agli equipaggiamenti DANIELI ma alla gestione dell'impianto.
2009	Responsabile tecnico a capo della progettazione dei laminatoi DANIELI per profili pesanti (dopo VAS e Balboa, la nuova generazione di ESI, Mechel, Posco...).

CV - ROLANDO PAOLONE

2007	Ho identificato una soluzione di processo per migliorare il trattamento di rinvenimento e superare il problema della fragilità delle rotaie (brittle) per VAS: doppia fase di immersione della testa per gestire la velocità di raffreddamento (l'idea è stata brevettata con altri nomi come inventori..., ma questa è un'altra questione).
2004	Seniority Award.
2004	Avviamento del primo Ufficio Tecnico Interno Esterno "UTIE" del Gruppo DANIELI presso Cluj Napoca – Romania.
1999	Key-User DANIELI per l'introduzione del nuovo ERP (OW). Ho definito le linee guida per lo sviluppo del tool ONECAD.
1995	In qualità di Capo Ufficio Tecnico ho guidato la riprogettazione completa della via a rulli con cursori in ingresso al tappeto di raffreddamento riducendo del 40% il peso degli equipaggiamenti e standardizzando gli equipaggiamenti con due taglie che sono ancora usate regolarmente nel 2020 (25 anni dopo).
1994	Ho risolto un' "impasse di cantiere" dovuta alle funzionalità della sezione di uscita del tappeto di raffreddamento di INSIG in Iran con un semplice adattamento dei fermi sulla catena di raccolta.
1992	Capo Progettista per la prima Impacatrice TMS per profili., una nuova versione delle impaccatrici DANIELI per sostituire il tipo a "revolver". Nel 2020 la TMS è ancora l'impacatrice prima della classe in tutto il mondo.
1990	Ho progettato per la prima volta in azienda uno "schema di flusso funzionale" per l'impacatrice per laminati mercantili di Hadeed – Arabia Saudita, per consolidare il trasferimento del know-how dal progettista meccanico al progettista software di livello 1.
1989	Capo Progettista dell' "Impacatrice automatica per profili di 38 metri di lunghezza" presso Stefana, Brescia; l'impacatrice più lunga al mondo mai costruita.
1986	Ho risolto un' "impasse di cantiere" presso Siderpotenza durante il montaggio della via a rulli con cursori (disegno meccanico e disegno civile specchiati erroneamente), mostrando al team di cantiere la possibilità di utilizzare le parti fornite senza nessuna modifica, mediante la sola trasposizione di alcuni elementi.

Formazione scolastica:

1981 I.T.I.A. Malignani - Udine: Diploma di Perito Meccanico (42/60)

Certificazioni, Licenze e Formazione:

2019 DELEGHE PER DICHIARAZIONE CE DI CONFORMITA' E RESPONSABILITA' CONNESSE

2018 TRIZ workshop di avvio e corso base

2017 Formazione preposti

2016 DANIELI ENVISIONING

2015 Visual Thinking

2015 Ultimate Leadership delegation, coaching and influencing

2014 Lessons on management by MIB

2008 Lessons on management by MIP

Punti di forza:

- tenacia
- Integrità (fedeltà)
- organizzazione

Aree di miglioramento:

- visione
- prioritizzazione
- pazienza

Interessi personali:

- attività di mare (immersioni subacquee, snorkeling, nuoto...)
- attività all'aria aperta (escursionismo)
- calcio (in tv o in presenza)

SCHEDA PERSONA CON CARICHE ATTUALI

PAOLONE ROLANDO



BHWBKF

Il QR Code consente di verificare la corrispondenza tra questo documento e quello archiviato al momento dell'estrazione. Per la verifica utilizzare l'App RI QR Code o visitare il sito ufficiale del Registro Imprese.

DATI ANAGRAFICI

Nato	a UDINE(UD) il 02/11/1962
Codice fiscale	PLNRND62S02L483N
Domicilio	BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042

SOGGETTO IN CIFRE

N. imprese in cui è titolare di almeno una carica	3
N. imprese in cui è Rappresentante	2

Informazioni anagrafiche risultanti dall'ultima dichiarazione presentata al Registro Imprese, relativa all'impresa
D.S.R. SIDER ENGINEERING GROUP S.P.A.

Numero REA: UD - 357602

Indice

1 Imprese in cui la persona è titolare di cariche e qualifiche 2

1 Imprese in cui la persona è titolare di cariche e qualifiche

Denominazione

Carica

DANIELI CENTRO COMBUSTION SPA
C.F. 09743930159

consigliere
presidente consiglio amministrazione

DANIELI & C. OFFICINE MECCANICHE S.P.A. IN FORMA ABBREVIATA ANCHE "DANIELI & C. S.P.A."
C.F. 00167460302

procuratore speciale

D.S.R. SIDER ENGINEERING GROUP S.P.A.
C.F. 03008730305

consigliere

DANIELI CENTRO COMBUSTION SPA

SOCIETA' PER AZIONI

Sede legale: CINISELLO BALSAMO (MI) VIA GALILEO GALILEI 40 CAP 20092
Posta elettronica certificata: DANIELICENTROCOMBUSTIONSPA@LEGALMAIL.IT
Codice Fiscale: 09743930159
Numero REA: MI- 1312288

Attività

Data d'inizio dell'attività dell'impresa: 01/12/1989
Classificazione ATECORI 2007:
Attività: 28.25 - Fabbricazione di attrezzature di uso non domestico per la refrigerazione e la ventilazione; fabbricazione di condizionatori domestici fissi

Cariche

consigliere

Data atto di nomina 23/10/2020
Durata in carica: fino approvazione del bilancio al 30/06/2023

presidente consiglio amministrazione

Data atto di nomina 23/10/2020
Durata in carica: fino approvazione del bilancio al 30/06/2023

DANIELI & C. OFFICINE MECCANICHE S.P.A. IN FORMA ABBREVIATA ANCHE "DANIELI & C. S.P.A."

SOCIETA' PER AZIONI

Sede legale: BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042
Posta elettronica certificata: DANELIOFFICINEMECCANICHESPA@LEGALMAIL.IT
Codice Fiscale: 00167460302
Numero REA: UD- 84904

Attività

Data d'inizio dell'attività dell'impresa: 27/03/1962
Classificazione ATECORI 2007:
Attività: 28.91 - Fabbricazione di macchine per la metallurgia (incluse parti e accessori)

Cariche

procuratore speciale

Data atto di nomina 22/07/2008
Durata in carica: fino alla revoca

**D.S.R. SIDER ENGINEERING
GROUP S.P.A.**

SOCIETA' PER AZIONI

Sede legale: POZZUOLO DEL FRIULI (UD) VIA BUTTRIO SN CAP 33050

Posta elettronica certificata: DIREZIONE@PEC.DSR-SIDERENGINEERING.IT

Codice Fiscale: 03008730305

Numero REA: UD- 357602

Attività

Data d'inizio dell'attività dell'impresa: 29/09/2020

Classificazione ATECORI 2007:

Attività: 28.91 - Fabbricazione di macchine per la metallurgia (incluse parti e accessori)

Cariche

consigliere

Data atto di nomina 23/11/2020

Durata in carica: fino approvazione del bilancio al 31/12/2022

DICHIARAZIONE DI ACCETTAZIONE DELLA CANDIDATURA A
COMPONENTE DEL CONSIGLIO DI AMMINISTRAZIONE CON
ATTESTAZIONE DELLA SUSSISTENZA DEI REQUISITI DI LEGGE

Il sottoscritto Antonello Mordegli, nato a Celle Ligure (SV) il 9.1.1966, codice fiscale MRDNNL66A09C443V, residente a Bangkok (Tailandia)

premesso che

- A) è stato designato dall'azionista di maggioranza Sind International s.r.l. ai fini dell'elezione del Consiglio di Amministrazione in occasione dell'assemblea ordinaria degli azionisti di DANIELI & C. Officine Meccaniche S.p.A. ("Società") che si terrà presso la sede sociale in Buttrio (UD), Via Nazionale n. 41 in unica convocazione per il giorno 28 ottobre 2021 alle ore 14.00, o nel diverso luogo, data e ora, in caso di rettifica e/o modifica e/o integrazione dell'avviso di convocazione da parte della Società ("Assemblea"),
- B) è a conoscenza di quanto prescritto dalla disciplina legislativa e regolamentare vigente e dallo Statuto della Società, per la presentazione della lista dei candidati funzionale alla suddetta nomina, ivi inclusa la disciplina sui rapporti di collegamento tra soci di riferimento e soci di minoranza, nonché delle indicazioni contenute, oltre che nell'avviso di convocazione, nella Relazione Illustrativa del Consiglio di Amministrazione della Società sugli argomenti posti all'O.d.G. dell'Assemblea ("Relazione"), ex art. 125 *ter* D.lgs. n. 58 del 24 febbraio 1998 ("TUF"), come pubblicati sul sito internet della Società

tutto ciò premesso,

il sottoscritto, sotto la propria ed esclusiva responsabilità, ai sensi di legge e di Statuto, nonché per gli effetti di cui all'art. 76 del D.P.R. 28 dicembre 2000, n. 445 per le ipotesi di falsità in atti e di dichiarazioni mendaci,

dichiara

- l'inesistenza di cause di ineleggibilità, decadenza ed incompatibilità a ricoprire la carica di Consigliere di Amministrazione della Società (anche ai sensi degli art. 2382 e 2387 cod. civ.);
- di essere in possesso di tutti i requisiti previsti e indicati dalla normativa, anche regolamentare, vigente, e dallo Statuto Sociale ivi inclusi i requisiti di professionalità, onorabilità *ex* art. 147-*quinquies*, comma 1, del TUF (come individuati anche dal DM del 30 marzo 2000, n. 162);
- di non esercitare e/o ricoprire analoghe cariche negli organi gestionali, di sorveglianza e di controllo in imprese o gruppi di imprese concorrenti della Società;
- di rispettare il limite al cumulo degli incarichi come previsti ai sensi di legge e di Statuto e, più in generale, ai sensi della normativa vigente;

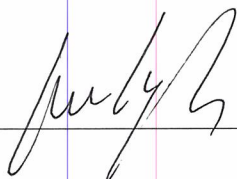
- di depositare il *curriculum vitae*, corredato dall'elenco degli incarichi di amministrazione e controllo ricoperti presso altre società e rilevanti ai sensi della disciplina legislativa e regolamentare vigente e dello Statuto, nonché copia di un documento di identità, autorizzando fin d'ora la loro pubblicazione;
- di impegnarsi a comunicare tempestivamente alla Società e, per essa, al Consiglio di Amministrazione ogni eventuale variazione delle informazioni rese con la dichiarazione e relativa alle proprie caratteristiche personali e professionali;
- di impegnarsi a produrre, su richiesta della Società, la documentazione idonea a confermare la veridicità dei dati dichiarati;
- di essere informato, ai sensi e per gli effetti del Regolamento Generale sulla Protezione dei dati personali - Regolamento (UE) 2016/679 e della normativa pro tempore vigente, che i dati personali raccolti saranno trattati dalla Società, anche con strumenti informatici, esclusivamente nell'ambito del procedimento per il quale la presente dichiarazione viene resa autorizzando la stessa a procedere con le pubblicazioni di legge per tale finalità.

dichiara infine

- di accettare irrevocabilmente la candidatura alla carica di amministratore della Società e l'eventuale nomina alla carica di amministratore della Società.
- di non essere candidato in alcuna altra lista presentata in relazione all'elezione dell'organo e/o degli organi sociali della Società che si terrà in occasione dell'Assemblea.

In fede,

Firma: _____



Luogo e Data:

Buonfanciuto 29/09/2021

Si autorizza il trattamento dei dati personali ai sensi del Regolamento UE n. 679/2016 per ogni fine connesso alle attività correlate all'accettazione della medesima.

Antonello Mordeglia

Curriculum Vitae

Nato nel 1966 a Celle Ligure (Savona), nel 1985 si diploma perito industriale con la specializzazione elettronica all'I.T.I. "Don Bosco" di Genova. Durante la sua lunga permanenza professionale in Thailandia, completa gli studi, conseguendo la laurea in Ingegneria elettronica all' Assumption University di Bangkok.

Nel 1985 inizia l'esperienza lavorativa di tecnico progettista elettronico e collaudatore alla North Electronic System. Si specializza nella progettazione di alimentatori alta tensione per il CERN di Ginevra. Nello stesso periodo viene incaricato alla progettazione dei prototipi di inverter a tensione impressa a semiconduttori IGBT. Il Gruppo 3M lo incarica di realizzare HW e SW per l'elettronica di controllo delle sviluppatrici automatiche di Raggi X per applicazioni medicali.

Dal 1986 al 1992 è progettista di elettronica di potenza e tecnico di avviamento impianti all'Ansaldo Industria di Genova. Partecipa alla progettazione di numerosi impianti e processi industriali e per l'automazione navale, fra cui la propulsione e la stabilizzazione dinamica della SSCV Micoperi 7000, i tubifici Seamless di Siderca in Argentina e Tamsa in Messico, il tandem mill a freddo di Isfahan, in Iran, il sistema di alimentazione e propulsione per i sottomarini della Marina Militare Sud Koreana presso la Korea Takoma Marine Industries. Matura importanti esperienze nella progettazione dei primi inverter a corrente impressa per motori asincroni in bassa tensione con potenza fino a 1MW.

Dal 1992 viene trasferito da Ansaldo Industria in Thailandia, prima come tecnico commerciale, poi come Branch Manager, responsabile della filiale in Asia. Tale periodo rappresenta per lui un'importante crescita professionale e di conoscenza del mercato asiatico. In tale periodo Ansaldo Industria entra per la prima volta nell'area asiatica con i propri prodotti e sistemi. Da ricordare importanti referenze come il treno nastri a caldo di Sahaviriya Steel Industries ed il laminatoio di Bangkok Steel Industry in Thailandia, il complex di laminazione a freddo per Phil Steel nelle Philippines. Crea un gruppo locale in Thailandia di manutenzione e assistenza post vendita formato da 40 unità.

Nel 1996 decide il passaggio al Gruppo ABB con l'incarico di Regional Manager Asia-Pacific per i prodotti low voltage.

Nel 2000 entra nel Gruppo Danieli di Udine come responsabile delle vendite per gli impianti siderurgici nel Sud-Est Asia, incarico che ricopre con successo fino al 2004. Nello stesso anno diventa responsabile dell'Ufficio Commerciali di area del Gruppo, posizione che ricopre per i successivi otto anni. Nel 2012 passa a Danieli Automation Spa, dapprima come direttore operativo e poi come Amministratore Delegato.

La sua poliedrica esperienza internazionale lo ha portato a questa considerazione: l'elettronica di potenza torna a dominare la sua anima. Oltre a promuovere lo sviluppo degli alimentatori di alta potenza per il controllo di motori in media tensione, dà infatti impulso a quello interno all'azienda dei sistemi di riscaldamento ad induzione elettromagnetica.

E' il promotore e co-inventore dell'unico alimentatore di potenza al mondo per il controllo e la fusione nei forni elettrici ad arco con il beneficio dell'azzeramento della potenza reattiva, delle armoniche e del flicker.

Attratto anche dalla simulazione, visione artificiale e robotica, è alla perenne ricerca di nuove idee che rendano la vita meno gravosa agli operatori degli impianti e che, contemporaneamente, aumentino l'efficienza produttiva e qualitativa nel pieno rispetto dell'ambiente e nel controllo dei costi di trasformazione. Crede che lo sviluppo di SW sempre piu' performanti e predittivi debbano essere accompagnati da altrettanto sviluppo di HW a supporto e che la capacita' di calcolo nonche' di integrazione Uomo-Macchina porteranno cambiamento radicale nei decenni a venire, non solo all'industria ma anche alla vita dell'uomo. E' convinto che il grande cambiamento tecnologico si avra' non appena sara' possibile immagazzinare grande quantita' di energia in piccoli volumi ovvero la produzione della stassa con tecnologie e fonti non ancora note. Qualsiasi dispositivo elettrico o meccanico, necessita di energia per attuare le proprie azioni . Questo e' alla base di tutto: l'energia dalla generazione, alla trasmissione all'immagazzinamento, sono di importanza strategica per gli sviluppi tecnologici a venire.

Dal 1995 al 2004 è direttore della Thai-Italian Chamber of Commerce. Nel 2004 viene insignito dal Presidente della Repubblica italiana, Carlo Azelio Ciampi, del titolo di Cavaliere della Repubblica, Ordine al merito.

Nel giugno 2017 l' Universita' degli Studi di Trieste gli conferisce la Laurea Magistrale Honoris Causa in Ingegneria Elettrica e dei Sistemi.

Attualmente è Membro del Group Executive Board di Danieli SpA, Presidente del CdA di Danieli Automation. Ricopre inoltre i ruoli di Presidente del Consiglio di amministrazione di Danieli Enjineering Japan, Presidente di Danieli Rotelec (Francia), di Amministratore Delegato di Danieli Automation in Thailandia, membro del Consiglio di amministrazione di Danieli Fata.

SCHEDA PERSONA CON CARICHE ATTUALI

MORDEGLIA ANTONELLO



SNQPDW

Il QR Code consente di verificare la corrispondenza tra questo documento e quello archiviato al momento dell'estrazione. Per la verifica utilizzare l'App RI QR Code o visitare il sito ufficiale del Registro Imprese.

DATI ANAGRAFICI

Nato	a CELLE LIGURE(SV) il 09/01/1966
Codice fiscale	MRDNNL66A09C443V
Domicilio	GENOVA (GE) CORSO F.M. PERRONE 47 R. CAP 16152

SOGGETTO IN CIFRE

N. imprese in cui è titolare di almeno una carica	4
N. imprese in cui è Rappresentante	2

Informazioni anagrafiche risultanti dall'ultima dichiarazione presentata al Registro Imprese, relativa all'impresa DANIELI TELEROBOT LABS S.R.L.

Numero REA: GE - 469171

Indice

1 Imprese in cui la persona è titolare di cariche e qualifiche 2

1 Imprese in cui la persona è titolare di cariche e qualifiche

Denominazione	Carica
DANIELI TELEROBOT LABS S.R.L. C.F. 02215430998	consigliere presidente consiglio amministrazione
FATA S.P.A. C.F. 09080800015	consigliere
DANIELI & C. OFFICINE MECCANICHE S.P.A. IN FORMA ABBREVIATA ANCHE "DANIELI & C. S.P.A." C.F. 00167460302	consigliere
DANIELI AUTOMATION SPA C.F. 00162990303	presidente consiglio amministrazione consigliere

DANIELI TELEROBOT LABS S.R.L.

SOCIETA' A RESPONSABILITA' LIMITATA
Sede legale: GENOVA (GE) CORSO F.M. PERRONE 47 R. CAP 16152 (IVI DAL
03/02/2020)
Posta elettronica certificata: PEC@PEC.TELEROBOTLABS.IT
Codice Fiscale: 02215430998
Numero REA: GE- 469171

Attività

Data d'inizio dell'attività dell'impresa: 06/11/2013
Classificazione ATECORI 2007:
Attività: 28.99.2 - Fabbricazione di robot industriali per usi molteplici (incluse parti e accessori)

Cariche

consigliere
Data atto di nomina 09/11/2020
Durata in carica: fino approvazione del bilancio al 31/12/2022
presidente consiglio amministrazione
Data atto di nomina 09/11/2020
Durata in carica: fino approvazione del bilancio al 31/12/2022

FATA S.P.A.

SOCIETA' PER AZIONI CON SOCIO UNICO
Sede legale: PIANEZZA (TO) STRADA STATALE 24 KM 12 CAP 10044
Posta elettronica certificata: FATA-MAIN@PEC.FATAGROUP.IT
Codice Fiscale: 09080800015
Numero REA: TO- 1022875

Attività

Data d'inizio dell'attività dell'impresa: 01/04/2005
Classificazione ATECORI 2007:
Attività: 28.2 - Fabbricazione di altre macchine di impiego generale

Cariche

consigliere
Data atto di nomina 29/04/2019
Durata in carica: fino approvazione del bilancio al 31/12/2021

**DANIELI & C. OFFICINE
MECCANICHE S.P.A. IN
FORMA ABBREVIATA ANCHE
"DANIELI & C. S.P.A."**

Attività

SOCIETA' PER AZIONI

Sede legale: BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042

Posta elettronica certificata: DANIELIOFFICINEMECCANICHESPA@LEGALMAIL.IT

Codice Fiscale: 00167460302

Numero REA: UD- 84904

Data d'inizio dell'attività dell'impresa: 27/03/1962

Classificazione ATECORI 2007:

Attività: 28.91 - Fabbricazione di macchine per la metallurgia (incluse parti e accessori)

Cariche

consigliere

Data atto di nomina 24/09/2020

Durata in carica: fino approvazione del bilancio al 30/06/2021

DANIELI AUTOMATION SPA

Attività

SOCIETA' PER AZIONI

Sede legale: BUTTRIO (UD) VIA BONALDO STRINGHER 4 CAP 33042

Posta elettronica certificata: DANIELIAUTOMATIONSPA@LEGALMAIL.IT

Codice Fiscale: 00162990303

Numero REA: UD- 115073

Data d'inizio dell'attività dell'impresa: 16/10/1969

Classificazione ATECORI 2007:

Attività: 33.20.09 - Installazione di altre macchine ed apparecchiature industriali

Cariche

presidente consiglio amministrazione

Data atto di nomina 16/10/2019

Durata in carica: fino approvazione del bilancio al 30/06/2022

consigliere

Data atto di nomina 16/10/2019

Durata in carica: fino approvazione del bilancio al 30/06/2022

DICHIARAZIONE DI ACCETTAZIONE DELLA CANDIDATURA A
COMPONENTE DEL CONSIGLIO DI AMMINISTRAZIONE CON
ATTESTAZIONE DELLA SUSSISTENZA DEI REQUISITI DI LEGGE E DI
INDIPENDENZA

La sottoscritta Chiara Mio, nata a Pordenone, il 19.11.1964, codice fiscale MIOCHR64S59G888A, residente in Pordenone, via R. Selvatico n. 19

premessò che

- A) è stata designata dall'azionista di maggioranza Sind International s.r.l. ai fini dell'elezione del Consiglio di Amministrazione in occasione dell'assemblea ordinaria degli azionisti di DANIELI & C. Officine Meccaniche S.p.A. ("Società") che si terrà presso la sede sociale in Buttrio (UD), Via Nazionale n. 41 in unica convocazione per il giorno 28 ottobre 2021 alle ore 14.00, o nel diverso luogo, data e ora, in caso di rettifica e/o modifica e/o integrazione dell'avviso di convocazione da parte della Società ("Assemblea"),
- B) è a conoscenza di quanto prescritto dalla disciplina legislativa e regolamentare vigente e dallo Statuto della Società per la presentazione della lista dei candidati funzionale alla suddetta nomina, ivi inclusa la disciplina sui rapporti di collegamento tra soci di riferimento e soci di minoranza, nonché delle indicazioni contenute, oltre che nell'avviso di convocazione, nella Relazione Illustrativa del Consiglio di Amministrazione della Società sugli argomenti posti all'O.d.G. dell'Assemblea ("Relazione"), ex art. 125 *ter* D.lgs. n. 58 del 24 febbraio 1998 ("TUF"), come pubblicati sul sito internet della Società

tutto ciò premessò,

la sottoscritta, sotto la propria ed esclusiva responsabilità, ai sensi di legge e di Statuto, nonché per gli effetti di cui all'art. 76 del D.P.R. 28 dicembre 2000, n. 445 per le ipotesi di falsità in atti e di dichiarazioni mendaci,

dichiara

- l'inesistenza di cause di ineleggibilità, decadenza ed incompatibilità a ricoprire la carica di Consigliere di Amministrazione della Società (anche ai sensi degli art. 2382 e 2387 cod. civ.);
- di essere in possesso di tutti i requisiti previsti e indicati dalla normativa, anche regolamentare, vigente, e dallo Statuto Sociale ivi inclusi i requisiti di professionalità, onorabilità *ex* art. 147-*quinquies*, comma 1, del TUF (come individuati anche dal DM del 30 marzo 2000, n. 162);
- di essere in possesso di tutti i requisiti di indipendenza, come richiesti dalla vigente disciplina legislativa (artt. 147*ter*, IV comma, e 148, III comma, TUF) e regolamentare (art. 144 *quinquies* del Regolamento Emittenti approvato con delibera 11971/99), nonché richiesti e previsti dallo Statuto della Società e dalla Relazione per la nomina alla suddetta carica e, più in generale, da ogni ulteriore disposizione in quanto applicabile;

- di non esercitare e/o ricoprire analoghe cariche negli organi gestionali, di sorveglianza e di controllo in imprese o gruppi di imprese concorrenti della Società;
- di rispettare il limite al cumulo degli incarichi come previsti ai sensi di legge e di Statuto e, più in generale, ai sensi della normativa vigente;
- di depositare il *curriculum vitae*, corredato dall'elenco degli incarichi di amministrazione e controllo ricoperti presso altre società e rilevanti ai sensi della disciplina legislativa e regolamentare vigente e dello Statuto, nonché copia di un documento di identità, autorizzando fin d'ora la loro pubblicazione;
- di impegnarsi a comunicare tempestivamente alla Società e, per essa, al Consiglio di Amministrazione ogni eventuale variazione delle informazioni rese con la dichiarazione e relativa alle proprie caratteristiche personali e professionali;
- di impegnarsi a produrre, su richiesta della Società, la documentazione idonea a confermare la veridicità dei dati dichiarati;
- di essere informata, ai sensi e per gli effetti del Regolamento Generale sulla Protezione dei dati personali - Regolamento (UE) 2016/679 e della normativa pro tempore vigente, che i dati personali raccolti saranno trattati dalla Società, anche con strumenti informatici, esclusivamente nell'ambito del procedimento per il quale la presente dichiarazione viene resa autorizzando la stessa a procedere con le pubblicazioni di legge per tale finalità.

dichiara infine

- di accettare irrevocabilmente la candidatura alla carica di amministratore della Società e l'eventuale nomina alla carica di amministratore della Società.
- di non essere candidata in alcuna altra lista presentata in relazione all'elezione dell'organo e/o degli organi sociali della Società che si terrà in occasione dell'Assemblea.

In fede,

Firma: Chiara Mio

Luogo e Data:

PORDENONE 29/09/2021

Si autorizza il trattamento dei dati personali ai sensi del Regolamento UE n. 679/2016 per ogni fine connesso alle attività correlate all'accettazione della medesima.

CURRICULUM VITAE DI

CHIARA MIO

Professore Ordinario
Dipartimento di Management
Università' Ca' Foscari Venezia
 mio@unive.it
 skype: chiara_mio

Indice

1.	Attività Accademica.....	1
2.	Attività professionale.....	3
2.a	Esperienze professionali.....	3
2.b	Esperienze amministrative	3
3.	Incarichi.....	3
3.a	Incarichi internazionali.....	3
3.b	Incarichi nazionali.....	4

1. Attività Accademica

Professore Ordinario presso il Dipartimento di Management dell'Università' Ca' Foscari di Venezia, dove era già professore associato e prima ricercatore

Titolare dei seguenti corsi

Corporate Reporting (laurea magistrale)
 Management Control (laurea triennale)
 Pianificazione strategica e management della sostenibilità (laurea magistrale)

Altri incarichi accademici

Oggi/On-going

- Direttore Master Ma.So. Master Sostenibilità;
- Componente del collegio docenti del PhD on Science and Management of Climate Change, dottorato dell'Università Ca' Foscari, Venezia;

Conclusi/Past

- Delegata del Rettore alla Sostenibilità Ambientale e alla Responsabilità Sociale dal 2009 al 2014;
- Direttore del Master Ciset, Economia e Gestione del Turismo dal 2016 al 2019;
- Direttore nel 2013 e 2014 del Master in Sostenibilità e Carbon Footprint, master universitario di primo livello;
- Direttore del Master Sostenibilità, master universitario di primo livello;

- Presidente del Collegio Didattico del corso di laurea Magistrale “Economia e gestione delle aziende”;
- Componente del comitato scientifico degli Archivi della Sostenibilità, Ca’ Foscari.

Ricerca

- Sostenibilità e sistemi di governo delle aziende;
- Corporate reporting e reporting sociale e ambientale, di sostenibilità;
- Report Integrato;
- Asseverazione e controllo della comunicazione di sostenibilità;
- Misure di performance;
- Misure di performance in ottica di Sostenibilità;
- Sistema di controllo di gestione, sia nel contesto imprenditoriale che nelle aziende pubbliche e non profit.

Collaborazione con riviste e collane

- Componente del Comitato editoriale e reviewer della rivista Corporate Social Responsibility and Environmental Management dal 2010;
- Reviewer della Rivista Rirea (Rivista Italiana Ragioneria ed Economia Aziendale) dal 2007, della rivista Cultura e contabilità aziendale dal 2012, della rivista Social and Environmental Accountability Journal dal 2012, del Journal Local Environment dal 2013, del Management Research, The Journal of the Iberoamerican Academy of Management dal 2013; Business Ethics: a European Review nel 2018;
- Componente del Comitato scientifico della collana Aracne “Studi e ricerche di economia aziendale”, Sezione “Studi storici di Ragioneria e di Economia aziendale” dal 2014;
- Componente del comitato scientifico della rivista Marcianum dal 2012 e del Comitato Etico-scientifico di EticaNews, settimanale on line dal 2013;
- Coeditor della rivista International Journal of Environmental Protection and Policy;

Partecipazioni ad associazioni scientifiche

- Socio Aidea - Accademia italiana di economia aziendale;
- Socio SISR - Società Italiana Storia Ragioneria;
- Socio AAA American Accounting Association;
- Socio SIDREA Società Italiana di Ragioneria e di Economia Aziendale.

Premi e riconoscimenti

Nel 2017 ha ricevuto da AIDDA Friuli Venezia Giulia, Associazione Imprenditrici e Donne Dirigenti d’Azienda, il Premio “Donna di Eccellenza”.

2. Attività professionale

2.a Esperienze professionali

Oggi/On-going

Presidente di Crédit Agricole FriulAdria SpA (Gruppo Bancario Crédit Agricole Italia) dal 2014 ad oggi;

Componente consiglio di amministrazione di società quotate alla Borsa Italiana (Danieli e C. Officine Meccaniche Spa; Eurotech Spa; O.V.S. Spa) e di gruppi non quotati (Corà Domenico & Figli Spa, Presidente, MczGroup Spa, Bluenergy Group Spa e Sofidel Spa);

Componente Cda Fondazione Pordenonelegge.

Conclusi/Past

Presidente del “Comitato per la sostenibilità” di Atlantia SpA ;

Presidente del “Comitato per la sostenibilità” di Benetton Group;

Amministratore Delegato Spin off accademico Anteo srl, in rappresentanza dell’università Ca’ Foscari Venezia fino al 2020;

Componente Cda Zignago Vetro SpA, Nice SpA, Servizi Italia SpA e Piovan Spa;

Componente Cda Fondazione Burlo Garofolo.

2.b Esperienze amministrative

Assessore al comune di Pordenone (delega: Bilancio, Programmazione, Innovazione e Sviluppo; successivamente ai Saperi per l’Innovazione) dal 2006 al 2012.

3. Incarichi

3.a Incarichi internazionali

Oggi/On-going

- Membro del board IFAC (International Federation of Accountants) dal 2020;
- Vice-Chair SME and Sustainability, Accountancy Europe, Bruxelles dal 2021.

Conclusi/Past

- Chair dell'ESG Reporting Task Force, Accountancy Europe, Bruxelles dal 2015 al 2020;
- Componente del Corporate Reporting Policy Group, Accountancy Europe, Bruxelles dal 2015 al 2020;
- Member of Expert Group istituito dalla European Commission, Directorate General Internal Market and Services, Accounting and Financial Reporting nel 2011;
- Deputy Chairman del Sustainability Group Fee - Federations des Experts Comptables Europeens dal 2011 al 2014;
- Accreditata a partecipare al World Sustainable Summit nel 2002 a Johannesburg e al Corporate Sustainability Forum a Rio +20 a Rio de Janeiro nel 2012.

3.b Incarichi nazionali

Oggi/On-going

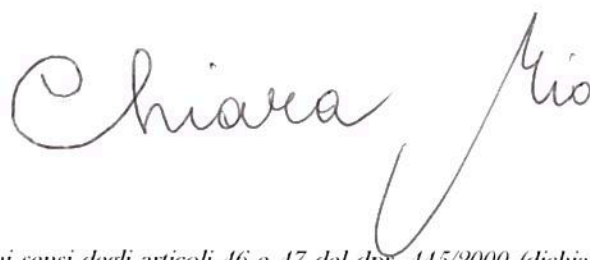
- Iscrizione all'Albo Dottori Commercialisti N. 165 dal 12/12/1991 - Ordine di Pordenone;
- Iscrizione al N. 112308 Registro dei Revisori Contabili, Gazzetta Ufficiale N. 14 S4 del 18/02/2000;
- Presidente del GBS - gruppo bilancio sociale dal 2018 al 2021;
- Componente del Comitato Tecnico Scientifico della Associazione Next;
- Componente del Comitato Scientifico di CSR Manager Network, Italy;
- Componente del Comitato Scientifico del Salone della CSR e dell'innovazione sociale;
- Componente Comitato Scientifico Impronta Etica dal 2017;
- Componente del Gruppo di Lavoro ESG del CNDCEC dal 2021.

Conclusi/Past

- Già Presidente della Commissione "Sostenibilità e Corporate Reporting" del Consiglio Nazionale Dottori Commercialisti ed Esperti Contabili dal 2015; Designato come esperto sul tema dell'Integrated Reporting dal Consiglio Nazionale Dottori Commercialisti Esperti Contabili dal 2014; componente del Gruppo di lavoro sui certificati verdi dell'OIC (Organismo Italiano di Contabilità) nel 2010; componente del Gruppo di lavoro sul Bilancio integrato dell'Oscar di Bilancio nel 2010; già Componente del Consiglio Direttivo della Fondazione Global Compact Italia;
- Presidente del Comitato Scientifico di AIdAF (Associazione Italiana delle Aziende Familiari nel 2013;
- Componente del Comitato scientifico Unione Nazionale Giovani Dottori Commercialisti nel 2012;
- Componente dell'Advisory Group Abi (Associazione Bancaria Italiana) Association of Italian Banks) per il "bilancio di sostenibilità del settore bancario" nel 2013;
- Componente del Comitato Scientifico "Forum Sostenibilità" nel 2013;

- Componente del Comitato Scientifico “Forum Sostenibilità” nel 2013 ; Componente del comitato scientifico Scuola Alta Formazione Conferenza Triveneto dottori commercialisti nel 2015;
- Componente Comitato Scientifico di Symbola;
- Presidente Comitato Scientifico “Venice Original” CNA Venezia nel 2020;
- Coordinatore del “Comitato per la promozione e il sostegno del turismo accessibile”, presso il Ministero dei Beni e delle Attività Culturali e del Turismo dal febbraio 2014 al 2018;
- Componente del Comitato di Gestione dei Fondi speciali del volontariato regione Friuli Venezia Giulia (nomina del Ministero del Lavoro) dal 21 luglio 2014 al 2015;
- Presidente del GBS – gruppo bilancio sociale dal 2018 al 2021.

Pordenone, 31 agosto 2021



*Dichiarazioni corrispondenti a verità ai sensi degli articoli 46 e 47 del dpr. 445/2000 (dichiarazioni sostitutive di certificazioni e dell'atto di notorietà)
Si autorizza al trattamento dei dati*

SCHEDA PERSONA CON CARICHE ATTUALI

MIO CHIARA



TK2HPQ

Il QR Code consente di verificare la corrispondenza tra questo documento e quello archiviato al momento dell'estrazione. Per la verifica utilizzare l'App RI QR Code o visitare il sito ufficiale del Registro Imprese.

DATI ANAGRAFICI

Nata	a PORDENONE(PN) il 19/11/1964
Codice fiscale	MIOCHR64S59G888A
Domicilio	PORDENONE (PN) VIA RICCARDO SELVATICO 19 CAP 33170

SOGGETTO IN CIFRE

N. imprese in cui è titolare di almeno una carica	8
N. imprese in cui è Rappresentante	1

Informazioni anagrafiche risultanti dall'ultima dichiarazione presentata al Registro Imprese, relativa all'impresa
SOFIDEL - SOCIETA' PER AZIONI
Numero REA: LU - 128332

Indice

1 Imprese in cui la persona è titolare di cariche e qualifiche 2

1 Imprese in cui la persona è titolare di cariche e qualifiche

Denominazione	Carica
SOFIDEL - SOCIETA' PER AZIONI C.F. 01256000462	consigliera
CREDIT AGRICOLE FRIULADRIA - SOCIETA' PER AZIONI C.F. 01369030935	consigliera presidente consiglio amministrazione
MCZ GROUP S.P.A. C.F. 01791730938	consigliera
DANIELI & C. OFFICINE MECCANICHE S.P.A. IN FORMA ABBREVIATA ANCHE "DANIELI & C. S.P.A." C.F. 00167460302	consigliera
EUROTECH S.P.A. C.F. 01791330309	consigliera
BLUENERGY GROUP S.P.A. C.F. 02259960306	consigliera consigliera delegata
OVS SPA C.F. 04240010274	consigliera
CORA' DOMENICO & FIGLI SPA C.F. 02170820241	consigliera presidente consiglio amministrazione

SOFIDEL - SOCIETA' PER AZIONI

SOCIETA' PER AZIONI
Sede legale: PORCARI (LU) VIA GIUSEPPE LAZZARESCHI 23 CAP 55016
Posta elettronica certificata: SOFIDEL@PEC.SOFIDELGROUP.COM
Codice Fiscale: 01256000462
Numero REA: LU- 128332

Attività

Data d'inizio dell'attività dell'impresa: 01/06/1987
Classificazione ATECORI 2007:
Attività: 46.76.9 - Commercio all'ingrosso di altri prodotti intermedi nca

Cariche

consigliera
Data atto di nomina 26/02/2021
Durata in carica: fino approvazione del bilancio al 31/12/2021

**CREDIT AGRICOLE
FRIULADRIA - SOCIETA' PER
AZIONI**

SOCIETA' PER AZIONI
Sede legale: PORDENONE (PN) PIAZZA XX SETTEMBRE 2 CAP 33170
Posta elettronica certificata: SEGRETERIAGENERALE.FRIULADRIA@PEC.CREDIT-
AGRICOLE.IT
Codice Fiscale: 01369030935
Numero REA: PN- 71803

Attività

Data d'inizio dell'attività dell'impresa: 31/12/1998
Classificazione ATECORI 2007:
Attività: 64.19.1 - Intermediazione monetaria di istituti monetari diverse dalle Banche
centrali

Cariche

consigliera
Data atto di nomina 12/04/2019
Durata in carica: fino approvazione del bilancio al 31/12/2021
presidente consiglio amministrazione
Data atto di nomina 12/04/2019
Durata in carica: fino approvazione del bilancio al 31/12/2021

MCZ GROUP S.P.A.

SOCIETA' PER AZIONI
Sede legale: FONTANAFREDDA (PN) VIA LA CROCE 8 CAP 33074 FRAZIONE:
VIGONOVO
Posta elettronica certificata: MCZGROUPSPA@LEGALMAIL.IT
Codice Fiscale: 01791730938
Numero REA: PN- 104889

Attività

Data d'inizio dell'attività dell'impresa: 11/11/2015
Classificazione ATECORI 2007:
Attività: 23.61 - Fabbricazione di prodotti in calcestruzzo per l'edilizia

Cariche

consigliera
Data atto di nomina 29/07/2021
Durata in carica: fino approvazione del bilancio al 31/12/2023

**DANIELI & C. OFFICINE
MECCANICHE S.P.A. IN
FORMA ABBREVIATA ANCHE
"DANIELI & C. S.P.A."**

SOCIETA' PER AZIONI
Sede legale: BUTTRIO (UD) VIA NAZIONALE 41 CAP 33042
Posta elettronica certificata: DANIELIOFFICINEMECCANICHESPA@LEGALMAIL.IT
Codice Fiscale: 00167460302
Numero REA: UD- 84904

Attività

Data d'inizio dell'attività dell'impresa: 27/03/1962
Classificazione ATECORI 2007:
Attività: 28.91 - Fabbricazione di macchine per la metallurgia (incluse parti e accessori)

Cariche

consigliera
Data atto di nomina 26/10/2018
Durata in carica: fino approvazione del bilancio al 30/06/2021

EUROTECH S.P.A.

SOCIETA' PER AZIONI
Sede legale: AMARO (UD) VIA FRATELLI SOLARI 3/A CAP 33020
Posta elettronica certificata: EUROTECHGROUP@LEGALMAIL.IT
Codice Fiscale: 01791330309
Numero REA: UD- 196115

Attività

Data d'inizio dell'attività dell'impresa: 30/09/1992
Classificazione ATECORI 2007:
Attività: 26.2 - Fabbricazione di computer e unita' periferiche

Cariche

consigliera
Data atto di nomina 28/04/2020
Durata in carica: fino approvazione del bilancio al 31/12/2022

BLUENERGY GROUP S.P.A.

SOCIETA' PER AZIONI
Sede legale: UDINE (UD) VIALE VENEZIA 430 CAP 33100
Posta elettronica certificata: DIREZIONE.BLUENERGY@LEGALMAIL.IT
Codice Fiscale: 02259960306
Numero REA: UD- 247191

Attività

Data d'inizio dell'attività dell'impresa: 01/01/2003
Classificazione ATECORI 2007:
Attività: 35.23 - Commercio di gas distribuito mediante condotte

Cariche

consigliera
Data atto di nomina 23/10/2019
Durata in carica: fino approvazione del bilancio al 30/06/2022
consigliera delegata
Data atto di nomina 23/10/2019
Durata in carica: fino approvazione del bilancio al 30/06/2022

OVS SPA

SOCIETA' PER AZIONI
Sede legale: VENEZIA (VE) VIA TERRAGLIO 17 CAP 30174
Posta elettronica certificata: OVS@PEC.OVS.IT
Codice Fiscale: 04240010274
Numero REA: VE- 378007

Attività

Data d'inizio dell'attività dell'impresa: 01/08/2014
Classificazione ATECORI 2007:
Attività: 47.19.1 - Grandi magazzini

Cariche

consigliera
Data atto di nomina 09/07/2020
Durata in carica: fino approvazione del bilancio al 31/01/2023

CORA' DOMENICO & FIGLI SPA

SOCIETA' PER AZIONI
Sede legale: ALTAVILLA VICENTINA (VI) VIA VERONA 1 CAP 36077 FRAZIONE:
TAVERNELLE
Posta elettronica certificata: CORALEGNAMI@LEGALMAIL.IT
Codice Fiscale: 02170820241
Numero REA: VI- 211570

Attività

Data d'inizio dell'attività dell'impresa: 15/01/1993
Classificazione ATECORI 2007:
Attività: 16.1 - Taglio e piallatura del legno

Cariche

consigliera

Data atto di nomina 09/08/2021

Durata in carica: fino approvazione del bilancio al 31/12/2023

presidente consiglio amministrazione

Data atto di nomina 09/08/2021

Durata in carica: fino approvazione del bilancio al 31/12/2023

**DICHIARAZIONE DI ACCETTAZIONE DELLA CANDIDATURA A
COMPONENTE DEL CONSIGLIO DI AMMINISTRAZIONE CON
ATTESTAZIONE DELLA SUSSISTENZA DEI REQUISITI DI LEGGE E DI
INDIPENDENZA**

La sottoscritta Cecilia Metra, nata a Borgo Val di Taro (Pr), il 28/11/1965, codice fiscale MTRCCL65S68B042B, residente in Bologna, via Castiglione n. 8

premessò che

- A) è stata designata dall'azionista di maggioranza Sind International s.r.l. ai fini dell'elezione del Consiglio di Amministrazione in occasione dell'assemblea ordinaria degli azionisti di DANIELI & C. Officine Meccaniche S.p.A. ("Società") che si terrà presso la sede sociale in Buttrio (UD), Via Nazionale n. 41 in unica convocazione per il giorno 28 ottobre 2021 alle ore 14.00, o nel diverso luogo, data e ora, in caso di rettifica e/o modifica e/o integrazione dell'avviso di convocazione da parte della Società ("Assemblea"),
- B) è a conoscenza di quanto prescritto dalla disciplina legislativa e regolamentare vigente e dallo Statuto della Società per la presentazione della lista dei candidati funzionale alla suddetta nomina, ivi inclusa la disciplina sui rapporti di collegamento tra soci di riferimento e soci di minoranza, nonché delle indicazioni contenute, oltre che nell'avviso di convocazione, nella Relazione Illustrativa del Consiglio di Amministrazione della Società sugli argomenti posti all'O.d.G. dell'Assemblea ("Relazione"), ex art. 125 *ter* D.lgs. n. 58 del 24 febbraio 1998 ("TUF"), come pubblicati sul sito internet della Società

tutto ciò premesso,

la sottoscritta, sotto la propria ed esclusiva responsabilità, ai sensi di legge e di Statuto, nonché per gli effetti di cui all'art. 76 del D.P.R. 28 dicembre 2000, n. 445 per le ipotesi di falsità in atti e di dichiarazioni mendaci,

dichiara


- l'inesistenza di cause di ineleggibilità, decadenza ed incompatibilità a ricoprire la carica di Consigliere Indipendente di Amministrazione della Società (anche ai sensi degli art. 2382 e 2387 cod. civ.);
- di essere in possesso di tutti i requisiti previsti e indicati dalla normativa, anche regolamentare, vigente, e dallo Statuto Sociale ivi inclusi i requisiti di professionalità, onorabilità ex art. 147-*quinquies*, comma 1, del TUF (come individuati anche dal DM del 30 marzo 2000, n. 162);
- di essere in possesso di tutti i requisiti di indipendenza, come richiesti dalla vigente disciplina legislativa (artt. 147*ter*, IV comma, e 148, III comma, TUF) e regolamentare (art. 144 *quinquies* del Regolamento Emittenti approvato con delibera 11971/99), nonché richiesti e previsti dallo Statuto della Società e dalla Relazione per la nomina alla suddetta carica e, più in generale, da ogni ulteriore disposizione in quanto applicabile;

- di non esercitare e/o ricoprire analoghe cariche negli organi gestionali, di sorveglianza e di controllo in imprese o gruppi di imprese concorrenti della Società;
- di rispettare il limite al cumulo degli incarichi come previsti ai sensi di legge e di Statuto e, più in generale, ai sensi della normativa vigente;
- di depositare il *curriculum vitae*, corredato dall'elenco degli incarichi di amministrazione e controllo ricoperti presso altre società e rilevanti ai sensi della disciplina legislativa e regolamentare vigente e dello Statuto, nonché copia di un documento di identità, autorizzando fin d'ora la loro pubblicazione;
- di impegnarsi a comunicare tempestivamente alla Società e, per essa, al Consiglio di Amministrazione ogni eventuale variazione delle informazioni rese con la dichiarazione e relativa alle proprie caratteristiche personali e professionali;
- di impegnarsi a produrre, su richiesta della Società, la documentazione idonea a confermare la veridicità dei dati dichiarati;
- di essere informata, ai sensi e per gli effetti del Regolamento Generale sulla Protezione dei dati personali - Regolamento (UE) 2016/679 e della normativa pro tempore vigente, che i dati personali raccolti saranno trattati dalla Società, anche con strumenti informatici, esclusivamente nell'ambito del procedimento per il quale la presente dichiarazione viene resa autorizzando la stessa a procedere con le pubblicazioni di legge per tale finalità.

dichiara infine

- di accettare irrevocabilmente la candidatura alla carica di amministratore indipendente della Società e l'eventuale nomina alla carica di amministratore indipendente della Società.
- di non essere candidata in alcuna altra lista presentata in relazione all'elezione dell'organo e/o degli organi sociali della Società che si terrà in occasione dell'Assemblea.

In fede,

Firma: 

Luogo e Data:

Bologna, 30/09/2021

Si autorizza il trattamento dei dati personali ai sensi del Regolamento UE n. 679/2016 per ogni fine connesso alle attività correlate all'accettazione della medesima.

Curriculum Vitae of Prof. Cecilia Metra

DEI - ARCES – ALMA AI – University of Bologna
 Viale risorgimento 2
 40136 Bologna (Italy)
 Phone: + 39 051 2093013
 Cell: + 39 320 4365413
 Email: cecilia.metra@unibo.it

Education

- October 1995 – *Ph.D.* in Electronic Engineering and Computer Science, University of Bologna (Italy)
- December 1990 - *Laurea in Electronic Engineering (summa cum laude)*, University of Bologna (Italy)

Record of Employment

- (December 27th, 2015) – *Confirmed Full Professor in Electronics* at the University of Bologna
- (December 27th, 2012) – *Full Professor in Electronics* at the University of Bologna
- (October 2010) – Qualification as *Full Professor in Electronics*
- (March 2005) – *Associate Professor in Electronics* at the Department of Electronics, Informatics and Systems (DEIS) of the University of Bologna, Italy
- (2020-present) – Affiliation with the *Alma Mater Research Institute for Human-Centered Artificial Intelligence (Alma AI)* of the Univ. of Bologna
- (2005-present) – Affiliation with the *Advanced Research Centre on Electronic Systems for Information and Communication Technologies E. De Castro (ARCES)* of the Univ. of Bologna
- (2003) - Qualification as *Associate Professor in Electronics*
- (October 2000- February 2005) – *Assistant Professor in Electronics* at the Department of Electronics, Informatics and Systems (DEIS) of the University of Bologna, Italy
- (August-December 2002) - *Visiting Faculty Consultant* for *Intel Corporation (Santa Clara, CA)*
- (June 2000) - Qualification as *Assistant Professor in Electronics*
- (September 1998 – September 2001) - *Visiting Professor* for the Department of Electrical Engineering of the *University of Washington (Seattle, USA)*

Specialization and Research Interests

- Design and Test; On-Line Test; Reliable, Safe and Error Resilient Systems; Diagnosis and Debug; Error Detecting and Error Correcting Codes; Secure Communication Protocols; Fault Modelling; Photovoltaic Systems; Smart Lighting.

Activities in Professional Societies

- (2022-2023) – **IEEE Director & Delegate, Division V**
- (2021) – **IEEE Director-Elect & Delegate-Elect, Division V** - Elected with 3331 votes (56%)
- (2020) – **Past-President** of the **IEEE Computer Society**
- (2019) – **President** of the **IEEE Computer Society**
- (2021-2022) – **Chair** of the **ICT Working Group** of the *IEEE European Public Policy Committee*
- (2020-2021) – **Member** of the **IEEE Smart Village Governing Board**
- (2021-2022) – **Member** of the **IEEE Conferences Committee**
- (2020-2021) – **Member** of the **IEEE European Public Policy Committee**
- (2021) – Voting Member, **IEEE Young Professionals Committee**
- (2020-2021) – **IEEE Computer Society Primary Representative** to the **IEEE Systems Council**
- (2019-present) – **Co-Chair** of the *Reliable, Safe, Secure and Time Deterministic Intelligent Systems* Project of the **IEEE Digital Reality Initiative**
- (2019-present) – **Member** of the *Steering Committee* of the **IEEE Digital Reality Initiative**
- (2019-present) – **Co-Founder and Vice-Chair** of the *Special Technical Community (STC)* on *Reliable, Safe, Secure and Time Deterministic Intelligent Systems* of the **IEEE Computer Society**
- (2018) – **President-Elect** of the **IEEE Computer Society** - Elected in October 2017 with 3587 votes (65%) from IEEE CS Members
- (2017) – **Vice-President** for *Member and Geographic Activities* of the **IEEE Computer Society**

- ❑ (2016-2018) – **Member of the IEEE Computer Society Board of Governors** – Elected with 4249 votes from IEEE CS Members
- ❑ (2015-2016-2017) – **Member of the IEEE Council on Electronic Design Automation (CEDA) Board of Governors**
- ❑ (2013-2015) – **Member of the IEEE Computer Society Board of Governors** – Elected with 4315 votes from IEEE CS Members
- ❑ (2014) – **Vice-President** for *Technical and Conference Activities* of the **IEEE Computer Society**
- ❑ (2020-2017, 2015-2014) – **Member** of the *Executive Committee* of the **IEEE Computer Society**
- ❑ (2020-2018, 2015) **Voting Member** of the *Finance Committee* of the **IEEE CS**
- ❑ (2015) – **Secretary** of the *Executive Committee* of the **IEEE Computer Society**
- ❑ (2015) – **Member** of the *Executive Committee* of the *Technical and Conference Activities Board* of the **IEEE Computer Society**
- ❑ (2020) – **Chair** of the **IEEE Computer Society Nominations Committee**
- ❑ (2018) **Chair** of the *Constitution and Bylaws Committee of the IEEE CS*
- ❑ (2017) – **Chair** of the **IEEE Computer Society Taylor L- Booth Award Committee**
- ❑ (2020) – **Member** of the **IEEE TAB/PSPB Products and Services Committee**
- ❑ (2020) – **Member** of the **IEEE Computer Society Task Force on Diversity & Inclusion**
- ❑ (2017-2015) – **Member** of the **IEEE Computer Society Fellows Evaluation Committee**
- ❑ (2018, 2016) – **Member** of the **IEEE CS Nominations Committee**
- ❑ (2012-2013) – **1st Vice-Chair** of the *IEEE Computer Society Test Technology Technical Council (TTTC)*
- ❑ (2013-2012) – **Chair** of the *Test Technology Educational Program* of the *IEEE Computer Society Test Technology Technical Council (TTTC)*
- ❑ (2013) – **Member** of the *Ad-Hoc Conferences Committee of the IEEE Computer Society*
- ❑ (2020-2019, 2013) – **Member** of the *Constitution and Bylaws Committee of the IEEE Computer Society*
- ❑ (July 2012-2020) – **Member** of the *IEEE Computer Society Manuscript Operations Committee*
- ❑ (April 2011-2012) – **Member** of the *IEEE Computer Society Press Operations Committee*

- (2008-2013) – **Chair** of the *IEEE Computer Society Test Technology Technical Council (TTTC) Communications Group*
- (2004-2007) – **Vice Co-Chair** of the *IEEE Computer Society Test Technology Technical Council (TTTC) Communications Group*
- (2004-2011) – **Publicity Chair** of the *Test Technology Educational Program* of the *IEEE Computer Society Test Technology Technical Council (TTTC)*
- Member of the **1999, 2001, 2005, 2006, 2007 Technical Meeting Review Committee** of the *IEEE Computer Society Test Technology Technical Council (TTTC)*

Editorials

- (2018, 2020) **Editor in Chief** of the *IEEE CS "Transactions on Emerging Topics in Computing"*
- (2013-2016) **Editor in Chief** of the *IEEE CS "Computing Now"*
- (2015-current) **Member of the Editorial Board** of the "*IEEE Design & Test*"
- (2015-current) **Associate Editor** of the Journal "*Design Automation for Embedded Systems*", Springer
- (2014-2019) **Associate Editor** of the *IEEE CS "Transactions on Computers"*
- (2015-present) **Member** of the **Editorial Advisory Board** of the IEEE "*The Institute*"
- (2007-2012) **Associate Editor in Chief** of the *IEEE CS "Transactions on Computers"*
- (2004-2006) **Member of the Editorial Board** of the *IEEE CS "Transactions on Computers"*
- (2004-present) **Member of the Editorial Board** of the "*Journal of Electronic Testing: Theory and Applications (JETTA)*"
- (2013-2014) **Member of the Editorial Board** of the "*ACM Transactions on Design Automation of Electronic Systems (TODAES)*"
- (2000 – 2009) **Member of the Editorial Board** of the "*Microelectronics Journal*", Elsevier Science
- (2007-present) **Member of the Editorial Board** of the "*International Journal of Highly Reliable Electronic System Design*", International Sciences Press
- **Guest Editor/Co-Editor** of the:

- **Monthly Theme** on "*Data Storage Reliability in the IoT Era*", of "**Computing Now**", August 2017
- **Special Issue** on "*High Dependability Systems*" of the "**IEEE Transactions on Emerging Topics in Computing**", 2017 (together with M. Sonza Reorda, Politecnico di Torino, Italia)
- **Special Issue** on "*Emerging Trends and Design Paradigms for Memory Systems and Storage*" of the "**IEEE Transactions on Emerging Topics in Computing**", 2017 (together with R. Aitken, ARM, USA)
- **Monthly Theme** on "*When Radiation Hits Electronic Circuits*", of "**Computing Now**", July 2016
- **Monthly Theme** on "*Are Our Electronic Circuits Getting Older?*" of "**Computing Now**", September 2015
- **Special Section** on "*Concurrent On-Line Testing and Error/Fault Resilience of Digital Systems*" of the "**IEEE Transactions on Computers**", Third Section of 2010 (together with R. Galivanche (Intel Corporation (USA)))
- **Monthly Theme** on "*Microprocessor Test and Reliability Challenges*" of "**Computing Now**", December 2013
- **Special Issue** on the "*Innovations in Testing*" of "**The Journal of Electronic Testing: Theory and Applications (JETTA)**", 2012
- **Special Issue** on "*Testing*" of "**The Journal of Electronic Testing: Theory and Applications (JETTA)**", 2011
- **Special Issue** on the "*IEEE European Test Symposium 2009*" of "**The Journal of Electronic Testing: Theory and Applications (JETTA)**", 2010
- **Special Issue** on the "*IEEE European Test Symposium 2008*" of "**The Journal of Electronic Testing: Theory and Applications (JETTA)**", 2009
- **Special Section** on "*Computer-Aided Design for Emerging Technologies*" of the "**IEEE Design & Test**", July-August 2007 (together with F. Lombardi, Northeastern Univ, Boston (USA))
- **Special Issue** on "*Design and Test of Systems-On-a-Chip (SOC)*" of the "**IEEE Transactions on Computers**", May 2006 (together with JC Lo (University of Rhode Island, Rhode Island (USA)) and F. Lombardi, Northeastern University, Boston (USA))
- **Special Issue** on "*On-Line Testing and Fault Tolerance*" of "**The Journal of Electronic Testing: Theory and Applications (JETTA)**", 2005 (together with R. Leveugle, Imag, Grenoble (France))

- **Special Issue** on “*Testing at MultiGbit/s Rates*” of the “**IEEE Design & Test**”, July-August, 2004 (together with A. Ivanov (British Columbia University, Vancouver (CA)) and F. Lombardi, Northeastern University, Boston (USA))
- **Special Issue** on “*On-Line Testing*” of “**The Journal of Electronic Testing: Theory and Applications (JETTA)**”, 2004 (together with M. Sonza Reorda, Politecnico di Torino, Italy)
- **Special Issue** on the “*8th IEEE International On-Line Testing Workshop*” of “**The Journal of Electronic Testing: Theory and Applications (JETTA)**”, 2003 (together with M. Sonza Reorda, Politecnico di Torino, Italy)
- **Special Issue** on the “*7th IEEE International On-Line Testing Workshop*” of “**The Journal of Electronic Testing: Theory and Applications (JETTA)**”, Vol. 18, n. 3, June 2002 (together with D. Nikolos (Univ. of Patras, Greece), J. P. Hayes (Univ. of Michigan, USA) and M. Nicolaidis (iRoC Techn., France))
- **Special Issue** on “*Defect-Oriented Diagnosis for Very Deep Submicron Systems*” of the “**IEEE Design & Test**”, January-February, 2001 (together with F. Lombardi, Northeastern University, Boston, USA)

Awards

- ❑ **IEEE Fellow** (“*for contributions to the on-line testing and fault-tolerant design of digital circuits and systems*”), since January 2014
- ❑ **IEEE Honor Society IEEE-HKN member**, 2017
- ❑ **IEEE Computer Society Golden Core Member**, 2007
- ❑ **IEEE Spirit of the Computer Society Award**, 2020
- ❑ **IEEE Computer Society Certificate of Appreciation**, 2018
- ❑ **IEEE Computer Society Certificate of Appreciation**, 2016
- ❑ **IEEE Computer Society Certificate of Appreciation**, 2015
- ❑ **IEEE Computer Society Meritorious Service Award**, 2010
- ❑ **IEEE Senior Member**, 2010
- ❑ **IEEE Computer Society Meritorious Service Award**, 2006
- ❑ **IEEE Computer Society Certificate of Appreciation**, 2004
- ❑ **IEEE Computer Society Certificate of Appreciation**, 2000

- **Best Paper Award** of the *24th IEEE Defect and Fault Tolerance Symposium in VLSI Systems 2009* (Chicago, Illinois, 7-9 Ottobre 2009), 2009, for the paper entitled: “Novel High Speed Robust Latch”, M. Omana, D. Rossi, C. Metra

Patents

- **Co-inventor** of “*A Digital, Parallel, Clock Synchronizer*” (provisional US Patent OTT Ref #2505-3193).
- **Co-inventor** (together with Kleihorst Richard, Nieuwland Andre, Van Dijk Victor, **Philips Research, Eindhoven, The Netherlands**) of “*Data Communication Using Fault Tolerant Error Correcting Codes and Having Reduced Ground Bounce*” (International Publication Number WO 2005/088465 A1, International Publication Date 22 September 2005).

Activities in IEEE Sponsored Conferences

- **General Co-Chair** of *The IEEE Computers, Software, and Applications Conference - COMPSAC 2021: Intelligent and Resilient Computing for a Collaborative World*, Online, July 12-16, 2021
- **General Co-Chair** of the *2020 IEEE Technical Meeting on Reliable, Safe, Secure, and Time-Deterministic Intelligent Systems*, Online, September 30 – October 1, 2020
- **General Co-Chair** of the *1st IEEE Computer Society Global Chapter Summit*, Bologna (Italy), December 7, 2019
- **General Co-Chair** of the *2019 IEEE Technical Meeting on Reliable, Safe, Secure, and Time-Deterministic Intelligent Systems*, Bologna (Italy), December 6, 2019
- **General Chair** of the *IEEE VLSI Test Symposium (VTS)*, Maui (Hawaii), April 23-25, 2012
- **General Chair** of the *IEEE VLSI Test Symposium (VTS)*, Dana Point (California), May 2-5, 2011
- **Vice-General Co-Chair** of the *IEEE VLSI Test Symposium (VTS)*, Santa Cruz (California), April 18-21, 2010
- **Program Chair** of the *IEEE VLSI Test Symposium (VTS)*, Santa Cruz (California), May 3-7, 2009
- **Program Co-Chair** of the *1st IEEE International Workshop on Design and Test of Nano Devices, Circuits and Systems (NDCS)*, Boston (MA), September 29-30, 2008
- **Program Co-Chair** of the *IEEE VLSI Test Symposium (VTS)*, San Diego (California), 2008
- **Vice-Program Chair** of the *14th IEEE International On-Line Testing Symposium (IOLTS)*, July 7-9, 2008, Rhodes (Greece)

- ❑ **Vice-General Chair** of the *13th IEEE International On-Line Testing Symposium (IOLTS)*, July 9-11, Crete (Greece), 2007
- ❑ **General Co-Chair** of the *12th IEEE International On-Line Testing Symposium (IOLTS)*, July 10-12, Lake of Como (Italy), 2006
- ❑ **General Co-Chair** of *The 20th IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems (DFTS)*, Monterey (California, USA), October 3-5, 2005
- ❑ **Program Co-Chair** of the *11th IEEE International On-Line Testing Symposium (IOLTS)*, July 6-8, Cote Azur (France), 2005
- ❑ **Program Co-Chair** of the *10th IEEE International On-Line Testing Symposium (IOLTS)*, July 12-14, Madeira (Portugal), 2004
- ❑ **Program Co-Chair** of the *9th IEEE International On-Line Testing Symposium (IOLTS)*, July 7-9, Kos (Greece), 2003
- ❑ **Program Co-Chair** of the *8th IEEE International On-Line Testing Workshop*, July 8-10, Isle of Bendor (France), 2002
- ❑ **General Co-Chair** of the *7th IEEE International On-Line Testing Workshop*, July 9-11, Giardini Naxos-Taormina (Italy), 2001
- ❑ **General Co-Chair** of *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems (DFTS)*, November 1-3, 1999, Albuquerque (New Mexico)
- ❑ **Program Co-Chair** of *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems (DFTS)*, November 2-4, 1998, Austin (Texas)
- ❑ **Past Chair** of the *IEEE VLSI Test Symposium (VTS)*, Berkeley (California), April 29 – May 2, 2013
- **Vice-Program Chair** of the *6th IEEE International On-Line Testing Workshop*, July 3-5, 2000, Maiorca (Spain)
- **Vice-Program Co-Chair** of the *5th IEEE International On-Line Testing Workshop*, July 5-7, 1999, Rhodes (Greece)
- **Vice-Program Co-Chair** of the *4th IEEE International On-Line Testing Workshop*, July 6-8, 1998, Capri (Italy)
- **Member of the Steering Committee** of the *IEEE International Symposium on On-Line Testing and Robust System Design* (2017-present)
- **Member of the Steering Committee** of the *IEEE World Forum on Internet of Things* (2015-2016)

- **Member of the Steering Committee** of *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems* (2001-present)
- **Member of the Steering Committee** of the *ACM Computing Frontiers Conference* (2003-2012)
- **Track Chair** for *Test* of the *Design, Automation and Test in Europe Conference (DATE)*, **2016**, Dresden (Germany), March 14-18, 2016
- **Track Chair** for the *PhD Forum* of the *Design, Automation and Test in Europe Conference (DATE)*, **2018**, Dresden (Germany), 2018
- **Track Chair** for the *PhD Forum* of the *Design, Automation and Test in Europe Conference (DATE)*, **2017**, Lausanne (Switzerland), 2017
- **Track Chair** for *Test* of the *Design, Automation and Test in Europe Conference (DATE)*, **2015**, Grenoble (France), March 9-13, 2015
- **Track Chair** for *Test and Reliability* of the *Design, Automation and Test in Europe Conference (DATE)*, **2014**, Dresden (Germany), March 24-28, 2014
- **Topic Coordinator** for "*Product Test*" of the:
 - *IEEE International Test Conference (ITC) 2013*, Anaheim (California), September 10-12, 2013
 - *IEEE International Test Conference (ITC) 2012*, Anaheim (California), November 4-9, 2012
 - *IEEE International Test Conference (ITC) 2011*, Anaheim (California), September 18-23, 2011
- **Topic Coordinator** for "*On-Line Test*" of the:
 - *IEEE International Test Conference (ITC) 2010*, Austin (Texas), October 31- November 5, 2010
 - *IEEE International Test Conference (ITC) 2009*, Austin (Texas), November 3-5, 2009
 - *IEEE International Test Conference (ITC) 2008*, Santa Clara (California), October 28-30, 2008
 - *IEEE International Test Conference (ITC) 2007*, Santa Clara (California), October 23-25, 2007

- **Topic Coordinator** for "*On-Line Test*", for "*Fault Models*" and for "*Design For Availability*" of the:
 - **IEEE International Test Conference (ITC) 2006**, Santa Clara (California), October 22-27, 2006
 - **IEEE International Test Conference (ITC) 2005**, Austin (Texas), 6-10 November, 2005
 - **IEEE International Test Conference (ITC) 2004**, Charlotte (NC), 26-28 October, 2004

- **Topic Coordinator** for "*On-Line Test*" and for "*Fault Models*" of the:
 - **International Test Conference (ITC) 2003**, Charlotte (NC), 30 September - 2 October, 2003
 - **International Test Conference (ITC) 2002**, Baltimore (MD), October 8-10, 2002
 - **International Test Conference (ITC) 2001**, Baltimore (MD), 30 October - 1 November, 2001
 - **International Test Conference (ITC) 2000**, Atlantic City (NJ), 3-5 October, 2000

- **Program Committee Chair** of *The First International Conference on Advances in System Testing and Validation Lifecycle (VALID) 2009*, Porto (Portugal), September 20-25, 2009
- **Topic Chair/Co-Chair** for:
 - "*On-line test, fault tolerance, reliability, dependability and functional safety*" of the
 - ✓ **European Test Symposium (ETS)**, Cyprus (Greece), May 22-25, 2017
 - "*On-line Testing and Reliability*" of the
 - ✓ **European Test Symposium (ETS)**, Avignon (France), 27-31 May, 2013
 - ✓ **European Test Symposium (ETS)**, Annecy (France), May 28-June 1, 2012
 - "*On-line Testing and Fault Tolerance*" of the
 - ✓ **Design, Automation and Test in Europe (DATE) Conference**, Grenoble (France), March 18-22, 2013
 - ✓ **Design, Automation and Test in Europe (DATE) Conference**, Dresden (Germany), March 12-16, 2012
 - "*Testing*" of the
 - ✓ **ACM/IEEE Great Lakes Symposium on VLSI (GLS-VLSI)**, Providence

(Massachusetts), May, 2010

- ✓ *ACM/IEEE Great Lakes Symposium on VLSI (GLS-VLSI)*, Boston (Massachusetts), May 10-12, 2009
- ✓ *ACM/IEEE Great Lakes Symposium on VLSI (GLS-VLSI)*, Orlando (Florida), May 4-6, 2008

➤ "*On-line Testing, Fault Tolerance and Reliability*" of the

- ✓ *Design, Automation and Test in Europe (DATE) Conference*, Grenoble (France), March 14-18, 2011
- ✓ *Design, Automation and Test in Europe (DATE) Conference*, Nice (France), April 16-20, 2007
- ✓ *Design, Automation and Test in Europe (DATE) Conference*, Munich (Germany), March 6-10, 2006
- ✓ *Design, Automation and Test in Europe (DATE) Conference*, Munich (Germany), March 7-11, 2005

➤ "*Field-Oriented Test and On-line Testing*" of the *Design, Automation and Test in Europe (DATE) Conference*, Paris (France), February 16-20, 2004

➤ "*On-line Testing and Fault Tolerance*" of the

- ✓ *European Test Symposium (ETS)*, Freiburg (Germany), May 20-24, 2007
- ✓ "*European Test Symposium (ETS)*", Southampton (England), May 21-25, 2006

□ **European Liaison** of the:

- *8th IEEE International Workshop on Silicon Debug and Diagnosis (SDD)*, Anaheim, California, 8-9 November, 2012

□ **Publication Chair** of the:

- *IEEE European Test Symposium (ETS)*, Trondheim (Norway), May 23-27, 2011
- *IEEE European Test Symposium (ETS)*, Prague (Czech Republic), May 25-28, 2010
- *European Test Symposium (ETS)*, Seville (Spain), May 24-28, 2009
- *European Test Symposium (ETS)*, Lake Maggiore (Italy), May 25-29, 2008

- **Publicity Co-Chair** of the *IEEE VLSI Test Symposium*, Palm Springs (CA), May 1-5, 2005
- **Special Sessions Co-Chair** of the:
 - *IEEE VLSI Test Symposium*, Berkeley (CA), May 6 – 10, 2007
 - *IEEE VLSI Test Symposium*, Berkeley (CA), April 30 – May 4, 2006
- **Member of the Technical Program Committee** of the following International Conferences:
 - *IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT)*, Online, October 6-8, 2021
 - *IEEE Latin-American Test Symposium (LATS)*, Punta del Este (Uruguay), October 27-29, 2021
 - *IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT)*, Frascati (Italy), October 19-21, 2020
 - *23rd IEEE International Symposium on Design and Diagnostics of Electronic Circuits and Systems (DDECS'19)*, Novi Sad (Serbia), April 22-24, 2020
 - *IEEE Latin-American Test Symposium (LATS)*, Jatiúca (Brazil), 30th March - 2nd April 2020
 - *22nd IEEE International Symposium on Design and Diagnostics of Electronic Circuits and Systems (DDECS'19)*, Cluj-Napoca (Romania), April 24-26, 2019
 - *The 27th Asian Test Symposium (ATS18)*, Hefei (China), October 15-18, 2018
 - *IEEE Latin-American Test Symposium (LATS)*, São Paulo (Brazil), March 13 – 15, 2018
 - *21st IEEE International Symposium on Design and Diagnostics of Electronic Circuits and Systems (DDECS'18)*, Budapest (Hungary), April 25-27, 2018
 - *IEEE International Symposium on On-Line Testing and Robust System Design 2018 (IOLTS 2018)*, Platja d'Aro, (Spain), July 2-4, 2018
 - *IEEE European Test Symposium (ETS)*, Bremen (Germany), May 28-June 1, 2018
 - *The 26th Asian Test Symposium (ATS17)*, Taipei (Taiwan), November 27-30, 2017
 - *IEEE International Symposium on On-Line Testing and Robust System Design 2017 (IOLTS 2017)*, Thessaloniki (Greece), July 3-5, 2017
 - *IEEE Latin-American Test Symposium (LATS)*, Bogota (Colombia), March 13 – 15, 2017

- *IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT)*, Cambridge (UK), October 30 – November 1, 2017
- *IEEE European Test Symposium (ETS)*, Cyprus (Greece), May 22-25, 2017
- *The 25th Asian Test Symposium (ATS16)*, Hiroshima (Japan), November 21-24, 2016
- *IEEE International Symposium on On-Line Testing and Robust System Design 2016 (IOLTS 2016)*, Sant Feliu de Guixols (Spain), July 4-6, 2016
- *IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT)*, Storrs (Connecticut, USA), September 19-20, 2016
- *IEEE Latin-American Test Symposium (LATS)*, Foz do Iguacu (Brasil), 6-8 Aprile, 2016
- *European Test Symposium (ETS)*, Amsterdam (The Netherlands), 23-27 May, 2016
- *IEEE 2nd World Forum on Internet of Things*, December 14-16, 2015, Milan (Italy)
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems*, Amherst (Massachusetts), October 12-14, 2015
- *21st IEEE International On-Line Testing Symposium*, July 6-8, 2015, Halkidiki (Greece)
- *European Test Symposium (ETS)*, Cluj-Napoca (Romania), 25-29 May, 2015
- *20th IEEE International On-Line Testing Symposium*, Platja d'Aro (Spain), July 7-9, 2014
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems*, Amsterdam, (The Netherlands), October 1-3, 2014
- *The 23rd Asian Test Symposium (ATS11)*, Hangzhou, Zhejiang (China), November 16-19, 2014
- *European Test Symposium (ETS)*, Paderborn (Germany), 26-30 May, 2014
- *The 22nd Asian Test Symposium (ATS11)*, Yilan (Taiwan), Nov. 18-21, 2013
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems*, New York (USA), October 2-4, 2013
- *19th IEEE International On-Line Testing Symposium*, Chania (Greece), July 8-10, 2013
- *The 21st Asian Test Symposium (ATS11)*, Niigata (Japan), Nov. 19-22, 2012
- *18th IEEE International On-Line Testing Symposium*, Sitges (Spain), June 27-29, 2012
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems*, Austin (Texas), October, 2012

- *17th IEEE International On-Line Testing Symposium*, Athens (Greece), July 13-15, 2011
- *The 20th Asian Test Symposium (ATS11)*, New Delhi (India), November 21-23, 2011
- *The 21th International Conference on Field Programmable Logic and Applications*, Chania (Greece), September 5 - 7, 2011
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems*, Vancouver (Canada), October 3-5, 2011
- *1st Workshop on System Validation and Computer Architecture*, San José (California), June 4, 2011
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Kyoto (Japan), October 6-8, 2010
- *The Second International Conference on Advances in System Testing and Validation Lifecycle (VALID) 2010*, Nice (France), 22-27 August, 2010
- *4th Workshop on Dependable and Secure Nanocomputing*, Chicago (IL, USA), June 28, 2010
- *The 16th IEEE International On-Line Testing Symposium 2010 (IOLTS 2010)*, Corfù (Greece), July 5-7, 2010
- *IEEE European Test Symposium (ETS)*, Prague (Czech Republic), May 25-28, 2010
- *The 20th International Conference on Field Programmable Logic and Applications (FPL)*, Milan (Italy), August 31 – September 2, 2010
- *IEEE International Workshop on Reliability Aware System Design and Test (RASDAT'10)*, Bangalore (India), January 7-8, 2010
- *6th IEEE International Workshop on Silicon Debug and Diagnosis (SDD10)*, Dresden (Germany), March 12, 2010
- *Design, Automation and Test in Europe (DATE) Conference*, Dresden (Germany), March 8-12, 2010
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Chicago (IL, USA), October 7-9, 2009
- *IEEE International Workshop on Memory Technology, Design, and Testing (MTDT)*, Hsinchu (Taiwan), 31 August – 2 September, 2009
- *15th Annual IEEE International Mixed-Signals, Sensors, and Systems Test Workshop (IMS3TW)*, Scottsdale (Arizona), June 10-12, 2009

- *European Test Symposium (ETS)*, Seville (Spain), May 24-28, 2009
- *15th IEEE International On-Line Testing Symposium*, Sesimbra-Lisbon (Portugal), June 24-27, 2009
- *Design, Automation and Test in Europe (DATE) Conference*, Nice (France), April 20-24, 2009
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Cambridge-Boston (USA), October 1-3, 2008
- *14th Annual IEEE International Mixed-Signals, Sensors, and Systems Test Workshop (IMS3TW)*, Vancouver (Canada), June 18-20, 2008
- *5th IEEE International Workshop on Silicon Debug and Diagnosis (SDD07)*, San Diego (California), April 30 – May 1, 2008
- *Design, Automation and Test in Europe (DATE) Conference*, Munich (Germany), March 10-14, 2008
- *European Test Symposium (ETS)*, Lake Maggiore (Italy), May 25-29, 2008
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Rome (Italy), September 26-28, 2007
- *“IEEE/ACM International Symposium on Nano Scale Architectures (Nanoarch’07)”*, San José (California), October 21-22, 2007
- *IEEE VLSI Test Symposium*, Berkeley (California), May 6—10, 2007
- *2nd IEEE International Workshop on Design for Manufacturability and Yield (DFM&Y 2007)*, Santa Clara (CA), October 25-26, 2007
- *4th IEEE International Workshop on Silicon Debug and Diagnosis (SDD07)*, Freiburg (Germany), May 23 – 24, 2007
- *1st IEEE International Workshop on Design for Manufacturability & Yield (DFM&Y 2006)*, Santa Clara (California), October 26 – 27, 2006
- *43rd Design Automation Conference*, San Francisco (California), July 24 – 28, 2006
- *IEEE VLSI Test Symposium*, Berkeley (California), April 30 – May 4, 2006
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Washington DC (USA), October 4-6, 2006
- *4th IEEE International Workshop on Infrastructure IP (I-IP)*, Berkeley, California, USA, May 4-5, 2006

- *3rd IEEE International Workshop on Silicon Debug and Diagnosis (SDD06)*, Santa Clara (California), October 27 – 28, 2006
- *IEEE International Workshop on Memory Technology, Design, and Testing (MTDT)*, Tapei (Taiwan), August 3 – 5, 2005
- *2nd IEEE International Workshop on Silicon Debug and Diagnosis (SDD05)*, Austin (Texas), November 10 – 11, 2005
- *IEEE VLSI Test Symposium*, Palm Springs (California), May 1 – 4, 2005
- *IEEE European Test Symposium*, Talin (Estonia), May 22 – 25, 2005
- *The 19th IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Cannes (France), 10 – 13 October, 2004
- *IEEE International Workshop on Memory Technology, Design, and Testing (MTDT)*, San José (CA), August 9 – 10, 2004
- *IEEE European Test Symposium*, Ajaccio, Corsica (France), May 23 – 26, 2004
- *3rd IEEE International Workshop on Infrastructure IP (I-IP)*, Palm Springs, California, USA, May 4-5, 2005
- *2nd IEEE International Workshop on Infrastructure IP (I-IP)*, Charlotte, North Carolina, USA, October 28-29, 2004
- *1st IEEE International Workshop on Silicon Debug and Diagnosis (SDD04)*, Ajaccio, Corsica (France), May 26 – 27, 2004
- *IEEE VLSI Test Symposium*, Napa (California), April 26 – 29, 2004
- *ACM Computing Frontiers Conference*, Ischia (Italy), April 14-16, 2004
- *IEEE VLSI Test Symposium*, Napa (California), April 27 - May 1, 2003
- *IEEE European Test Workshop*, Maastricht (The Netherlands), May 25 - 28, 2003
- *Design, Automation and Test in Europe (DATE) Conference*, Munich (Germany), March 3-7, 2003
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Boston (MA), November, 2003
- *1st IEEE International Workshop on Infrastructure IP (I-IP)*, Charlotte, North Carolina, USA, October 2-3, 2003

- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Vancouver (British Columbia), November 6-8, 2002
 - *Design, Automation and Test in Europe (DATE) Conference*, Paris (France), March 4-8, 2002
 - *IEEE International Workshop on Yield Optimization & Test*, Baltimore (MD, USA), November 1-2, 2001
 - *Design, Automation and Test in Europe (DATE) Conference*, Munich (Germany), March 13-16, 2001
 - *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, San Francisco (CA), October 24-26, 2001
 - *IEEE International Workshop on Yield Optimization & Test*, Atlantic City (NJ), October 5-6, 2000
 - *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Mt. Fuji (Japan), October 25-27, 2000
 - *Design, Automation and Test in Europe (DATE) Conference*, Paris (France), March 27-30, 2000
 - *3rd IEEE International On-Line Testing Workshop*, Crete (Greece), July 7-9, 1997
 - *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Paris (France), October 20-22, 1997
 - *2nd IEEE International On-Line Testing Workshop*, Saint-Jean de-Luz, Biarritz (France), July 8-10, 1996
 - *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Boston, Massachusetts (USA), November 6-8, 1996
 - *The IEEE International Workshop on Defect and Fault Tolerance in VLSI Systems*, Lafayette (Louisiana), November 13-15, 1995
- **Co-organizer of the following panels:**
- *“Technological Challenges for a Smarter World”*, of the *1st IEEE Computer Society Global Chapter Summit*, December 7, 2020, Bologna (Italy)
 - *“Challenges for Reliable, Safe, Secure and Time Deterministic Intelligent Systems”*, of the *2019 IEEE Technical Meeting on Reliable, Safe, Secure, and Time-Deterministic Intelligent Systems*, December 6, 2020, Bologna (Italy)

- “*Reliability Issues for Very Deep Submicron ICs*”, of the *8th IEEE International On-Line Testing Workshop*, July 8-10, 2002, Isle of Bendor (France). The panel has been co-organized also with the international magazine IEEE Design & Test
- “*Fault-Tolerance: needs and perspectives*”, of the *IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, November 2-4, 1998, Austin (Texas). The panel has been co-organized also with the international magazine IEEE Design & Test
- “*Yield, Testing and Reliability Issues for Very Deep Submicron Chips*”, of the *IEEE International On-Line Testing Workshop*, July 9-11, 2001, Giardini Naxos-Taormina (Italy). The panel has been co-organized also with the international magazine IEEE Design & Test

□ **Organizer of the following Special Sessions:**

- “*Fault Tolerance Techniques for Memory Reliability Improvement*” for the *IEEE International Workshop on Memory Technology, Design, and Testing (MTDT)*, San José (CA), August 9 – 10, 2004
- “*Robust Design Techniques for Soft Errors*” for the *IEEE International On-Line Testing Symposium*, Saint Raphael (France), July 6 – 8, 2005
- “*Memory Reliability Challenges*” for the *IEEE International On-Line Testing Symposium*, Lake of Como (Italy), July 10 – 12, 2006
- “*Test and Reliability Challenges for Innovative Systems*” for the *IEEE International On-Line Testing Symposium*, Saint Raphael (France), July 6 – 8, 2006

□ **Session Chair-Moderator** for the following International Conferences:

- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Vancouver (Canada), October 3-5, 2011
- *Design, Automation and Test in Europe (DATE) Conference*, Grenoble (France), March 14-18, 2011
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Kyoto (Japan), October 6-8, 2010
- *IEEE East-West Design & Test International Symposium*, Moscow (Russia), September 18-21, 2009
- “*International Test Conference*”, Santa Clara (California, USA), October 28-30, 2008 (session 12)
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Rome (Italy), September 26-28, 2007, *IEEE VLSI Test Symposium*, Berkeley (CA), May 6 – 10, 2007

- *Design, Automation and Test in Europe (DATE) Conference*, Nice (France), April 16-20, 2007
- *43rd Design Automation Conference*, San Francisco (California), July 24 – 28, 2006
- *12th IEEE International On-Line Testing Symposium*, July 10-12, Lake of Como (Italy), 2006
- *IEEE VLSI Test Symposium*, Berkeley (California), April 30 – May 4, 2006
- *9th IEEE Workshop on Design and Diagnostics of Electronic Circuits and Systems (DDECS'06)*, Prague (Czech Republic), April 18 – 21, 2006
- *IEEE VLSI Test Symposium*, Palm Springs (California), May 1 – 4, 2005
- *IEEE International Workshop on Memory Technology, Design, and Testing (MTDT)*, San José (CA), August 9 – 10, 2004
- *Design, Automation and Test in Europe (DATE) Conference*, Munich (Germany), March 6-11, 2005
- *The 19th IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Cannes (France), 10 – 13 October, 2004
- *2nd IEEE International Workshop on Infrastructure IP (I-IP)*, Charlotte, North Carolina, USA, October 28-29, 2004
- *IEEE VLSI Test Symposium*, Napa (California), April 26 – 29, 2004
- *ACM Computing Frontiers Conference*, Ischia (Italy), April 14-16, 2004
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Boston (MA), November, 2003
- *1st IEEE International Workshop on Infrastructure IP (I-IP)*, Charlotte, North Carolina, USA, October 2-3, 2003
- *IEEE European Test Workshop*, Maastricht (The Netherlands), May 25 - 28, 2003
- *IEEE International Workshop on Memory Technology, Design and Testing*, Isle of Bendor (France), July 10-12, 2002
- *8th IEEE International Mixed Signal Testing Workshop*, Montreux (Switzerland), June 18-21, 2002
- *IEEE European Test Workshop*, Corfù (Greece), May 26-29, 2002
- *20th IEEE VLSI Test Symposium*, Monterey (California), April 28 - May 1, 2002

- *4th International Conference on Massively Parallel Computing Systems (MPCS)*, Ischia (Italy), April 10-12, 2002
- *Design, Automation and Test in Europe (DATE) Conference*, Paris (France), March 13-16, 2001
- *18th IEEE VLSI Test Symposium, Montreal (Canada)*, April 30 - May 4, 2000
- *IEEE International Workshop on Yield Optimization & Test*, Atlantic City (NJ), October 5-6, 2000
- *6th IEEE International On-Line Testing Workshop*, Maiorca (Spain), July 3-5, 2000
- *5th IEEE International On-Line Testing Workshop*, Rhodes (Greece), July 5-7, 1999 *16th IEEE VLSI Test Symposium*, Monterey (California), April 26-30, 1998 *3rd IEEE International On-Line Testing Workshop*, Crete (Greece), July 7-9, 1997
- *The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Paris (France), October 20-22, 1997

Invited Talks/Tutorials/Lessons/Panels

- ❑ **Keynote Speaker** at *The 15th IEEE International Conference on Application of Information and Communication Technologies (AICT2021)*, held online, October 13-15, 2021, with the talk entitled “*Safety, Reliability and Resiliency Challenges for Highly Autonomous Intelligent Systems*”
- ❑ **Keynote Speaker** at the *4th International Conference on Recent Developments in Control Automation and Power Engineering (RDCAPE) 2021*, October 7-8, 2021, held online, with the talk entitled “*Safety, Reliability and Resiliency Challenges to Enable a Smarter World*”
- ❑ **Keynote Speaker** at the *31st International Conference on Field- Programmable Logic and Applications 2021*, held online, September 1-3, 2021, with the talk entitled “*Safety, Reliability and Resiliency Challenges to Enable Highly Autonomous Intelligent Systems*”
- ❑ **Keynote Speaker** at the *IEEE Computer Society Conference on Computers, Software and Applications (COMPSAC) 2021*, held online, July 12-16, 2021, with the talk entitled “*Safety and Resiliency Challenges for Highly Autonomous Intelligent Systems*”
- ❑ **Invited Talk** entitled “*Safety and Reliability Challenges for Dependable Highly Autonomous Systems*” at *IEEE International Conference on Electronics, Computing and Communication Technologies (CONECCT) 2021*, held online, July 9-11, 2021
- ❑ **Invited Panel Moderator** at the Clust-ER Mech, Emilia Romagna (Italy) *Workshop "La Guida Autonoma nella Auto e nei Veicoli per l'Agricoltura"*, held online, March 22, 2021
- ❑ **Invited Panelist** at the Conference *COMPSAC 2021*, plenary panel entitled “*President’s Panel*”, online, July 12-16, 2021

- ❑ **Invited Panelist** at the *Singapore Week of Innovation & Technology (SWITCH) Conference* panel entitled “*Technology Predictions for Times of Pandemics*”, held online, December 7-11, 2020
- ❑ **Keynote Speaker** at the *Applications in Electronics Pervading Industry, Environment and Society (APPLEPIES) 2020*, held online, November 19-20, 2020, with the talk entitled “*Safety and Reliability Challenges to Enable a Smarter World*”
- ❑ **Invited Talk** entitled “*Safety and Reliability Challenges to Enable Highly Autonomous Intelligent Systems*” at *IEEE CASS webinars*, hosted by Rio Grande do Sul Chapter, held online, 6 November, 2020
- ❑ **Keynote Speaker** at the *Women in Engineering Global Summit 2020*, held online, November 5, 2020, with the talk entitled “*Reliability and Safety Challenges for Highly Autonomous Intelligent Systems*”
- ❑ **Invited Talk** held online, 17 October 2020, at the “*International Symposium on Frontiers Trends on Information and Computer Technology in Society*” 2020, *IEEE Indonesia Computer Society Chapter*, with the talk entitled “*Being Part of the IEEE Computer Society in the Pandemic Emergency Year*”
- ❑ **Invited Talk** at the “*Emergence of IEEE CS and Field of Computing in the past 7 Decades Curtain Raiser Meet at R10*”, held online, 10 October 2020, with the talk entitled “*Emergence of IEEE Computer Society in past 7 decades*”
- ❑ **Invited Panelist** at the Conference *COMPSAC 2020* plenary panel entitled “*To Patent or Not to Patent?*”, held Online, July 13-17, 2020
- ❑ **Distinguished Speaker** at the *Women in Technology Forum* of the **China National Computer Congress (CNCC) 2019**, Suzhou (China), October 17-19, 2019, with the talk entitled “*Reliability and Safety Challenges for Autonomous Intelligent Systems with Intelligence at the Edge*”
- ❑ **Invited Welcome Message** at the *China National Computer Congress (CNCC)*, Suzhou (China), October 17-19, 2019
- ❑ **Keynote Speaker** at the *World Congress on Information Technology 2019*, Yerevan (Armenia), October 6-9, 2019, with the talk entitled “*Reliability, Safety, Security and Time Determinism Challenges for Autonomous Intelligent Systems of a Smarter World*”
- ❑ **Invited Lecturer** at the *Yerevan State University*, Yerevan (Armenia), October 9, 2019, with the talk entitled “*Reliability and Safety Challenges in the IoT Era*”
- ❑ **Invited Talk** at *Synopsys*, Yerevan (Armenia), October 9, 2019, with the talk entitled “*Addressed Challenges in Test, Reliability, Security and Energy Efficiency of Electronic Systems*”
- ❑ **Invited Talk** at *Intel*, Beijing (China), October 15, 2019, with the talk entitled “*Addressed Challenges in Test and Reliability of High Performance Electronic Systems*”

- ❑ **Invited Panelist** at the *5th International Forum on Research and Technologies for Society and Industry 2019* plenary panel entitled “*Be an entrepreneur in hot technological areas*”, with the presentation entitled “*Hardware Information Processing Systems*”, Florence (Italy), 9-12 Settembre, 2019
- ❑ **Invited Congress Opening Remarks** at the *IEEE World Congress on Services 2019*, Milan (Italy), 8-13 July, 2019
- ❑ **Invited Panelist** at the Conference *COMPSAC 2019* plenary panel entitled “*President’s Panel: IEEE Computer Society Volunteerism & Membership – Serving Humanity with Technology*”, Milwaukee (USA), July 15-19, 2019
- ❑ **Invited Panelist** at the *IEEE World Congress on Services 2019* plenary panel entitled “*2020 Tech Predictions*”, Milan (Italy), 8-13 July, 2019
- ❑ **Invited Talk** at the *Artemis Technology Conference 2019*, Amsterdam (The Netherlands), 16-17 April 2019, with the talk entitled “*Reliability Challenges for Secure and Safe Cyber-Physical Systems and IoT Devices*”
- ❑ **Keynote Speaker** at the *IPJSJ’s 81st National Congress*, Fukuoka (Japan), 14-16 March 2019, with the talk entitled “*Reliability Challenges for High Performance Microprocessors in the IoT Era*”
- ❑ **Invited Talk** at *Yokohama Research Laboratory, Hitachi*, Yokohama (Japan), 13 March 2019, with the talk entitled “*Reliability Challenges for Microprocessors and Memories in the IoT Era*”
- ❑ **Keynote Speaker** at the *IEEE Fruct Conference 2018*, Bologna (Italy), November 14, 2018, with the talk entitled “*Reliability Challenges for High Performance Electronic Systems in the Internet of Things Era*”
- ❑ **Invited Talk** at *Alibaba*, Hangzhou (China), September 5, 2018, with the talk entitled: “*Reliability Challenges for Electronic Circuits and Systems in the Internet of Things Era*”
- ❑ **Invited Talk** at the *Baidu ABC Summit*, Shanghai (China), September 4, 2018, with the talk entitled: “*Reliability Challenges for Electronic Systems in the Big Data Era*”
- ❑ **Invited Talk** at *Baidu R&D Center*, Shanghai (China), September 4, 2018, with the talk entitled: “*Electronics’ Reliability Challenges in the Internet of Things Era*”
- ❑ **Invited Talk** at the *International Symposium on Future of Computer Technology 2018 (ISFCT2018)*, July 24, 2018, Tokyo (Japan), with the talk entitled: “*Reliability Challenges for High Performance Electronics in the Internet of Things Era*”
- ❑ **Invited Lecture** at the *International PhD School, University Federico II, Naples (Italy)*, June 19, 2018, with the lecture entitled: “*Reliability Challenges for VLSI Circuits and Systems*”
- ❑ **Invited Talk** at the *SPS IPC Drivers 2017*, May 24, 2017, Parma (Italy), with the talk entitled: “*Technologies for Big Data and Internet of Things*”

- ❑ **Keynote Speaker** with the talk entitles “*Test and Reliability Challenges for High Performance, Nanotechnology Circuits and Systems*”, at the **IEEE International Symposium on Design and Diagnostics of Electronic Circuits and Systems (DDECS)**, Košice (Slovakia), April 20-22, 2016
- ❑ **Distinguished Lecturer** with the talk entitled “*Test and Reliability Challenges for High Performance Circuits and Systems*”, at the **48th Annual Meeting of the Associazione Gruppo Italiano di Elettronica**, Brescia (Italy), June 22-24, 2016
- ❑ Invited Talk “*Test and Reliability Challenges for Advanced Circuits and Systems*”, at the **University of Padova (Italy)**, December 11, 2015
- ❑ Invited Talk “*Test and Reliability Challenges of New Generation Circuits and Systems*”, at the **University of Padova (Italy)**, December 5, 2014
- ❑ Invited Talk “*Test and Reliability Challenges for High Performance Circuits and Systems*”, at the **University of Padova (Italy)**, January 23, 2014
- ❑ **Invited Talk Speaker** at the **3rd IEEE Workshop on Design for Reliability and Variability (DRV)**, Dana Point (California), May 4-5, 2011 with the talk entitled: “*Process Parameter and Clock Variations: How Can We Deal with Them in High Performance Microprocessors*”
- ❑ Invited Talk “*Design for Testability and Reliability of High Performance Circuits and Systems*”, at the **University of Padova (Italy)**, January 24, 2013
- ❑ Invited Talk at **Hewlett-Packard**, Palo Alto (CA, USA), December 7th, 2012, with the talk entitled: “*Fault-Tolerance for Highly Reliable Circuits and Systems*”
- ❑ Invited Talk at **3SUN**, Catania (Italy), September 8th, 2011, with the talk entitled: “*Faults and Fault-Tolerance for Photovoltaic Systems*”
- ❑ Invited Talk at **STMicroelectronics**, Catania (Italy), September 8th, 2011, with the talk entitled: “*Fault and Degradation Modelling for Nanoscale ICs*”
- ❑ Invited Talk “*Test and Reliability Challenges for General Purpose Nanoscale ICs*”, at the **University of Padova (Italy)**, December 1, 2011
- ❑ **Invited Talk Speaker** at the **IEEE East-West Design & Test International Symposium**, St Petersburg (Russia), September 17-20, 2010 with the talk entitled: “*Secure Communication Protocol for Wireless Sensor Networks*”
- ❑ Invited Talk entitled: “*On-Die Measurement of Process Parameter Variations and Clock Jitter*”, at the “**Elevator Talks**” Session of the **IEEE International Test Conference 2010**, Austin (TX, USA), October 31- November 5, 2010
- ❑ **Invited Talk Speaker** at the **Workshop on Dependable and Secure Nanocomputing 2009 (WDSN09)**, Estoril (Portugal), June 29, 2009, with the talk entitled: “*Trading Off Dependability and Cost for Nanoscale High Performance Microprocessors: The Clock Distribution Problem*”

- ❑ **Invited Talk Speaker** at the *IEEE East-West Design & Test International Symposium*, Moscow (Russia), September 18-21, 2009 with the talk entitled: *"Dependable High Performance Microprocessors: The Clock Distribution Challenge"*
- ❑ **Invitation to serve as Invited Talk Speaker** at *The IEEE International Workshop on Memory Technology, Design, and Testing (MTDT) 2009*, Hsinchu (Taiwan), August 31 –September 2, 2009
- ❑ **Embedded Tutorial Speaker** at the *NASA/ESA Conference on Adaptive Hardware and Systems (AHS-2009)*, San Francisco (California), July 29 – August 1, 2009, with the tutorial entitled: *"On-Die Calibration and Self-Correcting Approaches for Reliable Clock Distribution Networks of High Performance Microprocessors"* (together with Simon Tam and TM Mak, Intel Corporation)
- ❑ Invited Talk entitled *"Rad-Hard: Accurate Linear Model for SET Critical Charge Estimation"*, at *ST Microelectronics*, Catania (Italy), September 14th, 2010
- ❑ Invited Talk entitled: *"Low-Cost Control-Oriented Concurrent Error Detection Schemes for RAS, Debug and Test"*, at *Intel Corporation*, Santa Clara (CA), February 27th, 2009
- ❑ Invited Talk *"Design and Test Challenges for General Purpose Nanoscale Systems"*, at the *University of Padova (Italy)*, November 25, 2009
- ❑ Invited Talk entitled: *"Soft Errors: Risks and Remedies for Next Generation ICs"*, at *CISCO, San José (CA)*, February 25th, 2009
- ❑ Invited Talk *"IC Design and Testing Challenges with Technology Scaling"*, at the *University of Padova (Italy)*, November 13, 2008
- ❑ Invited participation to the *"European Research, Innovation & Competitiveness"*, *European Parliament*, Brussel (Belgium), January 28, 2009
- ❑ Invited Talk entitled: *"New Low Cost Approach for High Performance Microprocessor Concurrent Error Detection"*, at the "Elevator Talks" Session of the *IEEE International Test Conference 2008*, Santa Clara (CA, USA), October 29th, 2008
- ❑ Invited Talk entitled *"Fault Tolerance and Hardening Approaches to Protect Logic Against Clock Faults and Soft Errors"*, at *IBM, Poughkeepsie-New York (USA)*, September 26th, 2008
- ❑ Invitation to participate to the *"Intel European Research and Innovation Conference 2008"*, organized by *Intel Education*, Dublin (Ireland), September 10-12, 2008
- ❑ Invited Talk entitled *"Scaling of Microelectronic Technology: Testing and Design For Testability Challenges for Digital Electronic Circuits "*, at the *University of Padova (Italy)*, November 26, 2007
- ❑ Invited Talk entitled *"Testing e Design For Testability di Circuiti Elettronici Digitali"*, at the *University of Padova (Italy)*, November 30, 2006

- ❑ Invited Talk entitled "*Collaudo e Progettazione Orientata al Collaudo di Sistemi Elettronici Digitali*", at the **University of Padova (Italy)**, December 1st, 2005
- ❑ Invited Talk entitled: "*Potentials of Fault Tolerance Paradigms for Scaled ICs' Faults*", at **Intel Corporation, Santa Clara (CA)**, August 6th, 2004
- ❑ Invited Tutorial on "*Testing and Fault Tolerance*", at **STMicroelectronics (Switzerland)**, April 6th, 2004
- ❑ Invited Talk entitled: "*Testing Clock Faults: Those That We Might Have Missed*", at **Intel Corporation**, Santa Clara (CA), December 8th, 2004
- ❑ Invited Talk entitled "*Can High Performance Be Achieved Without Reliability Risks ?*" at **Philips Research Labs.**, Eindhoven (The Netherlands), March 17th, 2003
- ❑ Invited Talk entitled "*Will Soft Errors Become a Problem and How Could We Solve It ?*", **Intel Corporation (MA)**, November 6th, 2003
- ❑ Invited Talk entitled "*Faults on the Clock Distribution Network and Their Impact on Testing*" at **Artisan Components**, Sunny Valley (CA, USA), November 21st, 2002
- ❑ Invited Talk entitled "*Hardware Solutions for the Concurrent Detection of Transient, Crosstalk and Delay Faults in VDSM ICs*" at **Agere Systems**, Murray Hill (NJ, USA), May 17, 2001
- ❑ Invited Talk entitled "*On-Line Testing for Logic Soft Errors: A Better Way*", at the **Intel Test Research Symposium**, Intel, Santa Clara (CA), September 29th, 2000
- ❑ Invited Tutorial entitled "*Hardware Fault-Tolerance: New Perspectives for Very Deep Sub-Micron Circuits ?*", at **ST Microelectronics**, Agrate (Milan, Italy), July 10th, 2000
- ❑ Invited Talk entitled "*Soft Errors' On-Line Testing: A Low Cost Approach*", at **LogicVision**, San Josè (CA), September 28th, 2000
- ❑ Invited Talk entitled "*Concurrent Testing Techniques for Clock's Faults*", at the **Intel Research Symposium VLSI Test, Intel**, Santa Clara (CA), April 24th, 1998
- ❑ Invited Talk entitled "*Self-Checking Detectors for Faults Escaping Conventional Off-Line and On-Line Testing*", at **The Boeing Company**, Seattle (USA), October 27, 1998
- ❑ Invited Lesson entitled "*Checker Design*", at the "**European School on High Reliability Integrated Systems**", **Euroform**, Bologna, February 9th, 1994
- ❑ Invited Lessons on "*Reliability and Diagnostics*", at the **Corso di Perfezionamento Post-Laurea of the CEFRIEL**, Politecnico of Milan, June 4-5, 2002

- ❑ **Panelist** for the panel entitled: "Innovation & Cooperation in Europe", of the **"14th European Manufacturing Test Conference (EMTC), Semicon Europa"**, 9-11 October, 2012, Dresden (Germany), organized by R. Segers, *ReSeCo (The Netherlands)*
- ❑ **Panelist** for the panel entitled: *"How can defect-based test be made to work in a foundry world?"*, of the **IEEE International On-Line Testing Symposium**, 7-9 July, 2003, Kos (Greece), organized by R. Aitken, *Artisan Components (USA)*
- ❑ **Panelist** for the panel entitled: *"Mainframe RAS on Desktops : Reality today or tomorrow"*, of **The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems**, Rome (Italy), September 26-28, 2007, organized by Prashant D. Joshi, *Intel*

Research Contracts' Responsibility and Scientific Collaborations

- ❑ **Recipient** of a *Research Grant* from **Intel Corporation**, for researches on *"Check the Checker Approaches for High Performance Microprocessors of Autonomous Systems"*, May 2020 – April 2021
- ❑ **Recipient** of a *Research Grant* from **Intel Corporation**, for researches on *"Power Faults On-Line Detection and Reaction in Complex SoCs"*, October 2018 - September 2019
- ❑ **Responsible** of the *"Luminare"* *Research Contract* with **Becar-Beghelli (Bologna)** funded by the *Italian Ministry for Economic Development*, September 2017 - 2019
- ❑ **Responsible** of a *Research Contract* with **Intel Corporation (Santa Clara, CA)**, for researches on *"Techniques to Control PowerDroop/Activity Factor During Logic BIST"*, November 2014-2015
- ❑ **Responsible** of a *Research Contract* with **Intel Corporation (Santa Clara, CA)**, for researches on *"Techniques to Control PowerDroop/Activity Factor During Logic BIST"*, November 2013-2014
- ❑ **Responsible** of a *Research Contract* with **Intel Corporation (Santa Clara, CA)**, for researches on *"Techniques to Control PowerDroop/Activity Factor During Logic BIST"*, November 2012-2013
- ❑ **Responsible** of a *Research Contract* with **Intel Corporation (Santa Clara, CA)**, for researches on *"Techniques to Control PowerDroop/Activity Factor During Logic BIST"*, November 2011-2012
- ❑ **Recipient** of a *Cash Grant (in lieu of equipment)* from **Intel Corporation (Santa Clara, CA)**, October 2008
- ❑ **Responsible** of a *Research Contract* with **Becar-Beghelli (Bologna)** on the *"Study of a Protocol for the Security of the Information Transmitted on a Proprietary Wireless Network"*, funded by the *Italian Ministry for Economic Development*, November 2008 - October 2009
- ❑ **Responsible** of the Bologna Unit for a 2008-2009 PRIN project funded by the **Italian Ministry MIUR**

- ❑ **Recipient** of a *Research Grant* from **Intel Corporation (Santa Clara, CA)**, for researches on “*Clock Fault Testing and DFT*”, July 2008- June 2009
- ❑ **Recipient** of a *Research Grant* from **Intel Corporation (Santa Clara, CA)**, for researches on “*Low Cost Control Logic Concurrent Error Detection Schemes for RAS, Debug and Test*”, May 2007-September 2009
- ❑ **Recipient** of a *Research Grant* from **Intel Corporation (Santa Clara, CA)**, for researches on “*Clock Fault Testing and DFT*”, May 2006- April 2008
- ❑ **Responsible** for the Research Contract with **Intel Corporation (Hillsboro, Oregon)** entitled: “*Development of Optimal Error Correcting Codes for Caches*”, January – September 2006
- ❑ **Recipient** of a *Research Grant* from **Intel Corporation (Santa Clara, CA)**, for researches on “*DFT for Detection of Clock Distribution Faults*”, January- December 2005
- ❑ **Recipient** of a *Research Grant* from **Intel Corporation (Santa Clara, CA)**, for researches on “*DFT for Detection of Clock Distribution Faults*”, January- December 2004
- ❑ **Recipient** of an *Equipment Grant* from **Intel Corporation (Santa Clara, CA)**, 2004
- ❑ **Responsible** for the Research Contract with **STMicroelectronics** entitled: “*Modelling, Analysis and Fault Tolerance of Interconnects Among Different Cores of Systems in Package*”, January-December 2006
- ❑ **Responsible** for the Research Contract with **STMicroelectronics** entitled: “*Design and Testing Paradigms for Reliable Multiprocessor Systems*”, 2004-2006
- ❑ **Responsible** of the Bologna Unit for a Research Contract funded by **the Italian Space Agency (ASI)** 2005-2006
- ❑ **Responsible** of the Bologna Unit for a 2004-2005 PRIN project funded by the **Italian Ministry MIUR**
- ❑ **Responsible** of the Bologna Unit for the European Project (n. IST-2001-38782) funded by the **European Community** within the Fifth Framework Programme entitled: “*Fault Tolerance: Electrical Aspects*”, coordinated by **Philips Research Labs.**, Eindhoven (The Netherlands), 2003-2004
- ❑ **Responsible** of the Bologna Unit for the Research Contract funded by **the Italian Space Agency (ASI)** entitled: “*Definition and Development of Techniques for the Identification and Tolerance of Faults for the Design of Computing Systems Based on Programmable Logic Devices*”, 2000-2002
- ❑ **Responsible** for the Research Contract with **STMicroelectronics** entitled: “*Design and Communication Paradigms for Reliable Automata Systems*”, 2000-2003

- ❑ **Responsible** for the Research Contract with *Alstom Transport* entitled: “*Controller of TFM Self-Checking Protocol Implemented by Field Programmable Gate Array (FPGA) Technology*”, 2001-2002
- ❑ **Responsible** for the Research Contract with *Alstom Transport* entitled: “*System for the Functional Verification of Electronic Control Systems of Railway Stations*”, 2002-2003
- ❑ **Responsible** of *Scientific Collaborations* with the *Institute of Astrophysics and Cosmic Physic of the Italian National Research Council* (Milan, Italy)
- ❑ **Responsible** of *Scientific Collaborations* with the *Northeastern University*, Boston (MA, USA)
- ❑ **Responsible** of *Scientific Collaborations* with the *Georgia Tech University*, Atlanta (Georgia, USA)
- ❑ **Responsible** of *Scientific Collaborations* with the *Simon Fraser University*, Vancouver (BC, Canada)
- ❑ **Responsible** of *Scientific Collaborations* with the *Linköpings University*, Linköpings (Sweden)
- ❑ **Responsible** of *Scientific Collaborations* with the *Stuttgart University*, Stuttgart (Germany)

Grants

- ❑ Grant from the *National Research Council* (Italy) - 1997
- ❑ Post PhD Grant from the *University of Bologna* (Italy) - 1996
- ❑ Grant from the *National Research Council* (Italy) - 1995
- ❑ PhD Grant from the *University of Bologna* (Italy) - 1992
- ❑ Grant from the *National Research Council* (Italy) - November 1991
- ❑ Grant from *SGS-Thomson* (Milan, Italy) - May 1991

Courses Taught

- ❑ (Graduate) course “*Reliable Data Processing and Storage for Intelligent Systems M*” for the Magistral Laurea Degree in Electronic technologies for Big data and Internet of Things (E-BIT) of the *University of Bologna* for the Academic Year 2020-2021

- ❑ (Graduate) course "***Design for Reliable Data Processing and Storage M***" for the Magistral Laurea Degree in Electronic technologies for Big data and Internet of Things (E-BIT) of the ***University of Bologna*** for the Academic Year 2017-2018, 2018-2019, 2019-2020
- ❑ (Graduate) course "***Test, Diagnosis and Reliability M***" for the Magistral Laurea Degree in Advanced Automotive Electronic Engineering (A2E2) of the ***University of Bologna, University of Modena e Reggio Emilia, University of Parma, University of Ferrara*** for the Academic Year 2017-2018, 2018-2019, 2019-2020, 2020-2021
- ❑ Coordination for the (Graduate) course "***Trends in Electronics M***" for the Magistral Laurea Degree in Electronics and Communications Science Technology of the ***University of Bologna*** for the Academic Year 2016-2017, 2017-2018
- ❑ Coordination for the (Graduate) course "***Industrial Trends in Electronics M***" for the Magistral Laurea Degree in Electronics and Communications Science Technology of the ***University of Bologna*** for the Academic Year 2018-2019, 2019-2020, 2020-2021
- ❑ (Graduate) course "***High Reliability Electronics Systems M***" for the Magistral Laurea Degree in Electronic Engineering of the ***University of Bologna*** for the Academic Year 2010-2011, 2011-2012, 2012-2013, 2013-2014, 2014-2015, 2015-2016, 2016-2017, 2017-2018, 2018-2019, 2020-2021
- ❑ (Graduate) course "***Design for Testability and Reliability of Integrated Circuits M***" for the Magistral Laurea Degree in Electronics and Communications Science Technology of the ***University of Bologna*** for the Academic Years: 2009-2010, 2010-2011, 2011-2012, 2012-2013, 2013-2014, 2014-2015, 2015-2016, 2016-2017
- ❑ (Graduate) course "***Lab of Reliable Systems Design M***" for the Magistral Laurea Degree in Electronic Engineering of the ***University of Bologna*** for the Academic Years: 2014-2015, 2015-2016, 2016-2017, 2017-2018, 2018-2019, 2019-2020, 2020-2021
- ❑ (Undergraduate) course "***Electronics T***" for the Laurea Degree in Electrical Engineering of the ***University of Bologna*** for the Academic Years: 2009-2010, 2010-2011
- ❑ (Graduate) course "***High Reliability Electronics Systems LS***" for the Specialistic Laurea Degree in Electronic Engineering of the ***University of Bologna*** for the Academic Years: 2002-2003, 2003-2004, 2004-2005, 2005-2006, 2006-2007, 2007-2008, 2008-2009
- ❑ (Undergraduate) course "***Electronics L***" for the Laurea Degree in Electrical Engineering of the ***University of Bologna*** for the Academic Years: 2006-2007, 2007-2008, 2008-2009
- ❑ (Undergraduate) course "***Digital Electronics***" for the Laurea Degree in Computer Science Engineering of the ***University of Bologna*** for the Academic Year 2005-2006
- ❑ (Undergraduate) course "***Digital Electronics***" for the Laurea Degree in Computer Science Engineering of the ***University of Bologna*** for the Academic Year 2004-2005

- ❑ (Undergraduate) course "*Analog Electronics*" for the Laurea Degree in Computer Science Engineering of the *University of Bologna* for the Academic Year 2003-2004
- ❑ (Graduate) course "*Reliability and Diagnosis of Electronic Components and Circuits - Module I and Module II*" for the Degree in Electronic Engineering of the *University of Bologna* for the Academic Year 2002-2003
- ❑ (Graduate) course "*Reliability and Diagnosis of Electronic Components and Circuits - Module I*" for the Degree in Electronic Engineering of the *University of Bologna* for the Academic Year 2001-2002
- ❑ (Undergraduate) course "*Applied Electronics*" for the Degree in Engineering for the Environment and Resources of the *University of Bologna* for the Academic Years: 1998-1999, 1999-2000, 2000-2001, 2001-2002
- ❑ (Undergraduate) course "*Automatic Design of Electronic Circuits and Systems*" for the degree in Electronic Engineering of the *University of Udine* for the Academic Year 1995-1996

Academic Responsibilities

- ❑ (2018-present) **Deputy-President of the School of Engineering** of the *University of Bologna*
- ❑ (2016-present) **Coordinator of the Master Curricula in Electronic Engineering** of the *School of Engineering and Architecture of the University of Bologna*
- ❑ (2020-present) Appointment as an expert within the **Gruppo di Esperti della Valutazione (GEV)** for the evaluation of the research quality (VQR) 2015-2019, **Agenzia Nazionale di Valutazione del Sistema Universitario e della Ricerca (ANVUR)**
- ❑ (2016-2018) **Member of the Funding Committee** of the *School of Engineering and Architecture of the University of Bologna*
- ❑ (2015) **Reviewer** for the applications to the *New Position of Full Professor* for Computer Architecture at the Faculty of Informatics at the **Vienna University of Technology (TU Wien)**.
- ❑ (2015) **External Reviewer** for the *Promotion Review Process* for promotion to the rank of *Full Professor* in the area of Information Technology at the **United Arab Emirates University (UAEU)**
- ❑ (2018) **Member** of the Evaluation Committee for the selective procedure for a position of *Professor di Seconda Fascia* of the **University of Pavia (Italy)**.
- ❑ (2017) **Member** of the Evaluation Committee for the selective procedure for a position of *Professor di Seconda Fascia* of the **University of Bologna (Italy)**.

- ❑ (2017) **Member** of the Evaluation Committee for the selective procedure for a position of *Professor di Prima Fascia* of the **University of Parma (Italy)**.
- ❑ (2017) **Member** of the Evaluation Committee for the selective procedure for a position of *Professor di Seconda Fascia* of the **University of Torino (Italy)**.
- ❑ (2016) **Member** of the Evaluation Committee for the selective procedure for a position of *Professor di Seconda Fascia* at the **University of Bergamo (Italy)**.
- ❑ (2015) **Member** of the Evaluation Committee for the selective procedure for a position of *Professor di Prima Fascia* at the **University of Trento (Italy)**.
- ❑ (2014) **Member** of the Evaluation Committee for the selective procedure for a position of *Researcher RTdB* at the **University of Padova (Italy)**.
- ❑ (July 2013-current) **President** of the *Commissione per la Valutazione* of the curricula of the candidates for the role of **Contract Professor** and of the candidates for the role of **Contract Tutor** for the courses of the **Laurea and Laurea Magistrale** of the School of Engineering and Architecture – Bologna and Ravenna in “Electrical, Electronic and Measure Engineering”
- ❑ (June 2013 - December 2015) **Member of the Census Commission** of the *School of Engineering and Architecture of the University of Bologna*
- ❑ (November 2017) **External Member** of the **Examination Commission of the defence** for the **PhD in Technical Sciences (Dr. techn.)** of the **Technischen Universität, Wien (Austria)** of Savulimedu Veeravalli, PhD thesis entitled: “*Design of Custom ASIC for Radiation Experiments to Study Single Event Effects*”
- ❑ (2015) **Member of the Board of Examiners** for the final oral defence of the *Scuola Interpolitecnica di Dottorato (Politecnico di Torino, Politecnico di Milano, Politecnico di Bari)* – “Information and Communication Technologies” Area
- ❑ (2013-2014) **Member of the Board of Experts** of the *Italian University and Research Ministry (MIUR)*
- ❑ (October 2009-2012) **Member (Elected) of the Board of the Department of Electronics, Informatics and Systems (DEIS)** of the *Engineering Faculty of the University of Bologna*
- ❑ (October 2009) **External Member** of the **Examination Commission of the defence** for the **PhD in Technical Sciences (Dr. techn.)** of the **Technischen Universität, Wien (Austria)** of Gottfried Fuchs, PhD thesis entitled: “*Fault Tolerant Distributed Algorithms for On-Chip Tick Generation: Concepts, Implementations and Evaluations*”
- ❑ (October 2009) **Member of the Examination Commission for the admission to the PhD Course in "Information Technologies"** of the *University of Bologna, ARCES*

- (2009-2010) **Member of the Examination Commission of the defence for the PhD in “Electronic, Computer Science and Telecommunication Engineering” of the University of Bologna, DEIS**
- (2009-2010) **External Member of the Examination Commission of the defence for the PhD in “Information Engineering” of the University of Padova (Italy)**
- (2009-2012) **Member of the Professor Committee for the PhD in “Information Technologies” of the University of Bologna, ARCES**
- (2007) **President of the Evaluation Commission n. II of the *Engineering Faculty of the University of Bologna* for the *National State Exams for Professional Engineering Qualification***
- (2007-2012) **Member (Elected) of the Funding Committee of the *Engineering Faculty of the University of Bologna***
- (2003-2008) **Responsible of student curricula for the *Electronic Engineering Faculty* of the *University of Bologna***

Organization, Direction and Coordination of Research Groups

- **Supervision of Assistant Professor Research Projects:**
 - **Supervisor of the Collaboration Project** (on “*Circuit Reliability, Fault Tolerance, and On-Line Error Detection and Correction*”) with Jennifer Dworak, **Assistant Professor, Brown University (USA)**, within the *Career Development Award of NSF (USA)*
- **Funding/Supervision of Research Associates:**
 - **Dr. Eng. Daniele Rossi**, DEIS – Research Associate at the Department of Electronics, Informatics and Systems (DEIS) of the University of Bologna, 2005-2014 (funded/co-funded by industrial research projects for which C. Metra is/has been responsible)
 - **Dr. Eng. Martín Omaña**, DEIS – Research Associate at the Department of Electronics, Informatics and Systems (DEIS) of the University of Bologna, since 2006 (funded/co-funded by industrial research projects for which C. Metra is/has been responsible)
- **Funding/Supervision of PhD Students:**
 - **Eng. Zahra Shirmohammadi**, PhD student at University of Technology, Tehran (Iran), September 2016 – June 2017
 - **Eng. Meryem Bouras**, PhD student at Mohammed V University in Rabat, Rabat (Marocco), September 2016 - June 2017

- **Eng. Vimalathithan Rathinasabapathy**, PhD student at Anna University, Coimbatore (India), September 2010 – July 2011
 - **Eng. Daniele Giaffreda**, ARCES – University of Bologna, **XXV cycle of the PhD Course**, January 2010 – August 2011 (co-funded by industrial research projects for which C. Metra is/has been responsible)
 - **Eng. Daniele Rossi**, DEIS – University of Bologna, XVII cycle of the PhD Course (PhD funded by industrial research projects for which C. Metra was responsible)
 - **Eng. Martin Omaña**, DEIS - University of Bologna, XVII cycle of the PhD Course
 - **Eng. Josè Manuel Cazeaux** - DEIS - University of Bologna, XVIII cycle of the PhD Course
 - **External reviewer for the Ph.D.** in Computer Science of the University of Verona (Italy) of A. Fin, entitled “*A Functional Testing Framework for Embedded Systems*”
- **Funding and/or Supervision of Research Grant Recipients/Collaborators:**
- **Eng. Andrea Pagano**, Research Grant Recipient at the Department of Electronics, Informatics and Systems (DEIS) of the University of Bologna, 2001, funded/co-funded by industrial research projects for which C. Metra was responsible
 - **Eng. Luca Schiano**, Research Grant Recipient at the Department of Electronics, Informatics and Systems (DEIS) of the University of Bologna, 2001-2002, funded/co-funded by industrial research projects for which C. Metra was responsible
 - **Eng. Stefano Di Francescantonio**, Research Grant Recipient at the Department of Electronics, Informatics and Systems (DEIS) of the University of Bologna, 2001 – 2003, funded/co-funded by industrial research projects for which C. Metra was responsible
 - **Dr. Ing. Martin Omaña**, Research Collaborator at the Department of Electronics, Informatics and Systems (DEIS) of the University of Bologna, 2005, funded/co-funded by industrial research projects for which C. Metra was responsible
 - **Eng. Óscar Ariño Zorilla (Spain)**, “Leonardo da Vinci Program” Grant Recipient at the *Advanced Research Centre on Electronic Systems for Information and Communication Technologies E. De Castro (ARCES)* of the Univ. of Bologna
- **Supervision of Laurea Degree Thesis:**
- **Supervisor** for numerous thesis for the **Laurea Degree in Electronic Engineering** of the University of Bologna (Italy), some of which in collaboration with industries (e.g., Intel Corporation, Maserati, Toyota, Electrolux, ABB EVI, Alstom Transport, STMicroelectronics, Becar-Beghelli, etc.)

Publications

Refereed International Journals/Books

1. **C. Metra**, B. Riccò, "Enhanced reliability evaluation for self-checking circuits", in *IEE Electronics Letters*, Vol. 30, No. 10, pp.776–778, 12 May, 1994, Institution of Electrical Engineers, Stevenage SG1 2AY (United Kingdom), 1994.
2. **C. Metra**, M. Favalli, B. Riccò, "Novel 1-out-of-n CMOS checker", in *IEE Electronics Letters*, Vol. 30, No. 17, pp. 1398–1400, 18 August, 1994, Institution of Electrical Engineers, Stevenage SG1 2AY (United Kingdom), 1994.
3. **C. Metra**, M. Favalli, B. Riccò, "Design of CMOS self-checking sequential circuits with improved detectability of bridging faults", in *IEE Electronics Letters*, Vol. 30, No. 23, pp. 1934–1936, 10 November, 1994, Institution of Electrical Engineers, Stevenage SG1 2AY (United Kingdom), 1994.
4. **C. Metra**, "Circuiti CMOS Self-Checking" (Tesi di Dottorato), Bologna, Febbraio 1994.
5. **C. Metra**, M. Favalli, P. Olivo, B. Riccò, "Design of CMOS Checkers with Improved Testability of Bridging and Transistor Stuck-on Faults", in *Journal of Electronic Testing: Theory and Applications (JETTA)*, Vol. 6, No. 1, pp. 7–22, February 1995, Kluwer Academic Publishers, Norwell, MA 02061 (USA), 1995.
6. **C. Metra**, M. Favalli, B. Riccò, "Design of TSC CMOS Checkers for Any 1-out-of-n Code", in *Journal of Microelectronic Systems Integration*, Vol. 3, No. 2, pp. 109–120, 1995, Plenum Publishing Corporation, New York (USA), 1995.
7. **C. Metra**, M. Favalli, "1-out-of-n dynamic CMOS checker", in *IEE Electronics Letters*, Vol. 31, No. 23, 9 November, pp. 1999–2000, 1995, Institution of Electrical Engineers, Stevenage SG1 2AY (United Kingdom), 1995.
8. M. Favalli, **C. Metra**, "Sensing circuit for on-line detection of delay faults", in *IEEE Transactions on VLSI Systems*, Vol. 4, No. 1, pp. 130–133, March 1996, The Institute of Electrical and Electronics Engineers Inc., Piscataway, (NJ), 1996.
9. M. Favalli, **C. Metra**, "Design of low-power CMOS two-rail checkers", in *Journal of Microelectronic Systems Integration*, Vol. 5, No. 2, pp. 101–110, 1997, Plenum Publishing Corporation, New York (USA), 1997.
10. **C. Metra**, M. Favalli, B. Riccò, "1-out-of-3 Code Checker with Single Output", in *IEE Electronics Letters*, Vol. 33, No. 16, 31 July, pp. 1373–1374, 1997, Institution of Electrical Engineers, Stevenage SG1 2AY (United Kingdom), 1997.
11. **C. Metra**, M. Favalli, P. Olivo, B. Riccò, "On-Line Detection of Bridging and Delay Faults in Functional Blocks of CMOS Self-Checking Circuits", in *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems (CAD/ICAS)*, Vol. 16, No. 7, July, pp. 770–776, 1997, The Institute of Electrical and Electronics Engineers Inc., Piscataway, (NJ), 1997.
12. **C. Metra**, M. Favalli, B. Riccò, "On-Line Self-Testing Voting and Detecting Schemes for TMR Systems", in *Journal of Microelectronic Systems Integration*, Vol. 5, No. 4, pp. 261–273, 1997, Plenum Publishing Corporation, New York (USA), 1997.
13. **C. Metra**, "Design Technique for Embedded 1-out-of-3 Checkers", in *Alta Frequenza Rivista di Elettronica*, Vol. 9, No 2, pp. 68–70, 1997, Associazione Elettrotecnica ed Elettronica Italiana, Milano, 1997.

14. **C. Metra**, M. Favalli, B. Riccò, "Concurrent Checking of Clock Signals' Correctness", in *IEEE Design & Test of Computers*, Vol. October - November, pp. 42–48, 1998, IEEE Computer Society Press, Los Alamitos (California), 1998.
15. **(Invited Paper) C. Metra**, "Majority Logic", in *Wiley Encyclopedia of Electrical and Electronics Engineering*, Vol. 12, pp. 317--322, February 1999, Wiley & Sons., Inc., Publishers, New York (USA), 1999.
16. (Invited conference report) **C. Metra**, Neil Harrison, "DFT Symposium 98", in *IEEE Design & Test of Computers*, Vol. January-March, p. 5, 1999, IEEE Computer Society Press, Los Alamitos (California), e in *The Newsletter of the Test Technology Technical Council of the IEEE Computer Society*, Amissville, VA 937-7848 (USA), 1999.
17. M. Favalli, **C. Metra**, "Bus Crosstalk Fault Detection Capabilities of Error Detecting Codes for On-Line Testing", in *IEEE Transactions on VLSI Systems*, Vol. 7, No. 3, pp. 392–396, Settembre, 1999, The Institute of Electrical and Electronics Engineers Inc., Piscataway, (NJ), 1999.
18. (Invited conference report) **C. Metra**, Neil Harrison, "Defect and Fault Tolerance Symposium 1999", in *Test Technology Newsletter - The Newsletter of the Test Technology Technical Council of the IEEE Computer Society*, October-December, 1999, TTTC Office, 1474 Freeman Drive, Amissville, VA 20106 (USA), 1999.
19. **C. Metra**, M. Favalli, B. Riccò, "Signal Coding and CMOS Gates for Combinational Functional Blocks of Very Deep Submicron Self-checking Circuits", in *VLSI Design*, Vol. 11, No. 1, 2000, pp. 23–34, OPA N.V., published by licence under the Gordon and Breach Science (ISSN: 1065-514X), Newark, NJ 07102, printed in Malaysia, 2000.
20. **C. Metra**, M. Favalli, B. Riccò, "Self-Checking Detection and Diagnosis Scheme for Transient, Delay and Crosstalk Faults Affecting Bus Lines", in *IEEE Transactions on Computers*, Vol. 49, No. 6, June 2000, pp. 560–574, IEEE Computer Society Press, Los Alamitos (California), 2000
21. M. Favalli, **C. Metra**, "Bridging Faults in Pipelined Circuits", in *Journal of Electronic Testing: Theory and Applications*, Vol. 16, Issue 6, December 2000, pp. 617—629, Kluwer Academic Publishers, Norwell, MA 02061 (USA), 2000.
22. **C. Metra**, J-C. Lo, "Intermediacy Prediction for High Speed Berger Code Checkers", in *Journal of Electronic Testing: Theory and Applications*, Vol. 16, Issue 6, December 2000, pp. 607–615, Kluwer Academic Publishers, Norwell, MA 02061 (USA), 2000.
23. Lombardi, **C. Metra**, "Defect-Oriented Diagnosis for Very Deep-Submicron Systems", in *IEEE Design & Test of Computers*, Vol. January-February, pp. 8–9, 2001, IEEE Computer Society Press, Los Alamitos (California), 2001.
24. **C. Metra**, B. Riccò, "Soluzioni Hardware per Sistemi Integrati Digitali ad Alta Sicurezza", in *Alta Frequenza Rivista di Elettronica*, Vol. 13, No 3, pp. 4-10, Maggio-Giugno 2001, Associazione Elettrotecnica ed Elettronica Italiana, Milano, 2001.
25. Favalli, **C. Metra**, "On-Line Testing Approach for Very Deep-Submicron ICs", in *IEEE Design & Test of Computers*, Vol. March-April, 2002, pp. 16—23, IEEE Computer Society Press, Los Alamitos (California), 2002.
26. D. Nikolos, J. Hayes, M. Nicolaidis, **C. Metra**, "Guest Editorial of the Special Issue on the 7th IEEE International On-Line Testing Workshop", in *The Journal of Electronic Testing: Theory and Applications (JETTA)*, Vol. 18, n. 3, pp. 259--260, June 2002, Kluwer Academic Publishers, Norwell, MA 02061 (USA), 2002.
27. M. Favalli, **C. Metra**, "Single output distributed two-rail checker with diagnosing capabilities for bus based self-checking architectures", in *Journal of Electronic Testing: Theory and Applications*, Vol. 18, n. 3, pp. 273-283, June 2002, Kluwer Academic Publishers, Norwell, MA 02061 (USA), 2002.

28. **C. Metra**, M. Favalli, S. Di Francescantonio, B. Riccò, "On-Chip Clock Faults' Detector", in *The Journal of Electronic Testing: Theory and Applications (JETTA)*, Vol. 18, n. 4, pp. 555-564, August, 2002, Kluwer Academic Publishers, Norwell, MA 02061 (USA), 2002.
29. **C. Metra**, S. Di Francescantonio, M. Favalli, B. Riccò, "Scan Flip-Flops with On-Line Testing Ability with respect to input Delay and Crosstalk Faults", in *Microelectronics Journal*, Vol. 34, n. 1, pp. 23-29, January, 2003, Elsevier Science (ISSN 0026-2692).
30. **C. Metra**, M. Sonza Reorda, "Guest Editorial", in *The Journal of Electronic Testing: Theory and Applications (JETTA)*, Vol. 19, No. 5, October 2003, p. 499, Kluwer Academic Publishers, Norwell, MA 02061 (USA), 2003.
31. D. Rossi, **C. Metra**, "Error correcting strategy for high speed and density reliable flash memories", in *The Journal of Electronic Testing: Theory and Applications (JETTA)*, Vol. 19, No. 5, October 2003, pp. 511-521, Kluwer Academic Publishers, Norwell, MA 02061 (USA), 2003.
32. L. Schiano, **C. Metra**, D. Marino, "Self-Checking Design, Implementation and Measurement of a Controller for Track-Side Railway Systems", in *IEEE Transactions on Instrumentation and Measurement*, Vol. 52, No. 6, pp. 1722—1728, December 2003, The Institute of Electrical and Electronics Engineers Inc., Piscataway, (NJ), 2003.
33. **C. Metra**, L. Schiano, M. Favalli, "Concurrent Detection of Power Supply Noise", in *IEEE Transactions on Reliability*, Vol. 52, No. 4, pp. 469—475, December 2003, The Institute of Electrical and Electronics Engineers Inc., Piscataway, (NJ), 2003.
34. A. Ivanov, F. Lombardi, **C. Metra**, "Guest Editors' Introduction: Advances in VLSI Testing at MultiGbps Rates", in *IEEE Design & Test of Computers*, Vol. July-August, 2004, pp. 274—276, IEEE Computer Society Press, Los Alamitos (California), 2004.
35. **C. Metra**, S. Di Francescantonio, TM Mak, "Implications of Clock Distribution Faults and Issues with Screening Them During Manufacturing Testing", in *IEEE Transactions on Computers*, Vol. 53, No. 5, May 2004, IEEE Computer Society Press, Los Alamitos (California), 2004.
36. M. Omaña, D. Rossi, **C. Metra**, "Model for Transient Fault Susceptibility of Combinational Circuits", in *The Journal of Electronic Testing: Theory and Applications (JETTA)*, Vol. 20, No. 5, pp. 495—503, October 2004, Kluwer Academic Publishers, Norwell, MA 02061 (USA), 2004.
37. M. Favalli, **C. Metra**, "TMR Voting in the Presence of Crosstalk Faults at the Voter Inputs", in *IEEE Transactions on Reliability*, Vol. 53, No. 3, pp. 342—348, September 2004, The Institute of Electrical and Electronics Engineers Inc., Piscataway, (NJ), 2004.
38. J. M. Cazeaux, D. Rossi and **C. Metra**, "Self-Checking Voter for High Speed TMR Systems", in *The Journal of Electronic Testing: Theory and Applications (JETTA)*, Vol. 21, No. 4, August 2005, pp. 377—389, Springer, Springer Boston/Norwell (USA), 2005, ISSN: 0923-8174.
39. D. Rossi, A. K. Nieuwland, A. Kotoch and **C. Metra**, "Exploiting ECC Redundancy To Minimize Crosstalk Impact", in *IEEE Design & Test of Computers*, Vol. 22, N. 1, January-February, 2005, pp. 59—70, IEEE Computer Society Press, Los Alamitos (California), 2005.
40. D. Rossi, A. K. Nieuwland, A. Katoch, **C. Metra**, "New ECC for Crosstalk Impact Minimization", in *IEEE Design & Test of Computers*, July-August, 2005, pp.340—348, IEEE Computer Society Press, Los Alamitos (California), 2005.
41. M. Omaña, D. Rossi, **C. Metra**, "Low Cost and High Speed Embedded Two-Rail Code Checker", in *IEEE Transactions on Computers*, Vol. 54, Issue 2, February 2005, pp. 153—164, IEEE Computer Society Press, Los Alamitos (California), 2005.
42. J. M. Cazeaux, M. Omaña, and **C. Metra**, "Novel On-Chip Circuit for Jitter Testing in High-speed PLLs", in *IEEE Transactions on Instrumentations and Measurements*, Vol. 54, Issue 5, October 2005, pp. 1779—1788, The Institute of Electrical and Electronics Engineers Inc., Piscataway, (NJ), 2005.

43. **C. Metra**, D. Rossi, TM. Mak, "Won't On-Chip Clock Calibration Guarantee Performance Boost and Product Quality?", in *IEEE Transactions on Computers*, Vol. 56, No. 3, March, 2007, pp. 415-428, IEEE Computer Society Press, Los Alamitos (California), 2007.
44. D. Rossi, J. M. Cazeaux, **C. Metra**, F. Lombardi, "Modeling Crosstalk Effects in CNT Bus Architectures", in *IEEE Transactions on Nanotechnology*, Vol. 6, No. 2, March, 2007, pp. 133-145, The Institute of Electrical and Electronics Engineers Inc., Piscataway, (NJ), 2007.
45. D. Rossi, A.K. Nieuwland, **C. Metra**, "Simultaneous Switching Noise: The Relation Between Bus Layout and Coding", in *IEEE Design & Test of Computers*, Vol. 25, Issue 1, January-February 2008, pp.76-86, IEEE Computer Society Press, Los Alamitos (California), 2008.
46. M. Omaña, D. Rossi, **C. Metra**, "Latch Susceptibility to Transient Faults and New Hardening Approach", in *IEEE Transactions on Computers*, Vol. 56, Issue 9, September 2007, pp. 1255-1268, IEEE Computer Society Press, Los Alamitos (California), 2007.
47. Lombardi, **C. Metra**, "Guest Editors' Introduction: The State of the Art in Nanoscale CAD", in *IEEE Design & Test of Computers*, Vol. 24, July-August, pp. 302--303, 2007, IEEE Computer Society Press, Los Alamitos (California), 2007.
48. (Book Chapter) X. Ma, J. Huang, **C. Metra**, F. Lombardi, "Reversible and Testable Circuits for Molecular QCA Design", in "*Emerging Nanotechnologies*", ISSN 0929-1296, ISBN 978-0-387-74746-0, pp. 157-202, Springer US, 2007.
49. D. Rossi, M. Omaña, **C. Metra**, "Checker No-Harm Alarms and Design Approaches to Tolerate Them", in *The Journal of Electronic Testing: Theory and Applications (JETTA)*, Vol. 24, Issue 1-3, June 2008, pp. 93-103, Springer, Springer Boston/Norwell (USA), 2008, ISSN: 0923-8174.
50. **(Updated Invited Paper) C. Metra**, "Majority Logic", in *Wiley Encyclopedia of Electrical and Electronics Engineering*, pp. 1-8, April 2007, Wiley & Sons., Inc., Publishers, New York (USA), 2007, accessible online: eeee@wiley.com.
51. D. Rossi, A.K. Nieuwland, V.E.S. van Dijk, R.P. Kleihorst, **C. Metra**, "Power Consumption of Fault-Tolerant Busses", in *IEEE Transactions on VLSI Systems*, Vol. 16, Issue 5, May 2008, pp. 542-553, The Institute of Electrical and Electronics Engineers Inc., Piscataway, (NJ), 2008.
52. X. Ma, J. Huang, **C. Metra**, F. Lombardi, "Reversible Gates and Testability of One Dimensional Arrays of Molecular QCA", *The Journal of Electronic Testing: Theory and Applications (JETTA)*, Vol. 24, No. 1-3, pp. 297 – 311, June 2008, Springer, Springer Boston/Norwell (USA), 2008, ISSN: 0923-8174.
53. D. Rossi, J. M. Cazeaux, M. Omana, **C. Metra**, A. Chatterjee, "Accurate Linear Model for SET Critical Charge Estimation", *IEEE Transactions on VLSI Systems*, Vol. 17, No. 8, pp. 1161 – 1166, August 2009, The Institute of Electrical and Electronics Engineers Inc., Piscataway, (NJ), 2009.
54. M. Favalli, **C. Metra**, " Testing resistive open and bridging faults through pulse propagation", *IEEE Transactions on CAD*, Vol. 28, Issue 6, June 2009, pp. 915 – 925, The Institute of Electrical and Electronics Engineers Inc., Piscataway, (NJ).
55. M. Omaña, D. Rossi, **C. Metra**, "Latch High Performance Robust Latches", *IEEE Transactions on Computers*, Vol. 59, No. 11, pp. 1455 – 1465, November 2010, IEEE Computer Society Press, Los Alamitos (California), 2010.
56. **C. Metra**, M. Omaña, TM Mak, S. Tam, "Low-Cost Dynamic Compensation Scheme for Local Clocks of Next Generation High Performance Microprocessors", *IEEE Transactions on VLSI Systems*, Vol. 19, No. 12, pp. 2322 – 2325, December 2011, The Institute of Electrical and Electronics Engineers Inc., Piscataway, (NJ), 2011 (TVLSI-00007-2010)
57. **C. Metra**, M. Omaña, TM Mak, S. Tam, "New Design For Testability Approach for Clock Fault Testing", *IEEE Transactions on Computers*, Vol. 61, No. 61, April 2012, IEEE Computer Society Press, Los Alamitos (California), 2012 (TC-2009-11-0558)

58. M. Omaña, D. Rossi, N. Bosio, **C. Metra**, “Low Cost NBTI Degradation Detection & Masking Approaches”, *IEEE Transactions on Computers*, Vol. 62, No. 3, pp. 496-509, March 2013, IEEE Computer Society Press, Los Alamitos (California), 2013
59. M. Omaña, D. Rossi, D. Giaffreda, R. Specchia, **C. Metra**, M. Marzencki, B. Kaminska, “Faults Affecting Energy Harvesting Circuits of Self-Powered Wireless Sensors and Their Possible Concurrent Detection”, in *IEEE Transactions on VLSI Systems*, Vol. 21, Issue 12, December 2013, pp. 2286 – 2294, IEEE Computer Society Press, Los Alamitos (California), 2012
60. D. Rossi, M. Omaña, G. Garrammone, **C. Metra**, A. Jas, R. Galivanche, “Low Cost Concurrent Error Detection Strategy for the Control Logic of High Performance Microprocessors and Its Application to the Instruction Decoder”, *The Journal of Electronic Testing: Theory and Applications (JETTA)*, Vol. 29, No. 3, June 2013, pp. 401 – 413, Springer, Springer Boston/Norwell (USA), 2013
61. R. Vimalathithan, D. Rossi, M. Omaña, **C. Metra**, M.L.Valarmathi, “Polynomial Based Key Distribution Scheme for WPAN”, *Malaysian Journal of Mathematical Sciences*, Special Edition of International Conference on Cryptology on Computer Security, Vol. 7(S), pp. 59-72, August 2013, ISSN: 1823-8343
62. D. Rossi, M. Omaña, J. M. Cazeaux, **C. Metra**, TM. Mak, “Clock Faults Induced Min and Max Delay Violations”, in *Journal of Electronic Testing: Theory and Applications*, Volume 30, Issue 1, 2014, pp. 111-123, Springer, Springer Boston/Norwell (USA), 2014, Springer, Springer Boston/Norwell (USA), 2014
63. M. Omaña, D. Rossi, D. Giaffreda, **C. Metra**, TM Mak, A. Rahman, S. Tam, “Low-Cost On-Chip Clock Jitter Measurement Scheme”, in *IEEE Transactions on Very Large Scale Integrated (VLSI) Systems*, Vol. 23, Issue 3, March 2015, pp. 435 – 443, IEEE Computer Society Press, Los Alamitos (California), 2015.
64. D. Rossi, **M. Omaña**, C. Metra, A. Paccagnella, “Impact of Bias Temperature Instability on Soft Error Susceptibility”, in *IEEE Trans. on Very Large Scale Integration (VLSI) Systems*, Vol. 23 , Issue 4, April 2015, pp. 743 – 751, IEEE Computer Society Press, Los Alamitos (California), 2015.
65. D. Rossi, M. Omaña, D. Giaffreda, **C. Metra**, “Modeling and Detection of Hot-Spot in Shaded Photovoltaic Cells”, *IEEE Trans. on Very Large Scale Integration (VLSI) Systems*, Vol. 23, Issue 6, June 2015, pp. 1031-1039
66. R. Vimalathithan, D. Rossi, M. Omaña, **C. Metra**, M. L. Valarmathi, "Cryptanalysis of Simplified-AES Encrypted Communication", *International Journal of Computer Science and Security (IJCSIS)*, Vol. 13 No. 10, October 2015, pp. 142 – 150.
67. M. Omaña, D. Rossi, E. Beniamino, **C. Metra**, C. Tirumurti, R. Galivanche, “Low-Cost and High-Reduction Approaches for Power Droop During Launch-On-Shift Scan-Based Logic BIST”, *IEEE Trans. on Computers*, Vol. 65, Issue 8, August 2016, pp. 2484-2484,
68. M. Omaña, D. Rossi, T. Edara, **C. Metra**, “Impact of Aging Phenomena on Latches’ Robustness”, *IEEE Trans. on Nanotechnology*, Issue 2, March 2016, pp. 129-136,
69. M. Omaña, M. Padovani, K. Veliu, **C. Metra**, J. Alt, R. Galivanche, “New Approaches for Power Binning of High Performance Microprocessors”, *IEEE Transactions on Computers*, Vol. 66, Issue 7, July 2017, pp. 1159-1171.
70. M. Omaña, D. Rossi, F. Fuzzi, **C. Metra**, C. Tirumurti, R. Galivanche, “Scalable Approach for Power Droop Reduction During Scan-Based Logic BIST”, *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, Vol. 25, No. 1, January 2017, pp. 238 - 246.
71. **C. Metra**, “Message from the Editor-in-Chief”, *IEEE Transactions on Emerging Topics in Computing*, Vol. 6, Issue 1, January-March 2018, pp. 3-4.

72. M. Omaña, T. Edara, **C. Metra**, “Low-Cost Strategy to Mitigate the Impact of Aging on Latches’ Robustness”, *IEEE Transactions on Emerging Topics in Computing*, Vol. 6, Issue 4, June 2018, pp. 488-497.
73. **C. Metra**, “Message from the Editor-in-Chief”, *IEEE Transactions on Emerging Topics in Computing*, Vol. 7, Issue: 1, January-March 2019, pp. 3 – 4.
74. M. Omaña, A. Fiore, M. Mongitore, **C. Metra**, “Fault Tolerant Inverters for Reliable Photovoltaic Systems”, *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, Vol. 27, Issue 1, January 2019, pp. 20-28.
75. M. Omaña, S. Govindaraj, **C. Metra**, “Low-Cost Strategy for Bus Propagation Delay Reduction”, *Journal of Electronic Testing: Theory and Applications (JETTA)*, Vol. 35, Number 2, April 2019, pp. 253 – 260.
76. **C. Metra**, “The 2019 IEEE Computer Society: Targeting Member Satisfaction and Technical Excellence”, *Computer*, Vol. 52, Issue: 1, January 2019, pp. 4 – 6.
77. R. Aitken, **C. Metra**, “Special Section on Emerging Trends and Design Paradigms for Memory Systems and Storage”, *IEEE Transactions on Emerging Topics in Computing*, Vol. 7, Issue: 3, July-September 2019, pp. 433 – 434.
78. **C. Metra**, “The 2019 IEEE Computer Society: Hit Target on Member Satisfaction and Technical Excellence”, *Computer*, Vol. 52, Issue: 12, December 2019, pp. 4 – 11.
79. **C. Metra**, “Message from the Editor-in-Chief”, *IEEE Transactions on Emerging Topics in Computing*, Vol. 8, Issue: 4, October-December 2020, pp. 885 – 886.
80. M. Omaña, S. Bardhan, **C. Metra**, “Reliability Risks Due to Faults Affecting Selectors of ReRAMs and Possible Solutions”, to appear on *IEEE Transactions on Emerging Topics in Computing*, 2021

Patents

81. **Co-inventor** of “A Digital, Parallel, Clock Synchronizer” (provisional US Patent OTT Ref #2505-3193).
82. **Co-inventor** (together with Kleihorst Richard, Nieuwland Andre, Van Dijk Victor, *Philips Research, Eindhoven, The Netherlands*) of “Data Communication Using Fault Tolerant Error Correcting Codes and Having Reduced Ground Bounce” (International Publication Number WO 2005/088465 A1, International Publication Date 22 September 2005).

Refereed International Conferences/Symposia/Workshops

83. **C. Metra**, M. Favalli, P. Olivo, B. Riccò, “CMOS Checkers with Testable Bridging and Transistor Stuck-on Faults”, in *IEEE Proceedings of International Test Conference*, Baltimore (MD, USA), pp. 948–957, September 20-24, 1992, International Test Conference, 2000 L Street, NW, Washington D.C. 20036, 1992.
84. **C. Metra**, M. Favalli, P. Olivo, B. Riccò, “Testing of Resistive Bridging Faults in CMOS Flip-Flop”, in *IEEE Proceedings of European Test Conference*, Rotterdam (The Netherlands), pp. 530–531, April 19-22, 1993, IEEE Computer Society Press, Los Alamitos (California), 1993.
85. **C. Metra**, M. Favalli, P. Olivo, B. Riccò, “Design Rules for CMOS Self Checking Circuits with Parametric Faults in the Functional Block”, in *IEEE Proceedings of The IEEE International Workshop on Defect and Fault Tolerance in VLSI Systems*, Venezia (Italy), pp. 271–278, October 27-29 October, 1993, IEEE Computer Society Press, Los Alamitos (California), 1993.

86. **C. Metra**, M. Favalli, P. Olivo, B. Riccò, “A Highly Testable 1-out-of-3 CMOS Checker”, in *IEEE Proceedings of The IEEE International Workshop on Defect and Fault Tolerance in VLSI Systems*, Venezia (Italy), pp. 279–286, October 27-29, 1993, IEEE Computer Society Press, Los Alamitos (California), 1993.
87. **C. Metra**, M. Favalli, B. Riccò, “CMOS Self Checking Circuits with Faulty Sequential Functional Blocks”, in *IEEE Proceedings of The IEEE International Workshop on Defect and Fault Tolerance in VLSI Systems*, Montreal (Canada), pp. 133–141, October 17-19, 1994, IEEE Computer Society Press, Los Alamitos (California), 1994.
88. **C. Metra**, M. Favalli, B. Riccò, “Highly Testable and Compact 1-out-of-n CMOS Checkers”, in *IEEE Proceedings of The IEEE International Workshop on Defect and Fault Tolerance in VLSI Systems*, Montreal (Canada), pp.142–150, October 17-19, 1994, IEEE Computer Society Press, Los Alamitos (California), 1994.
89. **C. Metra**, “MINIMAL POWER-DELAY PRODUCT CMOS BUFFER”, in *Proceedings of Power And Timing Modeling, Optimization and Simulation '94 (PATMOS'94)*, Barcellona (Spain), pp. 150–157, October 17-19, 1994, UPC, Barcellona (Spain), 1994.
90. **C. Metra**, M. Favalli, B. Riccò, “Highly Testable 1-out-of-n Dynamic CMOS Checker”, in *Proceedings of 1st IEEE International On-Line Testing Workshop*, Nice (France), pp.248–252, July 4-6, 1995, CNRS, Grenoble (Francia), 1995.
91. **C. Metra**, M. Favalli, B. Riccò, “Glitch Power Dissipation Model”, in *Proceedings of Power And Timing Modeling, Optimization and Simulation '95 (PATMOS'95)*, Oldenburg (Germany), pp. 175–189, October 4-6, 1995, bis, Oldenburg (Germania), 1995.
92. M. Favalli, **C. Metra**, “The effect of glitches on CMOS Buffer Optimization”, in *Proceedings of Power And Timing Modeling, Optimization and Simulation '95 (PATMOS'95)*, Oldenburg (Germany), pp. 202–212, October 4-6, 1995, bis, Oldenburg (Germania), 1995.
93. **C. Metra**, M. Favalli, B. Riccò, “Novel Berger Code Checker”, in *IEEE CS Proceedings of The IEEE International Workshop on Defect and Fault Tolerance in VLSI Systems 1995*, Lafayette (Louisiana), pp.287–295, November 13-15, 1995, IEEE Computer Society Press, Los Alamitos (California), 1995.
94. **C. Metra**, M. Favalli, B. Riccò, “Embedded Two-Rail Checkers with On-Line Testing Ability”, in *IEEE Proceedings of 14th IEEE VLSI Test Symposium*, Princeton (New Jersey), pp.145–150, April 28 – May 1, 1996, IEEE Computer Society Press, Los Alamitos (California), 1996.
95. **C. Metra**, M. Favalli, B. Riccò, “Embedded 1-out-of-3 Checkers with On-Line Testing Ability”, in *Proceedings of 2nd IEEE International On-Line Testing Workshop*, Saint-Jean de-Luz, Biarritz (France), pp. 136–141, July 8-10, 1996, CNRS, Grenoble (France), 1996.
96. **C. Metra**, Jien-Chung Lo, “Compact and High Speed Berger Code Checker”, in *Proceedings of 2nd IEEE International On-Line Testing Workshop*, Saint-Jean de-Luz, Biarritz (France), pp. 144–149, July 8-10, 1996, CNRS, Grenoble (Francia), 1996.
97. **C. Metra**, M. Favalli, B. Riccò, “Tree Checkers for Applications with Low Power-Delay Requirements”, in *IEEE Proceedings of The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Boston (MA), pp. 213–220, November 6-8, 1996, IEEE Computer Society Press, Los Alamitos (California), 1996.
98. **C. Metra**, M. Favalli, B. Riccò, “Compact and Highly Testable Error Indicator for Self-Checking Circuits”, in *IEEE Proceedings of The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Boston (MA), pp. 204–212, November 6-8, 1996, IEEE Computer Society Press, Los Alamitos (California), 1996.
99. M. Favalli, **C. Metra**, “Testing scheme for IC's clock”, in *IEEE Proceedings of The European Design & Test Conference and Exhibition 1997*, Paris (France), pp. 445–449, March 17-20, 1997.

100. **C. Metra**, M. Favalli, B. Riccò, “Highly Testable and Compact Single Output Comparator”, in *IEEE Proceedings of 15th IEEE VLSI Test Symposium*, Monterey (California), pp. 210–215, April 27 – 30, 1997, IEEE Computer Society Press, Los Alamitos (California), 1997.
101. **C. Metra**, M. Favalli, B. Riccò, “Novel Single Output –out-of-3 Code Checker”, in *Proceedings of 3rd IEEE International On-Line Testing Workshop*, Crete (Greece), pp. 228–232, July 7-9, 1997, Dept. of Computer Eng. & Informatics, Univ. of Patras, Greece, 1997.
102. **C. Metra**, M. Favalli, B. Riccò, “Self-Checking Detector for Simultaneous On-Line Test of Clock Signals”, in *Proceedings of 3rd IEEE International On-Line Testing Workshop*, Crete (Greece), pp. 79–83, July 7-9, 1997, Dept. of Computer Eng. & Informatics, Univ. of Patras, Greece, 1997.
103. M. Favalli, **C. Metra**, “Leakage power reduction for reactive computation”, in *Proceedings of Power And Timing Modeling, Optimization and Simulation '97 (PATMOS'97)*, Louvain-la-Neuve (Belgium), pp. 57–66, September 8-10, 1997, Presses Universitaires de Louvain-la-Neuve, Luovain (Belgium), 1997.
104. **C. Metra**, M. Favalli, B. Riccò, “On-Line Testing Scheme for Clocks’ Faults”, in *IEEE Proceedings of International Test Conference*, Washington, D.C. (USA), pp. 587–596, November 1-6, 1997, International Test Conference, 2000 L Street, NW, Washington D.C. 20036, 1997.
105. **C. Metra**, M. Favalli, B. Riccò, “Compact and Low Power Self-Checking Voting Scheme”, in *IEEE Proceedings of The International Symposium on Defect and Fault-Tolerance in VLSI Systems*, Paris (France), pp. 137–145, October 20-22, 1997, IEEE Computer Society Press, Los Alamitos (California), 1997.
106. M. Favalli, **C. Metra**, “Low-level Error Recovery Mechanism for Self-Checking Sequential Circuits”, in *IEEE Proceedings of The International Symposium on Defect and Fault-Tolerance in VLSI Systems*, Paris (France), pp. 234–242, October 20-22, 1997, IEEE Computer Society Press, Los Alamitos (California), 1997.
107. Y-Y. Guo, J-C. Lo, **Cecilia Metra**, “Fast and Area-Time Efficient Berger Code Checkers”, in *IEEE Proceedings of The International Symposium on Defect and Fault-Tolerance in VLSI Systems*, Paris (France), pp.110–118, October 20-22, 1997, IEEE Computer Society Press, Los Alamitos (California), 1997.
108. **C. Metra**, M. Favalli, B. Riccò, “Highly Testable and Compact 1-out-of-n Code Checker with Single Output”, in *IEEE Proceedings of Design, Automation and Test in Europe*, Paris (France), pp. 981–982, February 23-26, 1998, IEEE Computer Society Press, Los Alamitos (California), 1998.
109. **C. Metra**, Giovanni Mojoli, Sandro Pastore, Davide Salvi, Giacomo Sechi, “Novel Technique for Testing FPGAs”, in *IEEE Proceedings of Design, Automation and Test in Europe*, Paris (France), pp. 89–94, February 23-26, 1998, IEEE Computer Society Press, Los Alamitos (California), 1998.
110. **(Invited) C. Metra**, “Concurrent Testing Techniques for Clock’s Faults”, in *Lecture Notes of the Intel Research Symposium VLSI Test*, Santa Clara (CA), pp. 1–47, April 24, 1998, Intel Corporation, Santa Clara (CA).
111. **C. Metra**, M. Favalli, B. Riccò, “Novel Implementation for Highly Testable Parity Code Checkers”, in *Compendium of Papers of 4th IEEE International On-Line Testing Workshop*, Capri (Italy), pp. 167–171, July 6-8, 1998, Politecnico di Torino, Dip. Di Automatica e Informatica, Torino (Italy), 1998.
112. **C. Metra**, J-C. Lo, “General Design Method for VLSI High Speed Berger Code Checkers”, in *Compendium of Papers of 4th IEEE International On-Line Testing Workshop*, Capri (Italy), pp.177–181, July 6-8, 1998, Politecnico di Torino, Dip. Di Automatica e Informatica, Torino (Italy), 1998.
113. **C. Metra**, M. Favalli, B. Riccò, “On-Line Detection of Logic Errors due to Crosstalk, Delay and Transient Faults”, in *IEEE Proceedings of International Test Conference*, Washington, D. C.

- (USA), pp. 524–533, October 18-23, 1998, International Test Conference, 2000 L Street, NW, Washington D.C. 20036, 1998.
114. **C. Metra**, M. Favalli, B. Riccò, “Signal Coding Technique and CMOS Gates for Strongly Fault-Secure Combinational Functional Blocks”, in *IEEE Proceedings of The IEEE Symposium on Defect and Fault Tolerance in VLSI Systems*, Austin (Texas), pp. 174–182, November 2-4, 1998, IEEE Computer Society Press, Los Alamitos (California), 1998.
 115. S. D’Angelo, **C. Metra**, S. Pastore, A. Pogutz, G. Sechi, “Fault-Tolerant Voting Mechanism and Recovery Scheme for TMR FPGA-based Systems”, in *IEEE Proceedings of The IEEE Symposium on Defect and Fault Tolerance in VLSI Systems*, Austin (Texas), pp. 233–240, November 2-4, 1998, IEEE Computer Society Press, Los Alamitos (California), 1998.
 116. M. Favalli, **C. Metra**, “On the design of self-checking functional units based on Shannon circuits”, in *IEEE Proceedings of Design Automation and Test in Europe Conference*, Monaco (Germany), pp. 368–375, March 9-12, 1999, IEEE Computer Society Press, Los Alamitos (California), 1999.
 117. **C. Metra**, F. Giovanelli, M. Soma, B. Riccò, “Self-Checking Scheme for Very Fast Clock’s Skew Correction”, in *IEEE Proceedings of International Test Conference*, Atlantic City, NJ (USA), pp. ~652–661, September 28-30, 1999, International Test Conference, 2000 L Street, NW, Washington D.C. 20036, 1999.
 118. **C. Metra**, R. Degiampietro, M. Favalli, B. Riccò, “Concurrent Detection and Diagnosis Scheme for Transient, Delay and Crosstalk Faults”, in *IEEE Proceedings of 5th IEEE International On-Line Testing Workshop*, Rhodes, Greece, pp. 66–70, July 5-7, 1999, Dept. of Computer Eng. & Informatics, Univ. of Patras, Greece, 1999.
 119. **C. Metra**, S. D’Angelo, G. Sechi, “Low Performance Degradation Transient Fault Recovery for TMR Systems”, in *IEEE Proceedings of 5th IEEE International On-Line Testing Workshop*, Rhodes, Greece, pp. 44–48, July 5-7, 1999, Dept. of Computer Eng. & Informatics, Univ. of Patras, Greece, 1999.
 120. S. D’Angelo, **C. Metra**, G. Sechi, “Transient and Permanent Fault Diagnosis for FPGA-Based TMR Systems”, in *IEEE Proceedings of The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, November 1-3, 1999, Albuquerque (New Mexico), IEEE Computer Society Press, Los Alamitos (California), 1999.
 121. **C. Metra**, M. Favalli, B. Riccò, “On-Line Testing and Diagnosis of Bus Lines with respect to Intermediate Voltage Values”, in *IEEE Proceedings of Design, Automation and Test in Europe (DATE) Conference*, Paris (France), pp. 763, March 27-30, 2000, IEEE Computer Society Press, Los Alamitos (California), 2000.
 122. **C. Metra**, M. Favalli, B. Riccò, “On-Line Testing and Diagnosis Scheme for Intermediate Voltage Values Affecting Bus Lines”, in *IEEE Proceedings of IEEE International Defect Based Testing Workshop*, Montreal (Canada), pp. 76–81, April 29, 2000, IEEE Computer Society Press, Los Alamitos (California), 2000.
 123. M. Alderighi, S. D’Angelo, **C. Metra**, G. Sechi, “Achieving Fault Tolerance by Shifted and Rotated Operands in TMR non-Diverse ALUs”, in *IEEE Proceedings of The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, Mt. Fuji (Japan), pp. 155–163, October 25-27, 2000, IEEE Computer Society Press, Los Alamitos (California), 2000.
 124. M. Favalli, **C. Metra**, “Optimization of error detecting codes for the detection of crosstalk originated errors”, in *IEEE Proceedings of Design, Automation and Test in Europe (DATE) Conference*, Munich (Germany), pp. 290–296, March 13-16, 2001, IEEE Computer Society Press, Los Alamitos (California), 2001.
 125. M. Alderighi, S. D’Angelo, **C. Metra**, G. Sechi, “Novel Fault-Tolerant Adder Design for FPGA – Based Systems”, in *IEEE Proceedings of 7th IEEE International On-Line Testing Workshop*,

- Giardini Naxos-Taormina (Italy), pp. 54–58, July 9-11, 2001, IEEE Computer Society Press, Los Alamitos (California), 2001.
126. M. Favalli, **C. Metra**, “Single Output Distributed Two-Rail Checker with Diagnosing Capabilities for Bus Based Self-Checking Architectures”, in *IEEE Proceedings of 7th IEEE International On-Line Testing Workshop*, Giardini Naxos-Taormina (Italy), pp. 100–105, July 9-11, 2001, IEEE Computer Society Press, Los Alamitos (California), 2001.
 127. **C. Metra**, A. Pagano, B. Riccò, “On-Line Testing of Transient and Crosstalk Faults Affecting Interconnections of FPGA-Implemented Systems”, in *IEEE Proceedings of International Test Conference (ITC)*, Baltimore (MD), pp. 939–947, October 30 – November 1, 2001, International Test Conference, 2000 L Street, NW, Washington D.C. 20036, 2001.
 128. **C. Metra**, S. Di Francescantonio, T. M. Mak, B. Riccò, “Evaluation of Clock Distribution Networks’ Most Likely Faults and Produced Effects”, in *IEEE Proceedings of The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, pp. 357–365, October 24-26, 2001, San Francisco (CA, USA), IEEE Computer Society Press, Los Alamitos (California), 2001.
 129. M. Favalli, **C. Metra**, “Problems due to open faults in the interconnections of self-checking datapaths”, in *IEEE Proceedings of Design, Automation and Test in Europe (DATE) Conference*, Paris (France), March 4-8, pp. 612–617, 2002, IEEE Computer Society Press, Los Alamitos (California), 2002.
 130. **C. Metra**, L. Schiano, M. Favalli, B. Riccò, “Self-Checking Scheme for the On-Line Testing of Power Supply Noise”, in *IEEE Proceedings of Design, Automation and Test in Europe (DATE) Conference*, Paris (France), pp. 832–836, March 4-8, 2002, IEEE Computer Society Press, Los Alamitos (California), 2002.
 131. D. Rossi, V.E.S. van Dijk, R.P. Kleihorst, A.H. Nieuwland and **C. Metra**, “Coding Scheme for Low Energy Consumption Fault-Tolerant Bus”, in *IEEE Proceedings 8th IEEE International On-Line Testing Workshop*, Isle of Bendor (France), pp. 8–12, July 8-10, 2002, IEEE Computer Society Press, Los Alamitos (California), 2002.
 132. L. Schiano, **C. Metra** and D. Marino, “Design and Implementation of a Self-Checking Scheme for Railway Trackside Systems”, in *IEEE Proceedings 8th IEEE International On-Line Testing Workshop*, Isle of Bendor (France), pp. 243–247, July 8-10, 2002, IEEE Computer Society Press, Los Alamitos (California), 2002.
 133. D. Rossi, **C. Metra** and B. Riccò, “Fast and Compact Error Correcting Scheme for Reliable Multilevel Flash Memories”, in *IEEE Proceedings IEEE International Workshop on Memory Technology, Design and Testing*, Isle of Bendor (France), pp. 27–31, July 10-12, 2002, IEEE Computer Society Press, Los Alamitos (California), 2002.
 134. **C. Metra**, S. Di Francescantonio, T. M. Mak, “Clock Faults’ Impact on Manufacturing Testing and Their Possible Detection Through On-line Testing”, in *IEEE Proceedings of International Test Conference (ITC)*, Baltimore (MD), October 8-10, 2002, pp. 100-109, International Test Conference, 2025 M Street, N.W., Suite 800, Washington D.C., 20036, 2002.
 135. **C. Metra**, S. Di Francescantonio, G. Marrale, “On-Line Testing of Transient faults Affecting Functional Blocks of FC MOS, Domino and FPGA-Implemented Self-Checking Circuits”, in *IEEE Proceedings of The IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems*, November 6-8, 2002, Vancouver (Canada), pp. 207-215, IEEE Computer Society Press, Los Alamitos (California), 2002.
 136. M. Omaña, D. Rossi and **C. Metra**, “High Speed and Highly Testable Parallel Two- Rail Code Checker”, in *IEEE Proceedings of Design, Automation and Test in Europe (DATE) Conference*, Munich (Germany), pp. 608–613, March 4-7, 2003, IEEE Computer Society Press, Los Alamitos (California), 2003.

137. D. Rossi, V.E.S. van Dijk, R.P. Kleihorst, A.H. Nieuwland and **C. Metra**, “Power Consumption of Fault Tolerant Codes: the Active Elements”, in *IEEE Proceedings 9th IEEE International On-Line Testing Symposium*, Kos (Greece), July 7 – 9, 2003, pp. 61-67, IEEE Computer Society Press, Los Alamitos (California), 2003.
138. L. Di Silvio, D. Rossi and **C. Metra**, “Crosstalk effect minimization for encoded bus”, in *IEEE Proceedings 9th IEEE International On-Line Testing Symposium*, Kos (Greece), July 7 – 9, 2003, pp. 214-218, IEEE Computer Society Press, Los Alamitos (California), 2003.
139. M. Omaña, G. Papasso, D. Rossi and **C. Metra**, “A Model for Transient Fault Propagation in Combinatorial Logic”, in *IEEE Proceedings 9th IEEE International On-Line Testing Symposium*, Kos (Greece), July 7 – 9, 2003, pp. 111-115, IEEE Computer Society Press, Los Alamitos (California), 2003.
140. M. Omaña, D. Rossi, **C. Metra**, “Novel Transient Fault Hardened Static Latch”, in *IEEE Proceedings of International Test Conference (ITC)*, Baltimore (MD), September 30 – October 2, 2003, pp. 886-892, International Test Conference, 2025 M Street, N.W., Suite 800, Washington D.C., 20036, 2003.
141. **C. Metra**, S. Di Francescantonio, M. Omana, “Automatic Modification of Sequential Circuits for Self-Checking Implementation”, in *IEEE Proceedings of The International Symposium on Defect and Fault Tolerance in VLSI Systems*, Boston (MA), November 2003, pp. 417-424, IEEE Computer Society Press, Los Alamitos (California), 2003.
142. D. Rossi, S. Cavallotti, **C. Metra**, “Error Correcting Codes for Crosstalk Effect Minimization”, in *IEEE Proceedings of The International Symposium on Defect and Fault Tolerance in VLSI Systems*, Boston (MA), November 2003, pp. 257-264, IEEE Computer Society Press, Los Alamitos (California), 2003.
143. **C. Metra**, TM Mak, D. Rossi, “Clock Calibration Faults and their Impact on Quality of High Performance Microprocessors”, in *IEEE Proceedings of The International Symposium on Defect and Fault Tolerance in VLSI Systems*, Boston (MA), November 2003, pp.63-70, IEEE Computer Society Press, Los Alamitos (California), 2003.
144. **C. Metra**, TM Mak, M. Omaña, “Are Our Design For Testability Features Fault Secure ?”, in *IEEE Proceedings of Design, Automation and Test in Europe (DATE) Conference*, Paris (France), pp. 714—715, February 16-20, 2004, IEEE Computer Society Press, Los Alamitos (California), 2004.
145. J. M. Cazeaux, M. Omaña, and **C. Metra**, “Low-Area and Fast On-Chip Circuit for Jitter Measurement in Phase-Locked Loop”, in *IEEE Proceedings 10th IEEE International On-Line Testing Symposium*, Madeira (Portugal), July 12 – 14, 2004, pp. 17-22, IEEE Computer Society Press, Los Alamitos (California), 2004.
146. J. M. Cazeaux, D. Rossi and **C. Metra**, “New High Speed CMOS Self-Checking Voter”, in *IEEE Proceedings 10th IEEE International On-Line Testing Symposium*, Madeira (Portugal), July 12 – 14, 2004, pp. 58-63, IEEE Computer Society Press, Los Alamitos (California), 2004.
147. **C. Metra**, TM Mak, M. Omaña, “Fault Secureness Need for Next Generation High Performance Microprocessor Design for Testability Structures”, in *Proceedings of 2004 ACM International Conference on Computing Frontiers*, Ischia (Italy), pp. 444—450, April 14-16, 2004, ACM ISBN: 1-58113-741-9.
148. **C. Metra**, A. Ferrari, M. Omaña and A. Pagni, “Hardware Reconfiguration Scheme for High Availability Systems”, in *IEEE Proceedings 10th IEEE International On-Line Testing Symposium*, Madeira (Portugal), July 12 – 14, 2004, pp. 161-166, IEEE Computer Society Press, Los Alamitos (California), 2004.
149. D. Rossi, A. Muccio, A. K. Neiuwland, A. Kotoch and **C. Metra**, “Impact of ECCs on Simultaneously Switching Outputs Noise for On-Chip Busses of High Reliability Systems”, in

- IEEE Proceedings 10th IEEE International On-Line Testing Symposium*, Madeira (Portugal), July 12 – 14, 2004, pp. 135-140 IEEE Computer Society Press, Los Alamitos (California), 2004.
150. **C. Metra**, TM Mak, M. Omaña, “Should We Make Our Design for Testability Schemes Fault Secure?”, in *IEEE Proceedings of The IEEE European Test Symposium*, Aiaccio (Corsica), pp. 67—72, May, 2004.
151. **C. Metra**, M. Omaña, TM Mak, “Risks Associated with Faults within Test Pattern Compactors and Their Implications on Testing”, in *IEEE Proceedings of International Test Conference (ITC)*, Charlotte (NC), pp. 1223 – 1231, October 26- October 28, 2004, International Test Conference, 2025 M Street, N.W., Suite 800, Washington D.C., 20036, 2004.
152. M. Omaña, D. Rossi, **C. Metra**, “Fast and Low Cost Deskew Buffer”, in *IEEE Proceedings of The International Symposium on Defect and Fault Tolerance in VLSI Systems*, Cannes (France), October 11-13, 2004, pp. 202 – 210, IEEE Computer Society Press, Los Alamitos (California), 2004.
153. M. Omaña, D. Rossi, **C. Metra**, “Low Cost Scheme for On-Line Clock Skew Compensation”, in *IEEE Proceedings of 23rd IEEE VLSI Test Symposium*, Palm Springs (California), May 1-5, 2005, pp. 90—95, IEEE Computer Society Press, Los Alamitos (California), 2005.
154. J. M. Cazeaux, D. Rossi, M. Omaña, **C. Metra**, and A. Chatterjee, “On Transistor Level Gate Sizing for Increased Robustness to Transient Faults”, in *IEEE Proceedings 11th IEEE International On-Line Testing Symposium*, Saint Raphael (France), July 6-8, 2005, pp. 23—28, IEEE Computer Society Press, Los Alamitos (California), 2005.
155. M. Omaña, O. Losco, **C. Metra** and A. Pagni, “On the Selection of Unidirectional Error Detecting Codes for Self-Checking Circuits’ Area Overhead and Performance Optimization”, in *IEEE Proceedings 11th IEEE International On-Line Testing Symposium*, Saint Raphael (France), July 6-8, 2005, pp. 163—168, IEEE Computer Society Press, Los Alamitos (California), 2005.
156. A. K. Nieuwland, A. Katoch, D. Rossi and **C. Metra**, “Coding Techniques for Low Switching Noise in Fault Tolerant Busses”, in *IEEE Proceedings 11th IEEE International On-Line Testing Symposium*, Saint Raphael (France), July 6-8, 2005, pp. 183—189, IEEE Computer Society Press, Los Alamitos (California), 2005.
157. Y. S. Dhillon, A. U. Diril, A. Chatterjee, and **C. Metra**, “Output Load and Logic Co-Optimization for Design of Soft-Error Resistant Nanometer CMOS Circuits”, in *IEEE Proceedings 11th IEEE International On-Line Testing Symposium*, Saint Raphael (France), July 6-8, 2005, pp. 35—40, IEEE Computer Society Press, Los Alamitos (California), 2005.
158. **C. Metra**, M. Omaña, D. Rossi, JM. Cazeaux, TM Mak, “The Other Side of the Timing Equation: a Result of Clock Faults”, in *IEEE Proceedings of The International Symposium on Defect and Fault Tolerance in VLSI Systems*, Monterey (California), October 3-5, 2005, pp. 169—177, IEEE Computer Society Press, Los Alamitos (California), 2005.
159. D. Rossi, M. Omaña, F. Toma, **C. Metra**, “Multiple Transient Faults in Logic: an Issue for Next Generation Ics?”, in *IEEE Proceedings of The International Symposium on Defect and Fault Tolerance in VLSI Systems*, Monterey (California), October 3-5, 2005, pp. 352—360, IEEE Computer Society Press, Los Alamitos (California), 2005.
160. D. Rossi, C. Steiner, **C. Metra**, “Analysis of the Impact of Bus Implemented EDCs on On-Chip SSN”, in *IEEE Proceedings of the Design, Automation and Test in Europe (DATE 2006)*, Munich (Germany), March 6-10, 2006, pp. 59—64, IEEE Computer Society Press, Los Alamitos (California), 2006.
161. M. Omaña, J. M. Cazeaux, D. Rossi, **C. Metra**, “Low-Cost and Highly Reliable Detector for Transient and Crosstalk Faults Affecting FPGA Interconnects”, in *IEEE Proceedings of IEEE Design, Automation and Test in Europe (DATE 2006)*, Munich (Germany) March 6 – 10, 2006, pp. 170—175, IEEE Computer Society Press, Los Alamitos (California), 2006.

162. **C. Metra**, D. Rossi, M. Omaña, J.M. Cazeaux, TM Mak, “Can Clock Faults Be Detected Through Functional Test ?”, *Proc. of the 9th IEEE Workshop on Design and Diagnostics of Electronic Circuits and Systems (DDECS’06)*, Prague (Czech Republic), April 18 – 21, 2006, pp. 168—173, ISBN: 1-4244-0184-4.
163. D. Rossi, M. Omaña, **C. Metra**, A. Pagni, “Checker No-Harm Alarm Robustness”, in *IEEE Proceedings of the IEEE International On-Line Testing Symposium*, Como (Italy), July 10-12, 2006, pp.275—280, IEEE Computer Society Press, Los Alamitos (California), 2006.
164. **C. Metra**, M. Omaña, D. Rossi, J. M. Cazeaux, TM Mak, “Path (Min) Delay Faults and Their Impact on Self-Checking Circuits’ Operation”, in *IEEE Proceedings of the IEEE International On-Line Testing Symposium*, Como (Italy), July 10-12, 2006, pp.17—22, IEEE Computer Society Press, Los Alamitos (California), 2006.
165. D. Rossi, J. M. Cazeaux, **C. Metra**, F. Lombardi, “A Novel Dual-Walled CNT Bus Architecture with Reduced Cross-Coupling Features”, in *IEEE Proceedings of the IEEE Conference on Nanotechnology*, Cincinnati (Ohio, USA), July 16-20, 2006, IEEE Catalog number 06TH8861C, ISBN 1-4244-0078-3.
166. X. Ma, J. Huang, **C. Metra**, F. Lombardi, “Testing Reversible 1D Arrays of Molecular QCA”, in *IEEE Proceedings of The International Symposium on Defect and Fault Tolerance in VLSI Systems*, Washington DC (USA), October 4—6, 2006, IEEE Computer Society Press, Los Alamitos (California), 2006.
167. M. Favalli, **C. Metra**, “Pulse propagation for the detection of small delay defects”, in *IEEE Proceedings of the Design, Automation and Test in Europe (DATE 2007)*, Nice (France), April 16-20, 2007, IEEE Computer Society Press, Los Alamitos (California), 2007.
168. D. Rossi, P. Angelini, **C. Metra**, “Configurable Error Control Scheme for NoC Signal Integrity”, in *IEEE Proceedings of the IEEE International On-Line Testing Symposium*, Crete (Greece), July 9-11, 2007 pp. 1-6, IEEE Computer Society Press, Los Alamitos (California), 2007.
169. **C. Metra**, M. Omaña, TM. Mak, S. Tam, “Novel Approach to Clock Fault Testing for High Performance Microprocessors”, in *IEEE Proceedings VLSI Test Symposium 2007*, May 6-9, Berkeley, CA, 2007, pp. 441—446, IEEE Computer Society Press, Los Alamitos (California), 2007.
170. X. Ma, J. Huang, **C. Metra**, F. Lombardi, “Testing Reversible One-Dimensional QCA Arrays for Multiple Faults”, in *IEEE Proceedings of The International Symposium on Defect and Fault Tolerance in VLSI Systems 2007*, Rome (Italy), September 26-28, 2007, pp. 469-477, IEEE Computer Society Press, Los Alamitos (California), 2007.
171. **C. Metra**, M. Omaña, TM. Mak, S. Tam, “Novel Compensation Scheme for Local Clocks of High Performance Microprocessors”, in *IEEE Proceedings of the IEEE International Test Conference 2007*, Santa Clara (California), October 21-26, 2007, pp. 1-9, International Test Conference, 2025 M Street, N.W., Suite 800, Washington D.C., 20036, 2007.
172. D. Rossi, P. Angelini, **C. Metra**, G. Campardo, GP Vanelli, “Risks for Signal Integrity in System in Package and Possible Remedies”, in *IEEE Proceedings of the IEEE European Test Symposium 2008*, Lake Maggiore (Italy), May 25-29, pp. 165—170, 2008, IEEE Computer Society Press, Los Alamitos (California), 2008.
173. **C. Metra**, D. Rossi, M. Omaña, A. Jas, R. Galivanche, “Function-Inherent Code Checking: A New Low Cost On-Line Testing Approach For High Performance Microprocessor Control Logic”, in *IEEE Proceedings of the IEEE European Test Symposium 2008*, Lake Maggiore (Italy), May 25-29, pp. 171—176, 2008, IEEE Computer Society Press, Los Alamitos (California), 2008.
174. **C. Metra**, M. Omaña, TM Mak, A. Rahman, S. Tam, “Novel On-Chip Clock Jitter Measurement Scheme For High Performance Microprocessors”, *IEEE Proceedings of the 23th IEEE Int.*

- Symposium on Defect and Fault Tolerance in VLSI Systems (DFT'08)*, Cambridge (MA), October 1-3, pp. 465-473, 2008, IEEE Computer Society Press, Los Alamitos (California), 2008.
175. X. Ma, J. Huang, F. Chiminazzo, D. Rossi, **C. Metra**, F. Lombardi, "Resistive Crossbar Switching Networks to Implement Inherently Fault Tolerant Nano LUTs", *IEEE Proceedings of the 1st IEEE International Workshop on Design and Test of Nano Devices, Circuits and Systems (NDCS'08)*, Cambridge (MA), September 29-30, 2008, pp. 21 – 24, 2008., IEEE Computer Society Press, Los Alamitos (California), 2008.
 176. **C. Metra**, D. Rossi, M. Omaña, A. Jas, R. Galivanche, "Low Cost On-Line Testing of the Scheduler of High Performance Microprocessors", *Proceedings of the IEEE European Test Symposium 2009*, Sevilla (Spain), May 25-29, 2009.
 177. **C. Metra**, "Trading Off Dependability and Cost for Nanoscale High Performance Microprocessors: The Clock Distribution Problem", *Proceedings of the IEEE Workshop on Dependable and Secure Nanocomputing 2009 (WDSN09)*, Estoril (Portugal), June 29, 2009, pp. D4-D5, 2009, IEEE Catalog Number: CFP09048-CDR, ISBN: 978-1-4244-4421-2, Library of Congress: 2009902897
 178. (**Best Paper Award**) M. Omaña, D. Rossi, **C. Metra**, "Novel High Speed Robust Latch", *IEEE Proceedings of the 23th IEEE Int. Symposium on Defect and Fault Tolerance in VLSI Systems (DFT'09)*, Chicago (IL), October 7-9, pp. 65-73, 2009, IEEE Computer Society Press, Los Alamitos (California), 2009.
 179. M. Omaña, M. Marzencki, R. Specchia, **C. Metra**, B. Kaminska, "Concurrent Detection of Faults Affecting Energy Harvesting Circuits of Self-Powered Wearable Sensors", *IEEE Proceedings of the 23th IEEE Int. Symposium on Defect and Fault Tolerance in VLSI Systems (DFT'09)*, Chicago (IL), October 7-9, pp.127-135, 2009, IEEE Computer Society Press, Los Alamitos (California), 2009.
 180. M. Omaña, D. Rossi, N. Bosio, **C. Metra**, "Novel Low-Cost Aging Sensor", in *ACM Proceedings of the International Conference on Computing Frontiers*, Bertinoro (Italy), May 17-19, 2010.
 181. D. Rossi, M. Omaña, G Berghella, **C. Metra**, A. Jas, T. Chandra, R. Galivanche, "Low Cost and Low Intrusive Approach to Test On-Line the Scheduler of High Performance Microprocessors", in *ACM Proceedings of the International Conference on Computing Frontiers*, Bertinoro (Italy), May 17-19, 2010.
 182. M. Omaña, D. Rossi, N. Bosio, **C. Metra**, "Self-Checking Monitor for NBTI Due Degradation", in *Proc. of IEEE International Mixed-Signals, Sensors, and Systems Test Workshop*, June 7-9, 2010, Montpellier, France, 2010.
 183. D. Rossi, M. Omaña, D. Giaffreda, **C. Metra**, "Secure Communication Protocol for Wireless Sensor Networks", in *IEEE Proc. of the 8th IEEE East-West Design & Test Symposium (EWDTS)*, September 17-20, 2010, IEEE Computer Society Press, Los Alamitos (California), 2010.
 184. M. Omaña, D. Giaffreda, **C. Metra**, TM Mak, S. Tam, A. Rahman, "On-Die Ring Oscillator Based Measurement Scheme for Process Parameter Variations and Clock Jitter", *IEEE Proceedings of the 24th IEEE Int. Symposium on Defect and Fault Tolerance in VLSI Systems (DFT'10)*, Kyoto (Japan), October 6-8, 2010, IEEE Computer Society Press, Los Alamitos (California), 2010.
 185. D. Rossi, M. Omaña, **C. Metra**, "Transient Fault and Soft Error on-Die Monitor", *IEEE Proceedings of the 24th IEEE Int. Symposium on Defect and Fault Tolerance in VLSI Systems (DFT'10)*, Kyoto (Japan), October 6-8, 2010, IEEE Computer Society Press, Los Alamitos (California), 2010.
 186. D. Rossi, N. Timoncini, M. Spica, **C. Metra**, "Error Correcting Code Analysis for Memory High Reliability and Performance", in *IEEE Proc. of the Design, Automation and Test in Europe (DATE*

- 2011), Grenoble (France), March 14-18, 2011, IEEE Computer Society Press, Los Alamitos (California), 2011.
187. D. Rossi, M. Omaña, **C. Metra**, A. Paccagnella, “Impact of Aging Phenomena on Soft Error Susceptibility”, *IEEE Proceedings of the IEEE Int. Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT’11)*, Vancouver (Canada), October 3-5, 2011, pp.18-24, IEEE Computer Society Press, Los Alamitos (California), 2011.
 188. D. Giaffreda, M. Omaña, D. Rossi, **C. Metra**, “Model for Thermal Behavior of Shaded Photovoltaic Cells Under Hot-Spot Condition”, *IEEE Proceedings of the IEEE Int. Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT’11)*, Vancouver (Canada), October 3-5, 2011, pp. 252-258, IEEE Computer Society Press, Los Alamitos (California), 2011.
 189. M. Omaña, D. Rossi, G. Collepalambo, **C. Metra**, F. Lombardi, “Faults Affecting the Control Blocks of PV Arrays and Techniques for Their Concurrent Detection”, in *IEEE Proceedings of the 25th IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT’12)*, Austin (Texas, USA), October 3-5, 2012, pp. 199-204, IEEE Computer Society Press, Los Alamitos (California), 2012.
 190. R. Vimalathithan, D. Rossi, M. Omaña, **C. Metra**, M. L. Valarmathi, “Polynomial Based Key Distribution Scheme for WPAN”, in *Proceedings of 3rd International Conference on Cryptology and Computer Security 2012*, June 4-6 2012, Langkawi, Malaysia, 2012.
 191. C. Bolchini, A. Miele, C. Sandionigi, M. Ottavi, S. Pontarelli, A. Salsano, **C. Metra**, M. Omaña, D. Rossi, M. Sonza Reorda, L. Sterpone, M. Violante, S. Gerardin, M. Bagatin, A. Paccagnella, “High-reliability Fault Tolerant Digital Systems in Nanometric Technologies: Characterization and Design Methodologies” in *IEEE Proceedings of the 25th IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT’12)*, Austin (Texas, USA), October 3-5, 2012, pp. 121-125, IEEE Computer Society Press, Los Alamitos (California), 2012.
 192. M. Omaña, F. Fuzzi, D. Rossi, **C. Metra**, C. Tirumurti, R. Galivanche, “Novel Approach to Reduce Power Droop During Scan-Based Logic BIST”, in *IEEE Proceedings of the IEEE European Test Symposium 2013*, Avignon (France), May 27-31, 2013, IEEE Computer Society Press, Los Alamitos (California), 2013.
 193. M. Omaña, D. Rossi, E. Beniamino, **C. Metra**, C. Tirumurti, and R. Galivanche, “Power Droop Reduction During Launch-On-Shift Scan-Based Logic BIST” in *IEEE Proceedings of IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems*, Amsterdam, October 1-3, 2014, pp. 21-26, IEEE Computer Society Press, Los Alamitos (California), 2014.
 194. M. Omaña, L. A. Adanaque, **C. Metra**, D. Rossi, “On Aging of Latches’ Robustness”, in *Proc. of Manufacturable and Dependable Multicore Architectures at Nanoscale (MEDIAN) Workshop*, 2015.
 195. M. A. Koche, A. Dalirsni, A. Bernabei, M. Omaña, **C. Metra**, H.-J. Wunderlich, “Intermittent and Transient Fault Diagnosis on Sparse Code Signatures”, in *IEEE Proc. of Int’l. Asian Test Symposium*, Mumbai (India), 22-25 November, 2015, pp. 157 – 162.
 196. M. Omaña, A. Fiore, **C. Metra**, “Inverters’ Self-Checking Monitors for Reliable Photovoltaic Systems”, in *IEEE Proceedings of IEEE Design, Automation and Test in Europe (DATE 2016)*, Dresden (Germany), 14 – 18 March, 2016, pp. 672 – 677.
 197. **C. Metra**, “Test and Reliability Challenges for High Performance, Nanotechnology Circuits and Systems”, in *IEEE Proceedings of IEEE International Symposium on Design and Diagnostics of Electronic Circuits and Systems (DDECS)*, Košice (Slovakia), April 20-22, 2016, pp. 1-2

DICHIARAZIONE DI ACCETTAZIONE DELLA CANDIDATURA A
COMPONENTE DEL CONSIGLIO DI AMMINISTRAZIONE CON
ATTESTAZIONE DELLA SUSSISTENZA DEI REQUISITI DI LEGGE

Il sottoscritto Nico Bleijendaal, nato a Alkmaar, the Netherlands il 9-11-1958, codice fiscale 063973698, residente a Hoocamp 96, 1921WG Akersloot, the Netherlands

premesso che

- A) è stato designato dall'azionista di maggioranza Sind International s.r.l. ai fini dell'elezione del Consiglio di Amministrazione in occasione dell'assemblea ordinaria degli azionisti di DANIELI & C. Officine Meccaniche S.p.A. ("Società") che si terrà presso la sede sociale in Buttrio (UD), Via Nazionale n. 41 in unica convocazione per il giorno 28 ottobre 2021 alle ore 14.00, o nel diverso luogo, data e ora, in caso di rettifica e/o modifica e/o integrazione dell'avviso di convocazione da parte della Società ("Assemblea"),
- B) è a conoscenza di quanto prescritto dalla disciplina legislativa e regolamentare vigente e dallo Statuto della Società, per la presentazione della lista dei candidati funzionale alla suddetta nomina, ivi inclusa la disciplina sui rapporti di collegamento tra soci di riferimento e soci di minoranza, nonché delle indicazioni contenute, oltre che nell'avviso di convocazione, nella Relazione Illustrativa del Consiglio di Amministrazione della Società sugli argomenti posti all'O.d.G. dell'Assemblea ("Relazione"), ex art. 125 *ter* D.lgs. n. 58 del 24 febbraio 1998 ("TUF"), come pubblicati sul sito internet della Società

tutto ciò premesso,

il sottoscritto, sotto la propria ed esclusiva responsabilità, ai sensi di legge e di Statuto, nonché per gli effetti di cui all'art. 76 del D.P.R. 28 dicembre 2000, n. 445 per le ipotesi di falsità in atti e di dichiarazioni mendaci,

dichiara

- l'inesistenza di cause di ineleggibilità, decadenza ed incompatibilità a ricoprire la carica di Consigliere di Amministrazione della Società (anche ai sensi degli art. 2382 e 2387 cod. civ.);
- di essere in possesso di tutti i requisiti previsti e indicati dalla normativa, anche regolamentare, vigente, e dallo Statuto Sociale ivi inclusi i requisiti di professionalità, onorabilità *ex art. 147-quinquies*, comma 1, del TUF (come individuati anche dal DM del 30 marzo 2000, n. 162);
- di non esercitare e/o ricoprire analoghe cariche negli organi gestionali, di sorveglianza e di controllo in imprese o gruppi di imprese concorrenti della Società;
- di rispettare il limite al cumulo degli incarichi come previsti ai sensi di legge e di Statuto e, più in generale, ai sensi della normativa vigente;

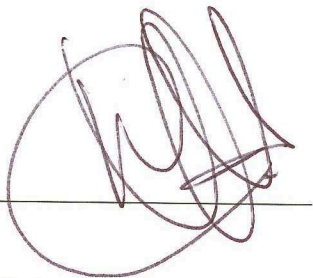
- di depositare il *curriculum vitae*, corredato dall'elenco degli incarichi di amministrazione e controllo ricoperti presso altre società e rilevanti ai sensi della disciplina legislativa e regolamentare vigente e dello Statuto, nonché copia di un documento di identità, autorizzando fin d'ora la loro pubblicazione;
- di impegnarsi a comunicare tempestivamente alla Società e, per essa, al Consiglio di Amministrazione ogni eventuale variazione delle informazioni rese con la dichiarazione e relativa alle proprie caratteristiche personali e professionali;
- di impegnarsi a produrre, su richiesta della Società, la documentazione idonea a confermare la veridicità dei dati dichiarati;
- di essere informato, ai sensi e per gli effetti del Regolamento Generale sulla Protezione dei dati personali - Regolamento (UE) 2016/679 e della normativa pro tempore vigente, che i dati personali raccolti saranno trattati dalla Società, anche con strumenti informatici, esclusivamente nell'ambito del procedimento per il quale la presente dichiarazione viene resa autorizzando la stessa a procedere con le pubblicazioni di legge per tale finalità.

dichiara infine

- di accettare irrevocabilmente la candidatura alla carica di amministratore della Società e l'eventuale nomina alla carica di amministratore della Società.
- di non essere candidato in alcuna altra lista presentata in relazione all'elezione dell'organo e/o degli organi sociali della Società che si terrà in occasione dell'Assemblea.

In fede,

Firma:



Luogo e Data:

IJmuiden, the Netherlands 29-09-2021

Si autorizza il trattamento dei dati personali ai sensi del Regolamento UE n. 679/2016 per ogni fine connesso alle attività correlate all'accettazione della medesima.

CURRICULUM VITAE NICO BLEIJENDAAL

Nico Bleijendaal ha maturato 40 anni di esperienza nell'industria siderurgica globale, con esperienza sia nelle attività produttive che nella costruzione di impianti.

Ha iniziato la sua carriera lavorando nel reparto di manutenzione dell'acciaiera di Hoogovens nei Paesi Bassi e, dopo aver terminato gli studi in Ingegneria Civile, si è trasferito alla Hoogovens Technical Services, gestendo progetti diretti a realizzare forni a carbone e altiforni in tutto il mondo.

Dal 1995 al 2000 è stato CEO di Hoogovens Technical Services USA/Canada e in seguito ha ricoperto il ruolo di Amministratore Delegato della JV Danieli Corus.

Nel 2004 è stato nominato Direttore dei lavori presso la Corus IJmuiden (ora Tata Steel) guidando il reparto di produzione delle materie prime (sinterizzazione del pellet e produzione di carbone) e successivamente la laminazione a freddo, ricoprendo altresì il ruolo di vicedirettore della produzione.

Nel 2014 Nico Bleijendaal è tornato a far parte del Gruppo Danieli come Vice President Key Account Manager.

Attualmente è Presidente del Consiglio di amministrazione di Danieli Corus BV (Olanda) e si occupa sia del mercato olandese, che di quello tedesco. Fa parte, altresì, del Consiglio Direttivo del Gruppo Danieli.